

На правах рукописи

Репнева Анастасия Игоревна

**АВТОМАТИЗАЦИЯ СИСТЕМНОГО ЭТАПА ПРОЕКТИРОВАНИЯ
ЦИФРОВЫХ УСТРОЙСТВ ОБРАБОТКИ СИГНАЛОВ**

Специальность 05.13.12 – «Системы автоматизации проектирования
(в электронике, радиотехнике и связи)»

Автореферат диссертации
на соискание ученой степени кандидата технических наук

Москва – 2012

Работа выполнена на кафедре «Конструирование, технология и производство РЭС» Московского авиационного института (национального исследовательского университета).

Научный руководитель: доктор технических наук, профессор
М.Н. Ушкар

Официальные оппоненты: доктор технических наук, профессор
А.В. Назаров
кандидат технических наук,
А.В. Луценко

Ведущая организация: ОАО «Корпорация «Фазотрон-НИИР»

Защита диссертации состоится “___” _____ 201 г. в ___ часов на заседании диссертационного совета Д 212.125.02 в Московском авиационном институте (национальном исследовательском университете) по адресу: 125993, г.Москва, А-80, ГСП-3, Волоколамское шоссе, д. 4.

С диссертацией можно ознакомиться в библиотеке МАИ.

Автореферат разослан “___” _____ 2012 года.

Ученый секретарь диссертационного
совета Д 212.125.02.

А.М. Петраков

Актуальность работы.

Современный этап развития радиоэлектронной техники характеризуется преимущественным ростом доли цифровых электронных средств относительно аналоговых.

Эта тенденция обусловлена следующими факторами:

- значительным ростом степени интеграции цифровых устройств, приведшим к расширению их функциональных возможностей (за последнее 10 лет степень интеграции цифровых процессоров возросла более чем в 50 раз);
- расширение частотного диапазона цифровых устройств, обусловленного появлением АЦП, работающих на частотах несколько ГГц (ADC0801000 – 1ГГц, ADC0801500 – 1,5ГГц и т.д.);
- снижение потребляемой мощности цифровых устройств обусловлено применением инновационных технологий производства микроэлектронной техники и, как следствие, переходом на напряжение питания (1,5-2,5)В.

В настоящее время при проектировании РЭС активно применяются средства автоматизированного проектирования (САПР), такие как SystemView, LabView и т.д. Анализ современных САПР класса EDA показывает, что данные программные продукты преимущественно решают задачу анализа структурных вариантов. Этот анализ, как правило не включает оценку комплексных затрат, что затрудняет оценку эффективности анализируемых вариантов. Таким образом, современные САПР не могут в полной мере охватить системный этап проектирования и не позволяют выполнить анализ затрат.

Развитие модульно-магистрального принципа построения бортовых авиационных РЭС, привело к интеграции цифрового устройства на общем несущем основании (модули сбора и обработки данных, ПЛИС, системы на кристалле и т.п.), что существенно увеличило стоимость этих устройств. Поэтому обеспечить высокую эффективность устройства цифровой обработки сигналов (УЦОС) становится затруднительно без учета показателей конструкции: массы, объема, стоимости, интенсивности отказов и др.,

определяющих комплексные затраты на построение УЦОС бортовых авиационных РЭС.

Оценка показателей конструкции осуществляется на этапе технического проектирования, после формирования структуры устройства, что ограничивает число рассматриваемых вариантов построения и тем самым снижает эффективность. Поэтому для повышения эффективности необходимо разработать методы и алгоритмы, позволяющие на системном этапе проектирования формировать различные конструкторско-технологические варианты (КТВ) и оценивать их эффективность.

Исходя из вышесказанного, актуальной является задача оценки комплексных затрат на системном этапе проектирования.

Цель диссертационной работы.

Повышение эффективности УЦОС, путем разработки моделей, алгоритмов и методов для синтеза и анализа вариантов конструкций УЦОС, обеспечивающих учет комплексных затрат на системном этапе проектирования.

Задачи исследования. Для достижения поставленной в работе цели необходимо решить следующие задачи:

1. Разработать математическую модель алгоритма УЦОС, позволяющую оценить время реализации алгоритма различными микропроцессорами.

2. Разработать метод формирования базового набора компонент УЦОС, обеспечивающий возможность формирования области допустимых конструкторско-технологических вариантов (КТВ) УЦОС.

3. Разработать алгоритм построения КТВ реализации УЦОС на системном этапе проектирования, позволяющий осуществить параметрический синтез допустимых КТВ, выполнить анализ этих вариантов и выбрать эффективный.

4. Разработать пакет программ, реализующий методы и алгоритмы построения КТВ УЦОС.

5. Выполнить экспериментальное исследование пакета программ, на конкретных примерах.

Методы исследований.

При проведении исследований использованы основы теории дискретной оптимизации, теория сложных систем, теория цифровой обработки сигналов, теория сетей Петри.

Научная новизна диссертационной работы:

1. Метод перехода от алгоритма УЦОС к элементарной сети Петри, отличающийся от известных использованием базовой системы команд, что обеспечивает инвариантность модели к типам микропроцессоров.

2. Метод формирования базового набора компонент УЦОС, отличающийся от известных возможностью перераспределения ресурсов между компонентами УЦОС (потерь, разрядности).

3. Алгоритм построения КТВ УЦОС, отличающийся от известных возможностью комплексной оценки затрат на системном этапе проектирования.

Практическая ценность:

1. Пакет программ, реализующий методы и алгоритмы построения КТВ УЦОС.

2. Возможность применения разработанного пакета программ за пределами задач цифровой обработки сигналов, например при проектировании управляющих контроллеров и других цифровых устройств, заданных алгоритмом функционирования

Реализация и внедрение результатов работы:

Результаты работы были использованы на предприятии ОАО «Корпорация «Фазотрон-НИИР» при разработке цифрового приемника X-диапазона, что подтверждено соответствующим актом использования результатов работы.

Достоверность результатов.

Обоснованность и достоверность полученных результатов подтверждается: путем корректного использования основ теории дискретной оптимизации, теории сложных систем, теории цифровой обработки сигналов,

теории сетей Петри, апробацией результатов исследований на научно-практических конференциях и результатом экспериментальных исследований.

На защиту выносятся следующие основные положения:

1. Математическая модель алгоритма, в виде элементарной сети Петри, позволяющая выполнить верификацию и оценку времени выполнения алгоритма различными микропроцессорами и ПЛИС, включая распределение алгоритма между аппаратной и программной частями.

2. Метод формирования базового набора компонент к УЦОС, позволяющий на основе анализа внешних параметров определить численные значения параметров компонент УЦОС и сформировать их базовый набор.

3. Алгоритм построения КТВ УЦОС, обеспечивающий параметрический синтез допустимых вариантов реализации УЦОС на заданном наборе компонент и анализ комплексных затрат на системном этапе проектирования.

Апробация работы.

Основные результаты работы докладывались на следующих конференциях:

- Международной конференции "Авиация и космонавтика 2011", Москва, МАИ, 2011г.

- Международная молодежная конференция «XIX Туполевские чтения», Казань, 24-26 мая 2011г.

- Научно-практической конференции студентов и молодых ученых МАИ «Инновации в авиации и космонавтике – 2010», Москва, МАИ, 2010г.

- Научно-практической конференции студентов и молодых ученых МАИ «Инновации в авиации и космонавтике – 2011», Москва, МАИ, 2011г.

- Московская молодежная научно-практической конференция «Инновации в авиации и космонавтике – 2012», Москва, МАИ, 2012г.

Публикации.

Результаты диссертационной работы отражены в 11 научных работах, в том числе 4 статьи в периодических печатных изданиях, 4 из которых

опубликованы в журналах, входящих в перечень ВАК, тезисах 7 докладов на научно-технических конференциях.

Структура и объем диссертации.

Диссертация состоит из введения, четырех глав, заключения и списка используемой литературы. Диссертация изложена на 140 листах основного текста, содержит 52 рисунка и 23 таблицы к основному тексту, список литературы из 82 наименований и 12 страниц приложения.

СОДЕРЖАНИЕ РАБОТЫ

Во введении обосновывается актуальность темы диссертации, формируется цель и задачи работы, научная новизна, практическая значимость полученных результатов, а также положения, выносимые на защиту. Излагается краткое содержание работы.

В первой главе рассмотрен анализ современного состояния проектирования цифровых электронных средств. Выполнено исследование эффективности применения цифровых устройств обработки сигналов, на примере бортовых радиолокационных станций (БРЛС). Под эффективностью понимается отношение вероятности выполнения поставленной задачи к затратам. Поскольку в работе рассматриваются действующие станции, то считается, что вероятность выполнения поставленной задачи равна единице, а эффективность обратно пропорциональна затратам. В данном примере под затратами понимается взвешенная сумма массы и мощности.

$$\Theta = \frac{1}{\varphi_p \cdot \frac{p}{P} + \varphi_m \cdot \frac{m}{M}}, \quad (1)$$

где φ_p, φ_m – весовые коэффициенты мощности, массы и стоимости;

p, m, P, M – мощность, масса, стоимость и их нормирующие делители.

Сравнительный анализ БРЛС проводился на следующих станциях: Жук, Жук-27, Жук-МСФ, РЛПК «Оса», БРЛС «Копье-21», БРЛС «МОСКИТ», СУВ

«Сокол» и показал, что показатель эффективности существенно зависит от объема использования цифровых устройств.

Проведена оценка эффективности, на примере преимущественно аналоговой РЛС «Арбалет» стоящей на вооружении и современной цифровой МБРЛС. Показано, что эффективность МБРЛС примерно в 4 раза превышает эффективность «Арбалета», это связано с тем, что часть функций выполняемых ранее аналоговыми устройствами, теперь может быть реализована при помощи цифровых устройств. Из этого следует, что повышение эффективности БРЛС в целом может быть достигнуто за счет увеличения объема задач, выполняемых устройствами ЦОС.

Вместе с тем, объем задач решаемый цифровыми устройствами определяется на системном этапе проектирования при формировании структуры системы. Следует учесть, что на этом этапе данные о параметрах конструкции, как и данные о потенциальных затратах на цифровое устройство отсутствуют. На практике оценка затрат осуществляется на этапе технического проектирования, что существенно сужает возможность повышения эффективности. Поэтому разработка методики оценки затрат на системном этапе проектирования является актуальной.

Проведен обзор современных САПР класса EDA, применение которых возможно на системном этапе проектирования (SystemView, LabView и т.д.). Выявлено, что рассмотренные программные продукты используют в качестве исходных данных уже заранее известную структуру устройства, что является неудовлетворительным для решения проектной задачи и не охватывает системный этап проектирования. Несмотря на большое разнообразие САПР на рынке класса EDA, задача формализации системного этапа проектирования остается актуальной.

Как следует из приведенного выше обзора, для повышения эффективности устройств, необходимо решить проблему построения и оценки комплексных затрат КТВ УЦОС на системном этапе проектирования. Эта задача сводится к оптимальному отображению исходного алгоритма на

совокупность заданных компонент при условии выполнения всех заданных ограничений. Такая задача относится к классу задач комбинаторной оптимизации, где при заданных ограничениях O_i определяется оптимальный вариант $x_{\text{опт.}}$ из области допустимых решений D .

$$x_{\text{опт.}} \in D, D \subset X, \quad (2)$$

где X – множество возможных решений.

В контексте решаемой задачи $x_{\text{опт.}}$ представляет собой набор компонент и конструктивных решений. Итак, задачами диссертационной работы являются:

- разработка математической модели алгоритма УЦОС;
- разработка метода формирования базового набора компонент УЦОС;
- разработка алгоритма построения КТВ реализации УЦОС на системном этапе проектирования.

- разработка программной реализации методики построения КТВ УЦОС.

Таким образом, в первой главе на основании анализа эффективности применения УЦОС, анализа особенностей системного этапа проектирования и обзора современных САПР класса EDA, обоснована актуальность диссертационной работы и сформулированы задачи исследования.

Вторая глава посвящена разработке математической модели цифровых устройств обработки сигналов.

Сформулированы требования, предъявляемые к математическому аппарату (таблица 1). В работе анализируются: метод конечных автоматов, граф - схемы алгоритмов (ГСА) и сети Петри. Подробный анализ и сравнение возможностей вышеперечисленных методов моделирования дискретных систем, показывает, что граф-схемы алгоритмов и конечные автоматы не позволяют моделировать динамику работы УЦОС. Поэтому в качестве базового математического аппарата выбраны сети Петри, обладающие наибольшей моделирующей мощностью.

Рассмотрены основные ограничения и расширения сетей с точки зрения учета особенностей функционирования УЦОС. На основе анализа данных

приведенных в таблице 1 сделан вывод, что в большей степени удовлетворяют требованиям к моделированию УЦОС иерархические сети Петри. Использование подкласса иерархических сетей - строго иерархических сетей позволяет моделировать УЦОС на разных уровнях функционального разукрупнения.

Таблица 1 - Свойства сетей необходимые для моделирования УЦОС

Требования к функционированию УЦОС	Сети Петри			
	классические	синхронные	иерархические	временные
Способность описания дискретных устройств	+	+	+	+
Моделирование параллельных процессов	+/-	+	+/-	+
Способность декомпозиции задачи методом нисходящего проектирования	+/-	-	+	-
Моделирование функциональной иерархии	-	-	+	+/-
Моделирование динамики работы устройства с учетом физических характеристик	+/-	+/-	+/-	+
Синхронизация	-	+	-	-

Строго иерархическая сеть Петри формально задаётся в следующем виде:

$$N = (P, T_N, T_T, I, O, Q, M_0),$$

где: $P = \{p_1, p_2, \dots, p_n\}$ $n \geq 0$ – конечное множество позиций; причем множество позиций делится на три подмножества: входных, выходных и внутренних позиций: $P = P_{inp} \cup P_{out} \cup P_{int}$, $P_{inp} \cap P_{out} \cap P_{int} = \emptyset$;

$T = T_N \cup T_T = \{t_1, t_2, \dots, t_m\}$ $m \geq 0$ – конечное множество переходов, при этом любой переход $\forall t_i \in T_N$, может разворачиваться в подсеть

$t_i \rightarrow N_i = (P_i, T_i, I_i, O_i, Q_i, M_0)$;

При этом $T \cap P = \emptyset$, множества позиций и переходов не пересекаются;

$I: P \rightarrow T \infty$ - входная функция, отображающая позиции в комплекты переходов, определяет направленные дуги из позиций в переходы;

$O: T \rightarrow P \infty$ - выходная функция, отображающая переходы в комплекты позиций, определяет направленные дуги из переходов в позиции;

Q - определенная выше помечающая функция;

$M_0 = (\mu_1, \mu_2, \dots, \mu_n)$ – целочисленный вектор начальной разметки сети, определяющий количество меток в каждой из внутренних позиций сети $\mu_i \in \mathbb{N}$.

Алгоритм функционирования УЦОС реализуется на множестве исходных компонент (Z), в состав которых входят микропроцессоры (M). Особенностью которых является несовпадающая система команд. Для обеспечения инвариантности алгоритма к типу микропроцессора, разработана базовая система команд (БСК), которая формируется из систем команд микропроцессоров:

$$\text{БСК} \subset \sum_{i=1}^n k_i, \quad (3)$$

где k_i - множество команд, каждая из которых входит в систему команд микропроцессоров $k_i \subset M$.

С учетом этого разработан метод перехода от алгоритма функционирования УЦОС к «элементарной сети» Петри (рисунок 1), которая представляет собой $N=(P, T_T, I, O, Q, M_0)$, где T_T - терминальные символы.

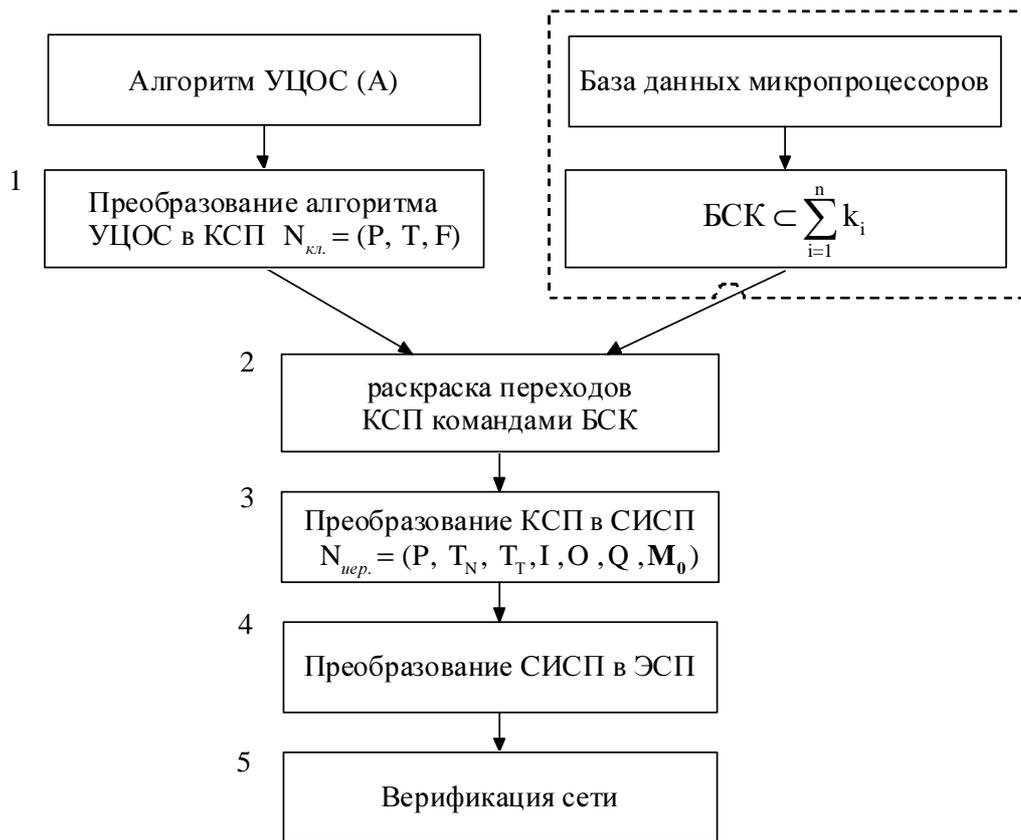


Рисунок 1 — Метод перехода от алгоритма УЦОС к «элементарной сети»

1. Перевод алгоритма функционирования УЦОС в классическую сеть Петри (КСП) $N_{кл.} = (P, T, F)$, т.е. каждому оператору алгоритма ставится в соответствие его модель согласно рисунку 2.

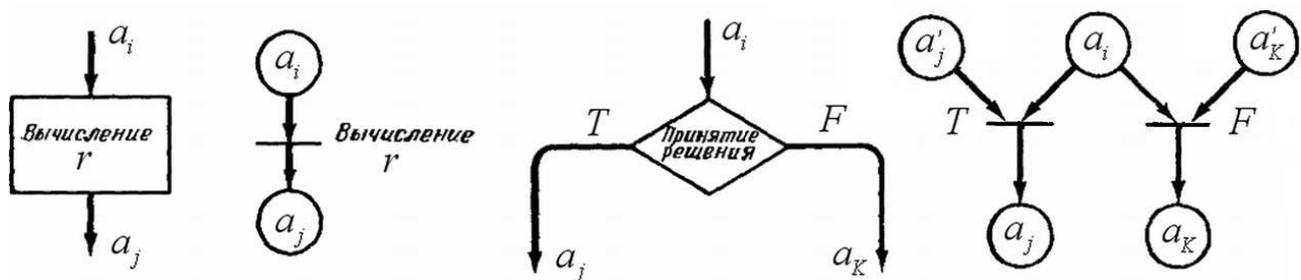


Рисунок 2 — Перевод алгоритма в переходы сети Петри

2. Раскраска переходов сети командами БСК, т.е. раскраска соответствующего перехода соответствующим символом помечающей

функции (Q), $e_q \in Q \rightarrow k_i \in \text{БСК}$.

3. Преобразование классической сети в строго иерархическую сеть Петри (СИСП) $N_{\text{СИСП}}=(P, T_T, T_N, I, O, Q, M_0)$. Включает анализ переходов классической сети, если переход соответствует операции БСК, то переход является терминальным $T_T \in T$, если не соответствует, то нетерминальным $T_N \in T$ и является отдельной подсетью (формируемой на основе БСК).

4. Преобразование СИСП в «элементарную сеть» Петри (ЭСП). Путем раскрытия нетерминальных символов до терминальных, т.е. получение нижнего уровня иерархии.

5. Верификация сети. Проведена верификация сети Петри, целью которой является проверка работоспособности алгоритма, т.е. проверка начальной маркировки, отсутствие закливания, зависания сети и др. Формируются значения частот повторения переходов. Данные о частотах повторения переходов необходимы для расчета общего времени выполнения программы, согласно:

$$T_{\text{пр.}} = \sum_{i=1}^n \bar{f}_i \cdot T_i, \quad (4)$$

где \bar{f}_i - частота повторения i -го перехода;

T_i - время выполнения i -го шага.

В качестве примера работы данного метода рассмотрим перевод в элементарную сеть Петри алгоритма выполнения БПФ (рисунок 3, 4, таблица 2). В работе показано, что данный метод обеспечивает адекватность модели исходному алгоритму.

Таблица 2 - Частота повторения переходов «элементарной сети» Петри

N	t ₁	t ₂	t ₃	t ₄	t ₅	t ₆	t ₇	t ₈	t ₉	t ₁₀	t ₁₁	t ₁₂	t ₁₃	t ₁₄	t ₁₅	t ₁₆	t ₁₇	t ₁₈
f	1	1	1	15	15	12	3	12	3	2	3	9	3	6	6	6	2	1

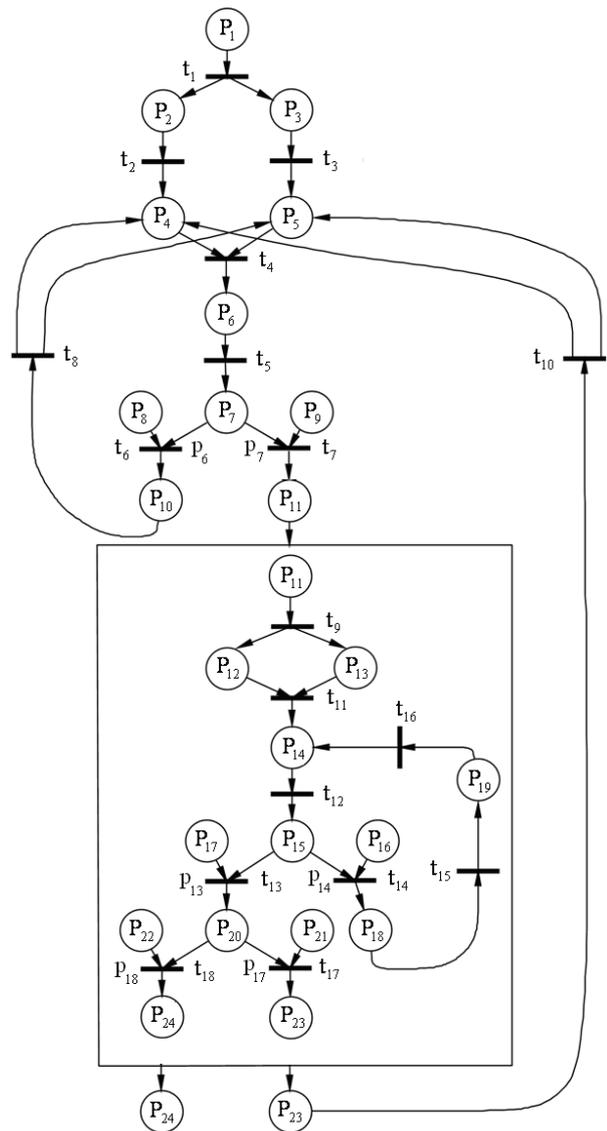
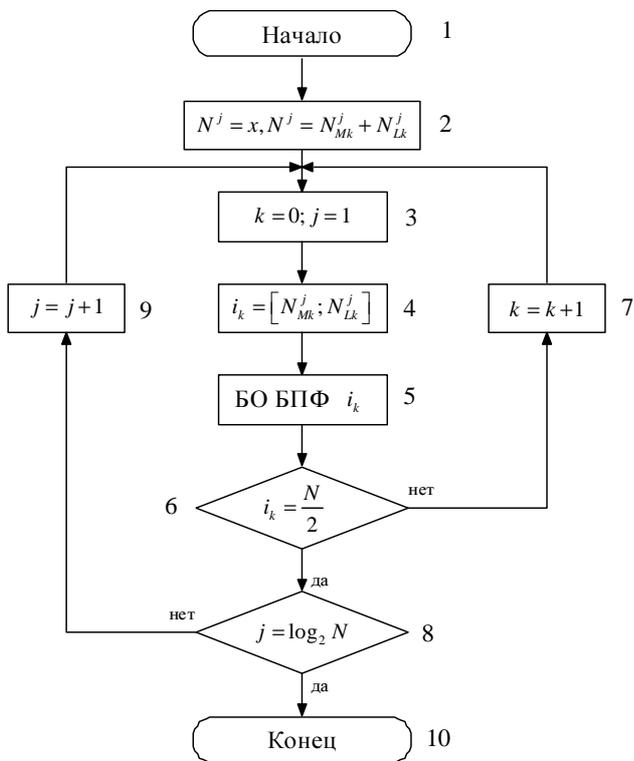


Рисунок 3 – Алгоритм выполнения БПФ Рисунок 4 – Элементарная сеть Петри

Таким образом, во второй главе выбран математический аппарат моделирования, позволяющий осуществить моделирование динамики работы УЦОС, предложен метод перехода от алгоритма УЦОС к элементарной сети Петри, разработана математическая модель алгоритма, в виде элементарной сети Петри, позволяющая выполнить верификацию и оценку времени выполнения алгоритма различными микропроцессорами.

Третья глава посвящена разработке алгоритмов построения КТВ на системном этапе проектирования цифровых устройств.

В качестве критерия выбора КТВ предложена эффективность реализации устройства определяемая как:

$$\Theta = \frac{P}{Z}, \quad (5)$$

где P – вероятность безотказной работы;

Z – комплексные затраты:

$$Z = \sum_{i=1}^n \varphi_i \alpha_i^*, \quad (6)$$

где φ_i – весовые коэффициенты мощности, массы, стоимости и т.д.;

α_i^* – нормированные значения мощности, массы, стоимости и т.д.

Сформулирована оптимизационная задача по выбору КТВ устройства цифровой обработки сигнала, заданного алгоритмом функционирования A на множествах исходных компонент Z : микропроцессоров(M), АЦП(A), ПЛИС(P), ОЗУ(R) и вариантов конструкции(V).

КТВ можно представить в следующем виде:

$$x_i, i \in Z \rightarrow \{m_i \in M, a_i \in A, v_i \in V, r_i \in R, p_i \in P, \dots\} \quad (7)$$

В общем виде x_i алгоритма A - это комбинация из $Z_i \in Z$ при $O_i \in O$. Задача сводится к нахождению КТВ ($x_{\text{опт.}}$) на множестве возможных решений X , обеспечивающее минимальное значение комплексных затрат Z_i .

$$x_{i\text{опт.}} \rightarrow \min Z_i, \text{ при } x_i \in D, D \subset X, O_i \in O, \quad (8)$$

где x_i – i -тый КТВ;

D - множество допустимых решений удовлетворяющих O_i ;

Z_i - затраты на построение x_i КТВ;

O_i - набор ограничений в виде $\Pi_i \leq \Pi_{\text{доп.}}$, $T_i \leq T_{\text{доп.}}$, $\lambda_i \leq \lambda_{\text{доп.}}$, $\Delta t_i \leq \Delta t_{\text{доп.}}$.

Данная задача относится к классу задач комбинаторной оптимизации и может быть решена методом последовательных отсечений с последующим перебором допустимых решений D для нахождения $x_{\text{опт.}}$.

Общий алгоритм решения поставленной задачи представлен на рисунке 5 и включает следующие этапы:



Рисунок 5 – Алгоритм построения КТВ УЦОС

- преобразование алгоритма в элементарную сеть Петри, с последующей верификацией и определением частот повторения переходов сети с помощью метода перехода от алгоритма УЦОС к «элементарной сети»;

- формирование базового набора компонент $\{\text{БДК}\}_0$;
- формирование допустимых КТВ из компонент $\{\text{БДК}\}_0$;
- оценка комплексных затрат Z_i всех допустимых КТВ;
- выбор оптимального КТВ по минимальному показателю затрат.

Для решения задачи формирования базового набора компонент, предложен метод формирования $\{\text{БДК}\}_0$, который позволяет определить область допустимых реализаций исходного алгоритма(рисунок 6).

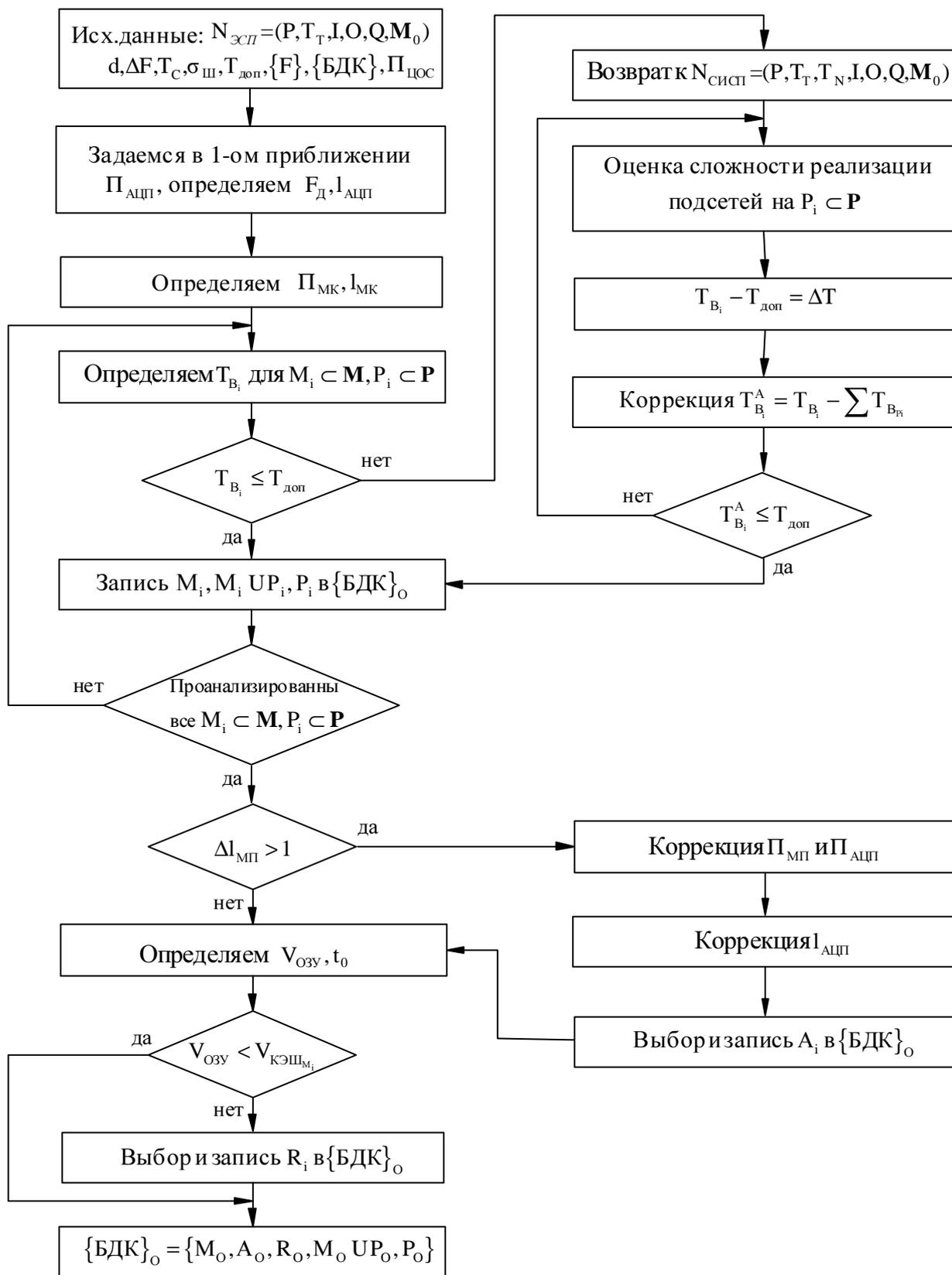


Рисунок 6 – Метод формирования базового набора компонент

Исходными данными метода является: база данных компонент $\{\text{БДК}\}$, элементарная сеть Петри $N_{\text{ЭСП}}=(P, T, I, O, Q, M_0)$, динамический диапазон d , полоса частот ΔF , длительность сигнала T_c , шум входного сигнала $\sigma_{\text{ш}}$, допустимое время вычисления алгоритма $T_{\text{доп}}$, частоты повторения переходов сети $\{F\}$ и потери на устройстве ЦОС $\Pi_{\text{ЦОС}}$.

Поскольку потери АЦП равны:

$$\Pi_{\text{АЦП}} = \Pi_{\text{кв}} + \Pi_{\theta}, \quad (9)$$

где $\Pi_{\text{кв}}$ - потери квантования, обусловлены погрешностью квантования, а Π_{θ} - фазовые потери, обусловленные конечной длительностью выборки, то принимая в первом приближении, что $\Pi_{\text{кв}} = \Pi_{\theta}$ и $\sigma_{\text{ш}} = \Delta_{\text{АЦП}}$ ($\Delta_{\text{АЦП}}$ - единица младшего разряда АЦП), можно считать $\Pi_{\text{АЦП}} \approx 0,7$ дБ. С учетом принятых допущений определяем разрядность АЦП ($l_{\text{АЦП}}$) и частоту дискретизации ($F_{\text{д}}$).

Определяем допустимое значение потерь на вычисление алгоритма:

$$\Pi_{\text{МП}} = \Pi_{\text{ЦОС}} - \Pi_{\text{АЦП}}, \quad (10)$$

С учетом значения $\Pi_{\text{МП}}$ рассчитывается разрядность микропроцессора ($l_{\text{МП}}$). Определяем время выполнения программы по формуле 3 для каждого микропроцессора ($M_i \subset M$) и ПЛИС ($P_i \subset P$) учитывая $\{F\}$, $l_{\text{МП}}$ и базовую систему команд. Сравниваем полученное значение с ограничением $T_{\text{доп}}$. Если расчетное время больше допустимого, то возвращаемся к СИСП, с последующей оценкой сложности реализации подсетей на P и коррекцией времени выполнения программы. Микропроцессоры (M_0), ПЛИС (P_0) и $M_0 \cup P_0$ удовлетворяющие $T_{\text{доп}}$ записываются в опорную базу данных компонент $\{\text{БДК}\}_0$. Определяем резерв разрядности микропроцессора ($\Delta l_{\text{МП}}$):

$$\Delta l_{\text{МП}} = l_{\text{МП}} - l_{\text{МП}_{\text{расч.}}}, \quad (11)$$

где $l_{\text{МП}}$ - разрядность выбранного микропроцессора;

$I_{МП,расч.}$ - рассчитанная разрядность микропроцессора.

Если $\Delta I_{МП} > 1$, то происходит перерасчет $\Pi_{МП}$ и $\Pi_{АЦП}$, с последующей коррекцией $I_{АЦП}$. Осуществляется выбор АЦП (A_0) и запись в $\{БДК\}_0$. Принимая разрядность ОЗУ равной $I_{МП}$, определяем объем памяти ($V_{ОЗУ}$) и время обращения к памяти (t_0).

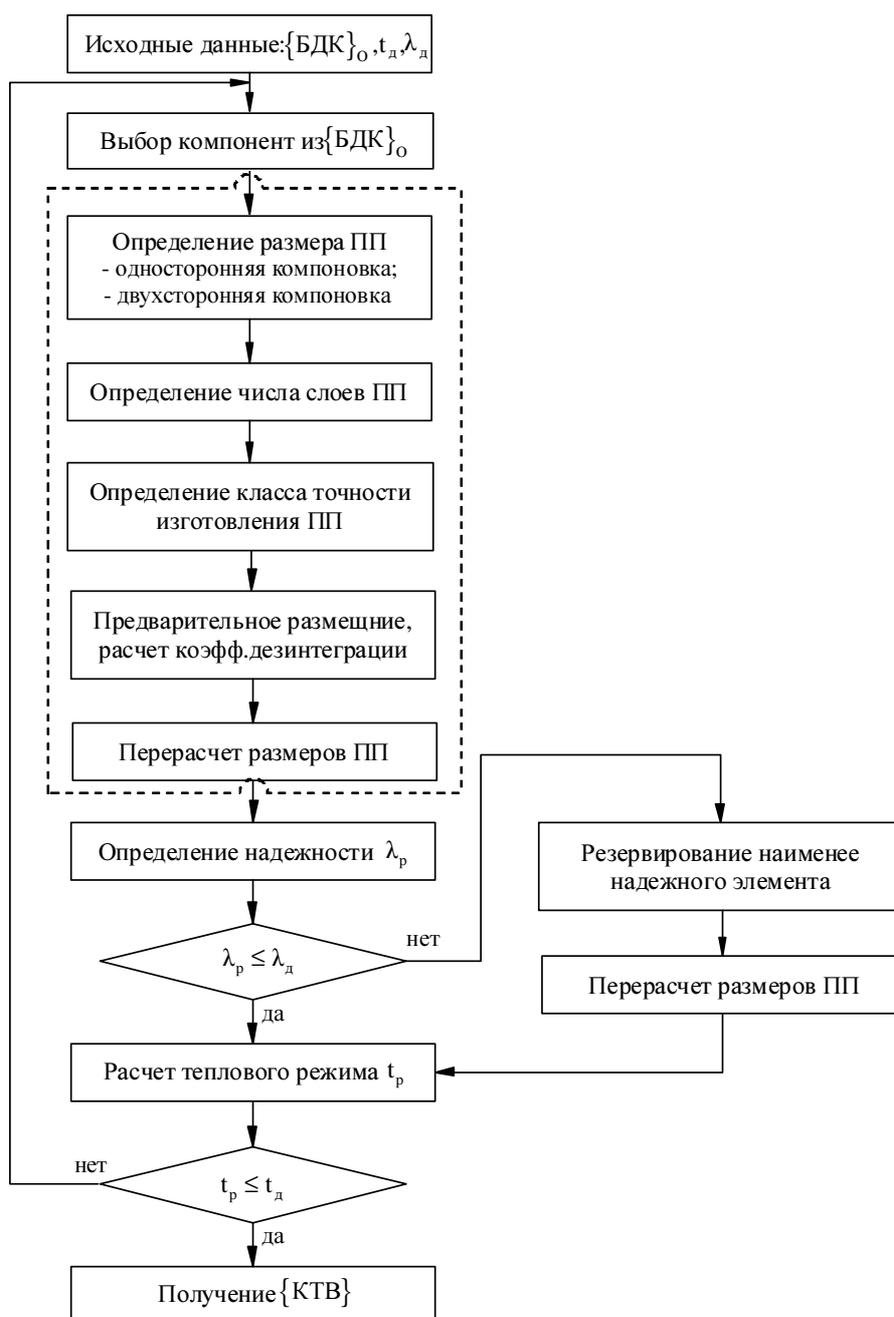


Рисунок 7 – Алгоритм построение допустимых КТВ

Если $V_{\text{ОЗУ}} > V_{\text{кэш}_m}$, то осуществляется выбор ОЗУ (R_o) и запись в $\{\text{БДК}\}_o$. Результатом работы данного метода является база допустимых компонент $\{\text{БДК}\}_o = \{M_o, R_o, A_o, M_o \cup P_o, P_o\}$.

Для решения задачи построения допустимых КТВ из компонент $\{\text{БДК}\}_o$ предложен алгоритм, представленный на рисунке 7. На основе компонент выбранных из $\{\text{БДК}\}_o$ производится расчет площади печатной платы (ПП), определяется число слоев ПП, класс точности изготовления, определение надежности и сравнение полученного значения с $\lambda_{\text{доп}}$, а также расчет теплового режима и сравнение полученного перегрева с $t_{\text{доп}}$.

Таким образом, в третьей главе предложен метод формирования базового набора компонент УЦОС, позволяющий на основе анализа внешних параметров определить численные значения параметров компонент цифровых устройств, разработан алгоритм построения КТВ УЦОС обеспечивающий параметрический синтез допустимых вариантов реализации УЦОС на заданном наборе компонент и анализ комплексных затрат на системном этапе проектирования.

Четвертая глава посвящена разработке программного обеспечения и апробации результатов работы пакета программ при проектировании цифрового приемника (ЦПРМ).

Рассмотрены языки программирования высокого уровня из которых был выбран язык C++ являющийся предпочтительным для разработки пакета программ. Произведен выбор системы управления базами данных (СУБД) по комплексному показателю качества (формула б).

Сравнение СУБД проводилось по следующим характеристикам K_r - коэффициент готовности, V – размер адресуемой партии, ГБ, N – количество обрабатываемых запросов за час, T – время запроса баз данных к внешним источникам. Результат расчетов представлен на рисунке 8, из которого видно, что наибольшим комплексным показателем обладает СУБД MySQL.

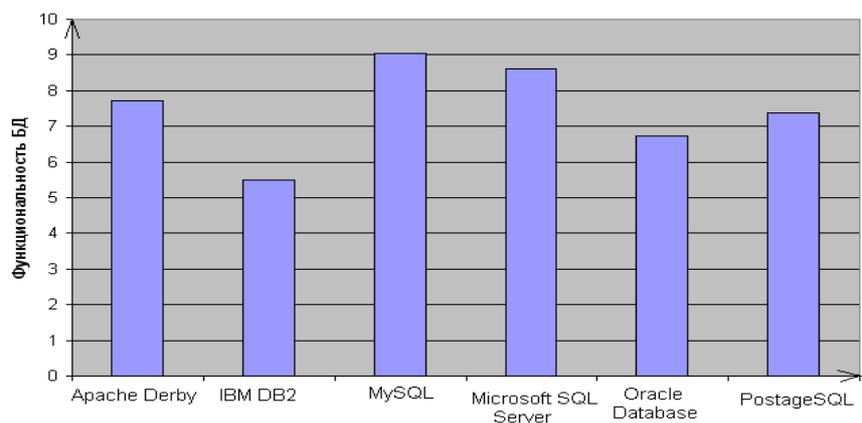


Рисунок 8 – Функциональность СУБД

Сформирована структурная схема программного комплекса, представляющая собой комплексную систему, в которую интегрированы отдельные подсистемы, каждая из которых выполняет отдельные функции и задачи. Взаимодействие подсистем между собой и связь с базами данных показано на рисунке 9.



Рисунок 9 – Структурная схема программного комплекса

Разработанный пакет программ применен при проектировании цифрового приемника в многофункциональной радиолокационной станции X-диапазона.

Поставлена задача построения конструкции цифрового устройства обработки сигналов, с возможностью перераспределения задач между ЦПРМ и

бортовой цифровой вычислительной машиной (БЦВМ). ЦПРМ осуществляет первичную обработку сигнала, а вторичная обработка сигнала производится БЦВМ (Багет-33).

Необходимо осуществить выбор эффективного варианта построения ЦПРМ с учетом заданного алгоритма первичной и вторичной обработки сигнала, включающего: квадратурную демодуляцию, фильтрацию, буферизацию, сжатие ЛЧМ сигналов, коррекция фазы цифрового гетеродина. В качестве базового решения для первичной обработки сигналов, предлагается принять submodule ADMDDC416x130MRFv1, разрядность АЦП составляет 16 бит, частота дискретизации – 130МГц.

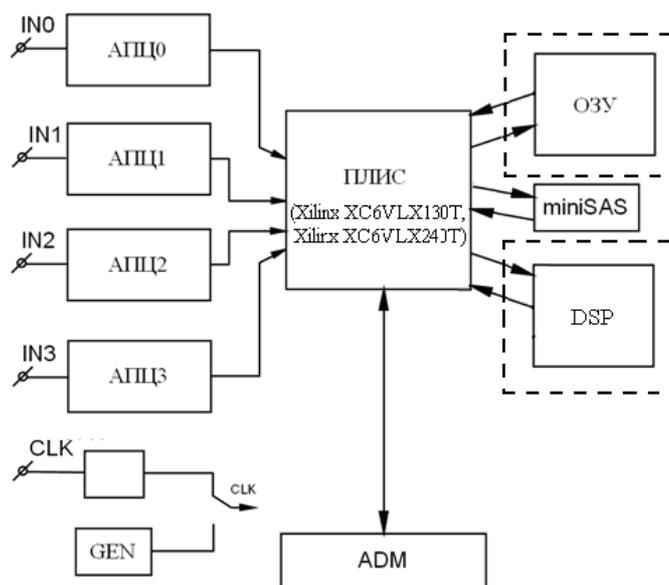


Рисунок 10 – Структурная схема цифрового приемника

Данный модуль может включать различные модификации, в том числе: Xilinx XC6VLX130T+АЦП+ADM; Xilinx XC6VLX130T+АЦП+ADM+ОЗУ; Xilinx XC6VLX240T+АЦП+ADM; Xilinx XC6VLX130T+АЦП+ADM+ОЗУ+DSP; Xilinx XC6VLX240T+АЦП+ADM+ОЗУ (рисунок 10). Где IN0...IN3 - входы аналогового сигнала; GEN - кварцевый тактовый генератор; CLK - вход внешнего тактового сигнала; miniSAS - разъем miniSAS; ADM - разъем интерфейса ADM-Connect.

В рамках поставленной задачи в качестве критерия эффективности

применяется:

$$\Theta = \frac{P_B}{\varphi_p \cdot \frac{p}{P} + \varphi_m \cdot \frac{m}{M} + \varphi_c \cdot \frac{c}{C}}, \quad (12)$$

где P_B - вероятность безотказной работы;

$\varphi_p, \varphi_m, \varphi_c$ – весовые коэффициенты мощности, массы и стоимости;

p, m, c, P, M, C – мощность, масса, стоимость и их нормирующие делители.

Результаты расчета эффективности приведены в таблице 3.

Таблица 3 - Эффективность реализации ЦПРМ

Вариант	огранич.	параметр				
	$T_{алг.}, мс$	P_B	$p, Вт$	$m, кг$	$c, у.е.$	Θ
XC6VLX130T+АЦП	22,5	0,94	11	0,7	2141	1,59
XC6VLX130T+АЦП+ОЗУ	19,7	0,93	12	0,72	2142,5	1,502
XC6VLX130T+АЦП+ОЗУ+DSP	4,7	0,89	15	0,75	9380	0,89
XC6VLX240T+АЦП	17,8	0,90	13	0,7	3765	1,285
XC6VLX240T+АЦП+ОЗУ	5,7	0,89	14	0,72	3766,5	1,222

Вариант ЦПРМ, выполняющий ряд основных функций по первичной обработке сигналов (квадратурная демодуляция, фильтрация, буферизация), реализован на ПЛИС Xilinx XC6VLX130T. Обладает наиболее низкой стоимостью, и как следствие имеет самую высокую эффективность реализации. Недостатком данного варианта является высокое время выполнения заданного алгоритма обработки сигнала ($T_{алг.}=22,5мс$).

Совместное использование ПЛИС Xilinx XC6VLX130T и оперативно запоминающего устройства (ОЗУ), позволяет освободить дополнительные вентили в ПЛИС и выполнять операцию коррекции фазы цифрового гетеродина средствами ЦПРМ ($T_{алг.}=19,7мс$).

Оснащение ЦПРМ дополнительными модулями ОЗУ и сигнальным

процессором (DSP) позволяет выполнять как первичную, так и вторичную обработку сигналов. Эффективность такого варианта является наиболее низкой среди рассмотренных вариантов по причине высокой стоимости, которая обусловлена дополнительными затратами на разработку конструкции. Преимуществом такого варианта являются малые временные затраты на выполнение алгоритма обработки сигналов ($T_{алг.} = 4,7\text{мс}$).

Конструкция ЦПРМ позволяет использовать ПЛИС Xilinx XC6VLX240T, вместо Xilinx XC6VLX130T без внесения изменений в конструкцию. Данная замена дает возможность выполнения задачи коррекции фазы цифрового гетеродина средствами ЦПРМ. Таким образом $T_{алг.} = 17,8\text{мс}$. Благодаря невысокой стоимости данный вариант исполнения имеет достаточно высокий показатель эффективности.

Совместное использование ПЛИС Xilinx XC6VLX240T и ОЗУ расширит функциональные возможности ЦПРМ, т.к. помимо решения задачи коррекции фазы цифрового гетеродина позволит решить задачу сжатия ЛЧМ сигналов методом прямой свертки с подавлением боковых лепестков. Данный набор задач, выполняемых цифровым приёмником, обеспечивает время выполнения алгоритма $T_{алг.} = 5,7\text{мс}$.

Исходя из временных ограничений на выполнение алгоритма обработки сигналов, заданного разработчиком цифрового приемника, предпочтительным является вариант исполнения, содержащий ПЛИС Xilinx XC6VLX240T и ОЗУ.

Для данного варианта был проведен расчет теплового режима в САПР SolidWorks, основанный на нелинейной дискретизации сетки конечных элементов, для проверки ограничений по тепловому режиму. Расчет показал, что предельно допустимая температура радиоэлектронных элементов на печатной плате не превышает 70°C при температуре окружающей среды 50°C , что отвечает требованиям технического задания на ЦПРМ.

Таким образом, в четвертой главе: разработан пакет программ позволяющий осуществить построение и анализ КТВ УЦОС на системном этапе проектирования; произведен выбор эффективного КТВ ЦПРМ.

В заключении сформулированы основные результаты, полученные в ходе выполнения диссертационной работы.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ РАБОТЫ

1. Выбран математический аппарат моделирования, позволяющий осуществить моделирование динамики работы УЦОС.

2. Предложен метод перехода от алгоритма УЦОС к элементарной сети Петри, основанный на использовании базовой системы команд, что обеспечивает инвариантность модели к типам микропроцессоров.

3. Разработана математическая модель алгоритма, в виде элементарной сети Петри, позволяющая выполнить верификацию и оценку времени выполнения алгоритма различными микропроцессорами.

4. Предложен метод формирования базового набора компонент УЦОС, позволяющий на основе анализа внешних параметров определить численные значения параметров компонент цифровых устройств, включая возможность перераспределения ресурсов между компонентами (потерь, разрядности), а также получить различные варианты реализации: программные, программно-аппаратные и аппаратные.

5. Разработан алгоритм построения КТВ УЦОС обеспечивающий параметрический синтез допустимых вариантов реализации УЦОС на заданном наборе компонент и анализ комплексных затрат на системном этапе проектирования.

6. Разработан пакет программ позволяющий осуществить построение оптимального КТВ УЦОС на системном этапе проектирования.

7. Проведено экспериментальное исследование разработанных методов и алгоритмов на примере ЦПРМ.

8. Основные результаты опубликованы в 11 научных работах и докладывались на 7 научно-технических конференциях.

9. Результаты диссертации внедрены на предприятии ОАО «Корпорация «Фазотрон-НИИР» при разработке цифрового приемника X-диапазона, что подтверждено соответствующим актом использования результатов работы.

Публикации по теме диссертации

1. Репнева А.И., Ушкар М.Н. "Моделирование алгоритмов функционирования цифровых устройств с использованием сетей Петри" // Электронный журнал "Труды МАИ", №49 от 2011г.

2. Репнева А.И. "Алгоритм синтеза конструкции устройств цифровой обработки сигналов" // Электронный журнал "Труды МАИ", №55 от 2012г.

3. Репнева А.И.(Филатова А.И.), Ушкар М.Н. "Моделирование цифровых устройств обработки сигналов на системном этапе проектирования"// "Информационно-измерительные и управляющие системы", №12, т.9, 2011г., стр. 128 – 133.

4. Репнева А.И. «Алгоритм выбора конструктивно-технологических вариантов устройств цифровой обработки сигналов» // Международная конференция "Авиация и космонавтика 2011", 8-10 ноября 2011г., Москва, МАИ, стр.219-220.

5. Репнева А.И.(Филатова А.И.), Ушкар М.Н. «Методика структурирования информации для автоматизации испытаний электронных средств» // Сборник тезисов научно-практической конференции студентов и молодых ученых МАИ «Инновации в авиации и космонавтике - 2010», 2010г., стр.98.

6. Репнева А.И.(Филатова А.И.), Репнев Д.Н., Саратовский Н.В. «Особенности применения SolidWorks при расчете теплового режима сложных устройств» // Сборник тезисов научно-практической конференции студентов и молодых ученых МАИ «Инновации в авиации и космонавтике - 2011», 2011г., стр.65.

7. Репнева А.И.(Филатова А.И.), Русанов П.Д., Ушкар М.Н., «Информационное обеспечение автоматизации выбора конструктивно-технологического варианта устройств цифровой обработки сигналов» // Сборник тезисов научно-практической конференции студентов и молодых ученых МАИ «Инновации в авиации и космонавтике - 2011», 2011г., стр.65-66.

8. Репнева А.И.(Филатова А.И.), Русанов П.Д. «Алгоритм выбора и анализа конструктивно-технологических вариантов обработки устройств цифровой обработки сигналов» // «XIX Туполевские чтения» Международная молодежная конференция 24-26 мая 2011 года, Казань, том III, стр. 174-175.

9. Репнева А.И., Репнев Д.Н., Саратовский Н.В. «Особенности систем охлаждения малогабаритных РЛС» // Сборник тезисов Московской молодежной научно-практической конференции «Инновации в авиации и космонавтике – 2012», Москва, МАИ, 2012г., стр. 120-121.

10. Репнева А.И., Запорожец Ю.Г., Федорова О.А. «Информационное обеспечение системы проектирования УЦОС» // Сборник тезисов Московской молодежной научно-практической конференции «Инновации в авиации и космонавтике – 2012», Москва, МАИ, 2012г., стр. 121-122.

11. Репнева А.И.(Филатова А.И.), Репнев Д.Н., Саратовский Н.В. "Нелинейная дискретизация сетки конечных элементов, как метод снижения размерности тепловой модели" // "Информационно-измерительные и управляющие системы", №12, т.9, 2011г., стр. 142 – 145.