

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«МОСКОВСКИЙ АВИАЦИОННЫЙ ИНСТИТУТ
(НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ)»

На правах рукописи



СКОРОХОД ЮРИЙ ЮРЬЕВИЧ

ВХОДНЫЕ КАСКАДЫ ВЫСОКОВОЛЬТНОГО ПРЕОБРАЗОВАТЕЛЯ ДЛЯ
БОРТОВЫХ ЭЛЕКТРОТЕХНИЧЕСКИХ КОМПЛЕКСОВ

Специальность 2.4.2. –

«Электротехнические комплексы и системы»

ДИССЕРТАЦИЯ

на соискание ученой степени

кандидата технических наук

Научный руководитель:

доктор технических наук, профессор

Вольский С.И.

Москва – 2025

ОГЛАВЛЕНИЕ

Введение.....	4
1 Анализ бортовых высоковольтных преобразователей с повышенным качеством потребления электрической энергии.....	12
1.1 Обобщенная структурная схема бортового высоковольтного преобразователя.....	12
1.2 Устройства коррекции входного тока.....	16
1.3 Классификация силовых схем и выбор силовой схемы входного блока высоковольтного преобразователя.....	33
2 Рабочие процессы высоковольтного преобразователя в режиме повышения качества входного постоянного тока.....	41
2.1 Выбор базисной силовой схемы входных блоков рассматриваемых высоковольтных преобразователей.....	41
2.2 Базисная силовая схема.....	44
2.3 Силовая схема с двумя входными блоками и синхронным алгоритмом управления.....	51
2.4 Силовая схема с четырьмя входными блоками и синхронным алгоритмом управления	54
2.5 Силовая схема с двумя входными блоками и асинхронным алгоритмом управления	58
2.6 Силовая схема с четырьмя входными блоками и асинхронным алгоритмом управления.....	66
2.7 Анализ влияния количества входных блоков и вида алгоритма управления на входной ток преобразователя.....	76
2.8 Расчетные коэффициенты базисного приведения силовых схем.....	79
2.9 Сравнительный анализ силовых схем.....	81
3 Рабочие процессы высоковольтного преобразователя в режиме повышения качества входного переменного тока.....	88
3.1 Общие положения	88

3.2 Силовые схемы с синхронным алгоритмом управления.....	91
3.3 Силовая схема с двумя входными блоками и асинхронным алгоритмом управления.....	94
3.4 Силовая схема с четырьмя входными блоками и асинхронным алгоритмом управления.....	97
3.5 Мощность динамических потерь в транзисторах и диодах в режиме повышения качества входного переменного тока.....	102
3.6 Мощность статических потерь в транзисторах и диодах в режиме повышения качества входного переменного тока.....	113
4 Исследование применения в высоковольтных преобразователях силовых полупроводниковых ключей различных классов по напряжению	117
5 Результаты компьютерных и экспериментальных исследований.....	133
Заключение.....	152
Список работ, опубликованных по теме диссертации.....	155
Список используемых источников.....	158
Приложение А. Акт №1/20 о практическом использовании диссертационной работы от 13.11.2020 г.	171
Приложение Б. Акт о практическом использовании диссертационной работы №2/24 от 17.12.2024 г.	172
Приложение В. Акт № 1/310 от 15.04.2025 г. о внедрении в учебный процесс Московского Авиационного института результатов диссертационной работы	173

ВВЕДЕНИЕ

Актуальность темы. В настоящее время в качестве бортовых источников питания (ИП) все чаще применяются статические преобразователи электроэнергии, основанные на импульсном преобразовании электрической энергии. Этот способ преобразования электроэнергии дает выигрыш по массогабаритным показателям, стоимости обслуживания и надежности перед электромеханическим способом. Одним из направлений применения импульсного преобразования электроэнергии являются преобразователи собственных нужд (ПСН), которые используются на железнодорожном подвижном составе. Такие ПСН преобразуют высоковольтное напряжение 3000В контактной сети в напряжения 3 ~ 50 Гц 380 В; 3 ~ 50 Гц 220 В; 1~400 Гц 600 В; – 110 В и другие, необходимые для питания различных нагрузок. При этом следует отметить, что напряжение контактной сети может изменяться в широком диапазоне порядка 30 % от номинального значения. Так, согласно ГОСТ6962-75, напряжение контактной сети постоянного тока может изменяться в диапазоне от 2200 до 4000 В, а действующее значение напряжения однофазной сети переменного тока может изменяться в диапазоне от 2200 до 3800 В, 50 Гц.

С целью обеспечения безопасности от поражения электрическим током, ПСН должен обеспечивать также гальваническую развязку между контактной сетью и нагрузкой, что усложняет электрическую схему преобразования и снижает его КПД, который не должен быть меньше значения 0,9 при номинальной мощности согласно п. 4.5.3 ГОСТ33726-2016.

Дополнительно к ПСН предъявляют повышенные требования к качеству потребляемого тока. Превышение параметров по содержанию высших гармонических составляющих во входном токе ПСН может привести к несанкционированному срабатыванию стрелочных переводов и семафоров на железнодорожных путях. Основным параметром, определяющим качество входного тока, является действующее значение высших гармонических составляющих, которые определяются частотой преобразования электрической энергии, значением индуктивности входного дросселя и алгоритмом управления

силовыми ключами ПСН. При этом частота работы силовых ключей ограничена динамическими потерями и возможностями системы управления. Значение индуктивности входного дросселя обычно ограничено массогабаритными показателями и стоимостью всего устройства.

В высоковольтных преобразователях особенно остро стоят задачи оптимизации частоты коммутации силовых ключей, т.к. потери при переключении силовых ключей при работе на высоком напряжении исключительно высокие.

Аналогичные задачи возникают также при создании авиационных и морских ИП с высоковольтным входным напряжением. В связи с этим, научные исследования в области создания высоковольтных импульсных преобразователей, обеспечивающих электромагнитную совместимость с инфраструктурой, требуемые энергетические и массогабаритные показатели ИП как для железнодорожного транспорта, так и для других применений при широком изменении параметров входного высоковольтного напряжения, определяют актуальность темы диссертационной работы.

В настоящее время теории статических импульсных преобразователей посвящены многие научно-исследовательские работы и разработки таких известных ученых, как Г.М. Мустафа, Г. С. Зиновьев, В.С. Моин, В. И. Мелешин, Е. Е. Чаплыгин, П. А. Бачурин, И. А. Харченко, С. А. Харитонов, С. Б. Резников, Б. Ф. Дмитриев, С. Я. Галушин, В. В. Бочаров, И. Ю. Краснов, В. В. Литовченко, Д. А. Шевцов, Tu A Rong Jie, J. W. Kolar, U. Drofenik, I. Moir, F. C. Zach, T. Friedli и другие. Эти исследования послужили научной основой для постановки научно-технических задач данной диссертационной работы.

При исследовании рассмотрена входная часть высоковольтного преобразователя с использованием импульсного преобразования переменного однофазного и постоянного тока в постоянный, которое при широком диапазоне изменения напряжения контактной сети, позволяет обеспечить, требуемое содержание высших гармонических во входном токе, приемлемые КПД и массогабаритные показатели устройства, что при практической реализации

имеет народно-хозяйственное значение.

Объектом исследования являются входные каскады высоковольтного преобразователя переменного однофазного и постоянного тока в постоянный для бортовых электротехнических комплексов, которые позволяют обеспечить требуемые КПД, массогабаритные показатели, надежность и содержание высших гармонических во входном токе, применительно к железнодорожному составу рельсового транспорта.

Цель и задачи исследований. Целью диссертационной работы является разработка входного каскада высоковольтного преобразователя для бортовых электротехнических комплексов с повышенными требованиями к массогабаритным показателям и к качеству потребляемых токов, применительно к железнодорожному составу рельсового транспорта.

Для достижения поставленной цели были решены следующие задачи.

1 Осуществлен выбор силовой схемы входного каскада высоковольтного преобразователя однофазного переменного и постоянного тока в постоянный (в дальнейшем именуемого ВП) с повышенным качеством потребления электрической энергии.

2 Исследованы рабочие процессы выбранной силовой схемы входного каскада ВП в режиме повышения качества входного постоянного и переменного тока.

3 Разработана имитационная компьютерная модель предложенной силовой схемы.

4 Исследовано влияние использования силовых полупроводниковых ключей различных классов по напряжению на мощность потерь предложенного входного каскада и параметры входного дросселя в ВП.

5 Проведена верификация полученных аналитических результатов посредством компьютерных и экспериментальных исследований.

Научная новизна. При решении задач, поставленных в диссертационной работе, были получены следующие новые научные результаты:

1 Выработанные и обоснованные классификационные признаки и критерии сравнения силовых схем каскадов ВП, которые упорядочивают и сокращают время исследований всей совокупности существующих входных силовых схем за счет интегрального анализа типов, видов и подвидов рассматриваемых устройств.

2 Предложенные аналитические решения расчета статических и динамических потерь для силовых схем с различным количеством входных блоков и различными алгоритмами управления, позволяют разрабатывать ВП с повышенным КПД.

3 Проведенный анализ влияния количества входных блоков, различных алгоритмов управления на качество входного потребляемого тока и параметры входного дросселя ВП позволяет улучшать его массогабаритные показатели.

4 Разработанные имитационные модели силовых схем с различным количеством входных блоков и различными алгоритмами управления обеспечивают многоплановое исследование рабочих электромагнитных процессов и вычисление потерь для проектирования рассматриваемых ВП.

5 Исследованное влияние повышения класса по напряжению IGBT на изменение массогабаритных показателей, надежность и конструкцию ВП, позволяет оптимизировать выбор силовых транзисторов.

Практическая значимость работы заключается в следующем.

1 Разработанная классификация входной части ВП и предложенные критерии сравнения позволяют осуществить синтез построения входной части ВП с использованием силовых полупроводниковых приборов различных типов и с различными классами напряжения.

2 Разработанные оригинальные высоковольтные импульсные преобразователи, защищенные патентами RU 2750955 C1 и RU 2738956 C1

обеспечивают функционирование ВП от сети с напряжением, превышающим в несколько раз класс напряжения доступных IGBT приборов.

3 Полученные выражения для расчета параметров входного тока, обеспечивают возможность с приемлемой точностью производить выбор частоты переключения силовых транзисторов и параметров входной индуктивности в зависимости от требуемого качества электрической энергии ВП с синхронным и асинхронным алгоритмами управления.

4 Проведенные научные исследования позволяют проводить анализ возможности модернизации ВП с учетом требуемой надежности и массогабаритных показателей при заданном классе IGBT приборов.

Результаты диссертационной работы могут быть использованы при построении ВП не только на подвижном составе железных дорог, но и в таком распространенном городском электрифицированном транспорте, как электробусы, трамваи, троллейбусы, метро.

Другой широкой областью применения полученных результатов, являются бортовые ВП для летательных аппаратов или батискафов, которые имеют входное напряжение выше 1000 В.

Методы исследования. При решении поставленных в диссертационной работе задач были использованы методы теории электрических линейных и нелинейных цепей, методы математического анализа, теория дифференциальных уравнений, современные программные продукты компьютерного моделирования и экспериментальные методы исследования.

Имитационное компьютерное моделирование предложенной силовой схемы было проведено в среде имитационного моделирования CASPOC.

При расчете параметров входного каскада бортового ВП, был применен математический пакет MathCAD.

При проектировании разработанной силовой схемы преобразователей собственных нужд EVB51, ПСН110 У1, ПСН235 У2 была применена система трехмерного твердотельного компьютерного моделирования Autodesk Inventor.

Основные положения, выносимые на защиту:

1. Введение.
2. Обобщенная структурная схема ВП и классификация силовых схем, используемых для получения повышенного качества входного тока.
3. Описание базисной схемы на примере повышающего преобразователя постоянного тока и основных положений базисного метода.
4. Расчет потерь в полупроводниковых приборах ВП, работающих от сети переменного тока с использованием базисного метода.
5. Оценка параметров качества входного тока ВП, работающих от сети переменного тока в соответствии с требованиями надежности преобразователей.
6. Математическая и компьютерная имитационная модели входных токов ВП.
7. Результаты компьютерного и экспериментальных исследований.

Достоверность и обоснованность научных результатов. Основные положения и результаты диссертационной работы были проверены, оценены и обоснованы путем сопоставления и анализа теоретических данных с результатами, полученными в ходе компьютерного моделирования и экспериментальных исследований на образцах разработанных преобразователей собственных нужд EVB51, ПСН100 У2, ПСН80 У1, ПСН110 У1, ПСН235 У2 и типа Desiro Rus JVA5E37091108 для железнодорожного транспорта и на источниках питания ИПЗ М1 и ИП9 М1 для бортового электропитания океанологических аппаратов.

Реализация результатов работы. Результаты диссертационной работы были использованы при разработке преобразователя собственных нужд EVB51

установленного на вагонах локомотивной тяги модели 61-4476 RIC (производства Siemens AG, г. Вена), что подтверждено Актом №1/20 о практическом использовании от 13.11.2020 г. (Приложение А). Также результаты диссертационной работы были применены при разработке преобразователей собственных нужд типа ПСН110 У1 для электропоездов серии ЭП2Д (производство АО «ДМЗ», д. Демихово), типа ПСН100 У2 для пассажирских электровозов серии ЭП2К (производство АО «Коломенский завод», г. Коломна), типа ПСН235 У2 для грузовых электровозов серий 2(3)ЭС4К (производство ООО «ПК «НЭВЗ»», г. Новочеркасск) и типа Desiro Rus JVA5E37091108 для электропоездов серии «ЭГЭ» «Ласточка» (производство ООО «Уральские Локомотивы», г. Верхняя Пышма), что подтверждено Актом о практическом использовании №2/24 от 17.12.2024 г. (Приложение Б). Всего было выпущено более 2000 шт. высоковольтных ПСН.

Теоретические положения диссертационной работы в части исследования электрических процессов, проектирования компьютерных имитационных моделей, расчета статических и динамических потерь силовых полупроводниковых приборов были внедрены в учебный процесс в соответствии с учебно-методическими планами кафедры 310 «Энергетические, электромеханические и биотехнические системы» МАИ, что подтверждено Актом №1/310 внедрения в учебный процесс Московского Авиационного института от 15.04.2025 г. (Приложение В).

Апробация работы. Положения диссертационной работы докладывались и обсуждались на 17 научно-технических конференциях, включая: 8th International Conference On Electrical and Electronics Engineering, ICEEE-2021 (г. Анталия, 2021 г.), International Conference on Electrotechnical Complexes and Systems, ICOECS-2021 (г. Уфа, 2021 г.), 9th International Conference on Electrical and Electronics Engineering, ICEEE-2022 (г. Алания, 2022 г.), 14th Seminar on Power Electronics and Control, SEPOC-2022 (г. Санта Мария, 2022 г.), Power Conversion and Intelligent Motion and Power Quality, PCIM Asia 2023 (г. Шанхай,

2023 г.), International Ural Conference on Electrical Power Engineering, UralCon-2023 (г. Магнитогорск, 2023 г.), Power Conversion and Intelligent Motion and Power Quality, PCIM Asia 2024 (г. Женьчжень, 2024 г.), International Conference on Industrial Engineering, Applications and Manufacturing, ICIEAM – 2024, ICIEAM – 2025, (г. Сочи, 2024, 2025 гг.).

Публикации. По теме диссертационной работы опубликовано 23 научных работы, среди них 10 – в изданиях, рекомендуемых Высшей Аттестационной Комиссией РФ и 13 - в изданиях, индексируемых в базах Scopus, а также получено 3 патента РФ.

Структура и объём работы. Диссертация состоит из введения, пяти глав, заключения, списка работ, опубликованных по теме диссертации, списка используемых источников и приложений. Основная часть работы содержит 173 машинописных страницы, в том числе 66 рисунков и 11 таблиц. Список используемых источников включает 123 наименования.

1 Анализ бортовых высоковольтных преобразователей с повышенным качеством потребления электрической энергии

1.1 Обобщенная структурная схема бортового высоковольтного преобразователя

К главному требованию, предъявляемому к любым ВП, относится снижение массы и габаритов устройства. Другим важным требованием, которое связано с обеспечением безопасности обслуживающего и эксплуатирующего персонала, является наличие гальванической развязки между входным и выходным напряжениями.

На современном этапе развития полупроводниковой и электромагнитной техники эффективное выполнение указанных требований достигается посредством высокочастотного преобразования электрической энергии. Таким образом, в основу современного ВП положено использование промежуточного звена повышенной частоты.

Рассмотрены ВП с входным однофазным напряжением, которые в общем виде имеют многоканальные выходные напряжения, как переменного, так и постоянного тока.

С учетом приведенных факторов и анализа современных схемотехнических решений компаний ЭлектроСИ, ЭлСиЭл, Трансконвертер, Гамем, Электровыпрямитель, Siemens, Bombardie, Alstom и т.п. составлена обобщенная структурная схема ВП (рисунок 1.1),

где $E1$ – источник входного однофазного напряжения переменного тока;

M – число последовательно соединенных входных блоков ($A1.1 – A1.M$) и соответствующих им однофазных инверторов ($A2.1 – A2.M$) с выходными высокочастотными трансформаторами ($TV1.1 – TV1.M$) и однофазными выпрямителями ($A3.1 – A3.M$);

$I1$ – число выходных однофазных инверторов ($AU1.1 – AU1.I1$);

$I3$ – число выходных трехфазных инверторов ($AU3.1 – AU3.I3$);

K – число выходных конверторов ($AK.1 - AK.K$);

$ZU1.1 - ZU1.I1$ – однофазная нагрузка;

$ZU3.1 - ZU3.I3$ – трехфазная нагрузка;

$ZK.1 - ZK.K$ – нагрузка постоянного тока.

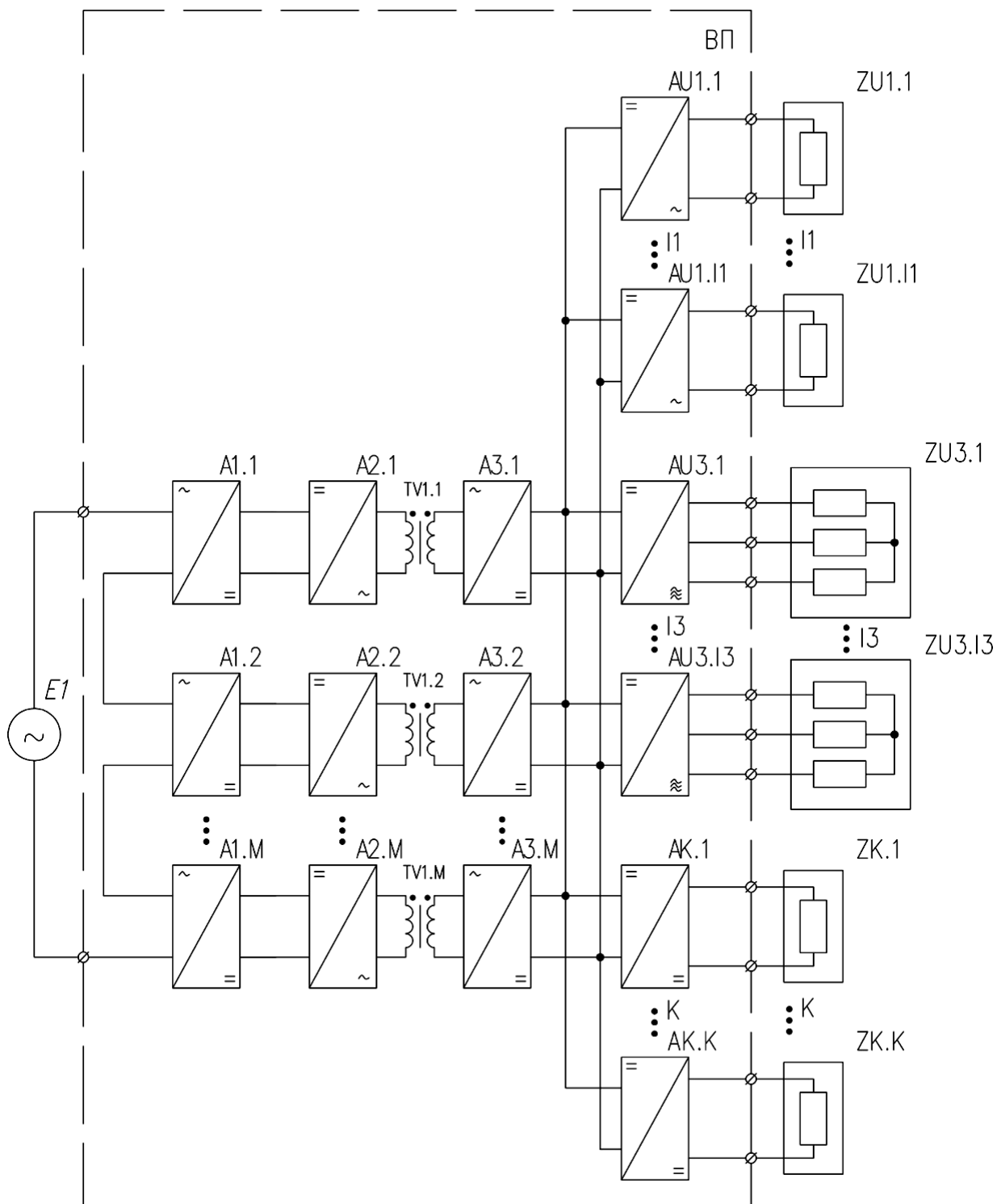


Рисунок 1.1 - Обобщенная структурная схема

Входные блоки А1.1 – А1.М выполняют функции коррекции потребляемой мощности и преобразования входного напряжения переменного тока в напряжение постоянного тока.

Однофазные инверторы А2.1 – А2.М преобразовывают выходное напряжение соответствующего входного блока в высокочастотное однофазное напряжение, которые соответствующий трансформатор TV1 – TV.М понижает до заданного уровня вторичного напряжения. При этом данные трансформаторы обеспечивают развязки между входным и выходным напряжениями ВП.

Однофазные выпрямители А3.1 и А3.М осуществляют преобразование высокочастотного выходного напряжения соответствующего трансформатора TV1.1 – TV1.М в напряжение постоянного тока, которое поступает на входы трехфазных выходных инверторов АУ1.1 – АУ1.И1, однофазных выходных инверторов АУ3.1 – АУ3.И3 и выходных конверторов АК.1 – АК.К.

Количество М последовательно соединенных входных блоков А1.1 – А1.М обычно определяется максимальным значением входного напряжения источника Е1 и допустимым напряжением на закрытых полупроводниковых приборах с учетом заданного показателя надежности. Количество И1, И3 и К выходных инверторов и конверторов приведено в техническом задании на ВП.

Представленная обобщенная структурная схема охватывает всю совокупность реализации возможных схмотехнических решений и в зависимости от поставленной конкретной задачи за счет исключения тех или иных звеньев имеет возможность трансформироваться к простому рациональному виду. При этом каждое составляющее звено (кроме высокочастотного трансформатора) помимо непосредственного преобразования электрической энергии может выполнять функции регулирования и стабилизации выходного напряжения.

В обобщенном виде качество потребляемой устройством электрической энергии переменного тока определяет коэффициент мощности. Он характеризует количество активной электрической энергии, которая передается от преобразователя к потребителям. Согласно существующим правилам, коэффициент мощности вычисляется как отношение активной мощности, потребляемой нагрузками, к полной мощности устройства [1-4]. В идеале коэффициент мощности должен быть равным единице. В этом случае ток потребления преобразователя совпадает по форме и фазе с входным напряжением переменного тока. Соответственно в потребляемом токе преобразователя будут отсутствовать высшие гармонические составляющие.

Необходимость выполнения принятых требований по качеству потребления электрической энергии определяет актуальность специальных исследований по разработке входных блоков силовой схемы преобразователя, которые в дальнейшем будем именовать, как устройство коррекции входного тока (УКВТ). Рассматриваемые УКВТ должны обеспечивать приближение потребляемого тока преобразователя к форме и фазе входного напряжения переменного тока.

В результате анализа технической литературы [1, 5 – 63] рассматриваемые устройства разделены на три основных типа:

- параллельные УКВТ;
- вольтодобавочные УКВТ;
- последовательные УКВТ.

При рассмотрении этих устройств будем полагать, что функции коррекции входного тока выполняют только звенья $A1 - A1.M$ (рисунок 1.1), остальная часть преобразователя на последующих рисунках будет обозначаться звеном с надписью «ПЗПТ».

1.2 Устройства коррекции входного тока

1.2.1 Параллельные УКВТ

Параллельные УКВТ представляют собой простые и недорогие входные силовые схемы, которые нашли широкое применение в электроэнергетике. В первую очередь к ним следует отнести УКВТ на базе компенсирующих конденсаторов [1, 7 – 11]. В таких устройствах (рисунок 1.2) компенсацию входной реактивной мощности статического преобразователя осуществляют конденсаторы ($C1 – Cn$), которые посредством ключей $S1 – Sn$ подключают к входной цепи преобразователя согласно заданному алгоритму, обеспечивающему снижение потребляемой реактивной мощности. На практике обычно УКВТ имеют не более 5 – 7 конденсаторных ветвей. В качестве ключей $S1 – Sn$ могут быть использованы электромеханические контакторы или полупроводниковые схемы ключей с двусторонней проводимостью.

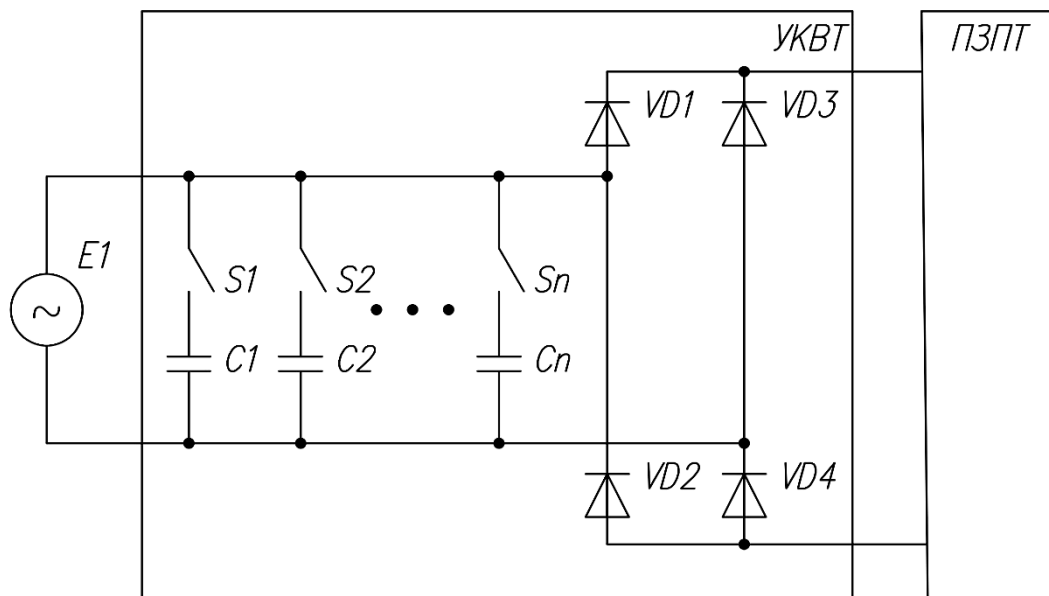


Рисунок 1.2 – Параллельный УКВТ на базе компенсирующих конденсаторов

В качестве примера на рисунках 1.3 – 1.5 приведена схемотехническая реализация ключа с двусторонней проводимостью [64 – 66].

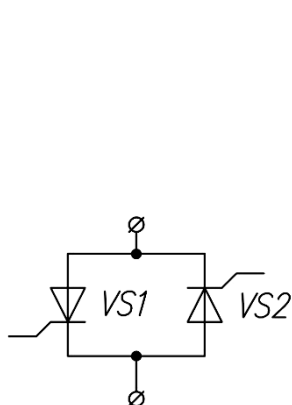


Рисунок 1.3 – Пример ключа с двухсторонней проводимостью

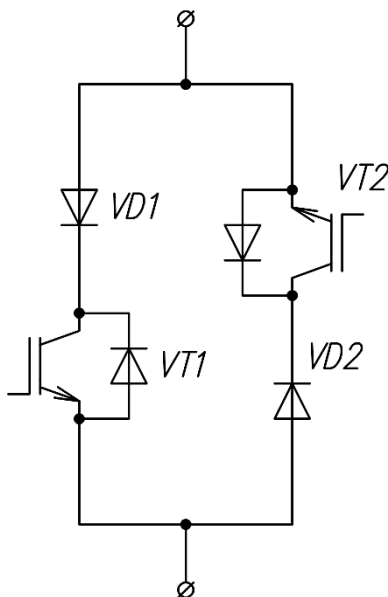


Рисунок 1.4 – Пример ключа с двухсторонней проводимостью

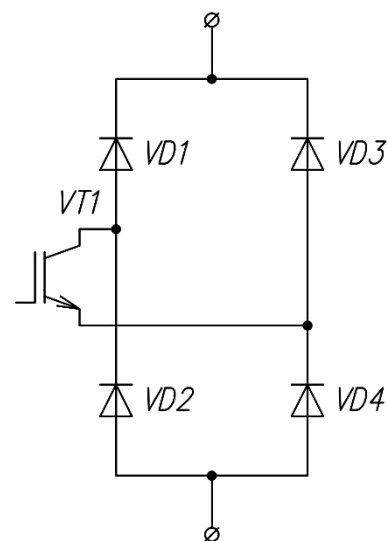


Рисунок 1.5 – Пример ключа с двухсторонней проводимостью

Во всех случаях по принципу действия параллельные УКВТ на базе компенсирующих конденсаторов снижают только отстающую (индуктивную) составляющую реактивного тока преобразователя.

Другим видом параллельных УКВТ являются устройства на базе компенсирующего реактора [1, 6 – 8, 10, 12 – 16]. В таких УКВТ компенсацию входной реактивной мощности статического преобразователя осуществляют за счет регулирования тока реактора ($L1$), установленного либо непосредственно во входной цепи переменного тока (рисунок 1.6), либо в цепи постоянного тока дополнительного управляемого выпрямителя (рисунок 1.7). При этом регулирование тока реактора $L1$ производится посредством изменения угла отпирания полупроводниковых приборов (обычно силовых тиристоров) согласно заданному алгоритму, обеспечивающему снижение потребляемой реактивной мощности.

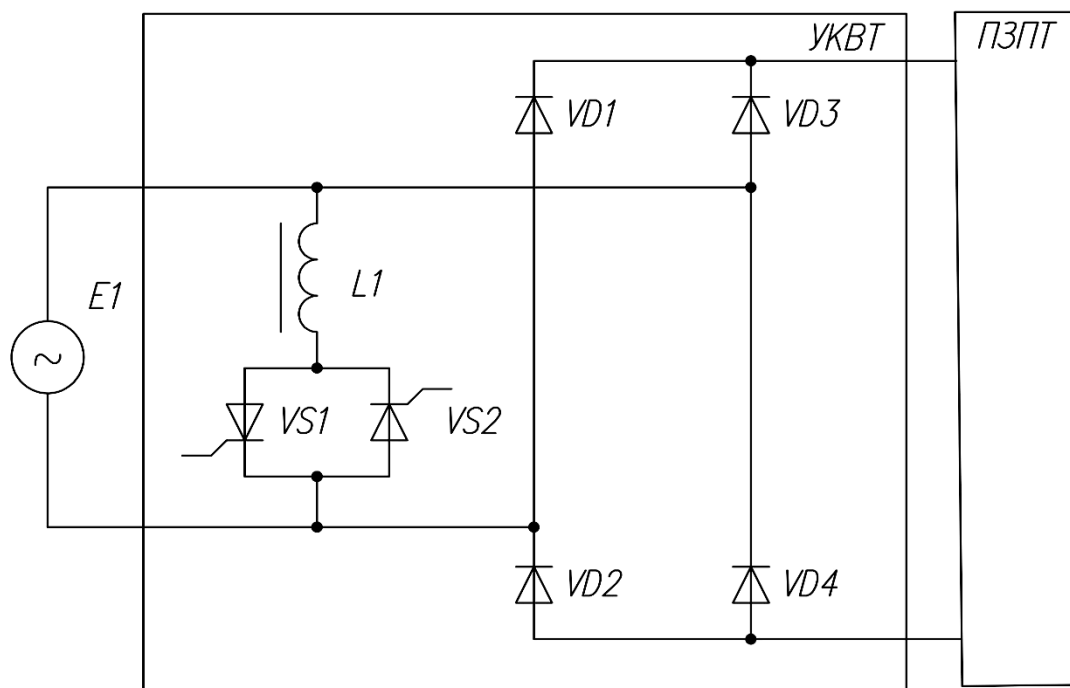


Рисунок 1.6 – Параллельный УКВТ на базе компенсирующего реактора перед выпрямительным звеном

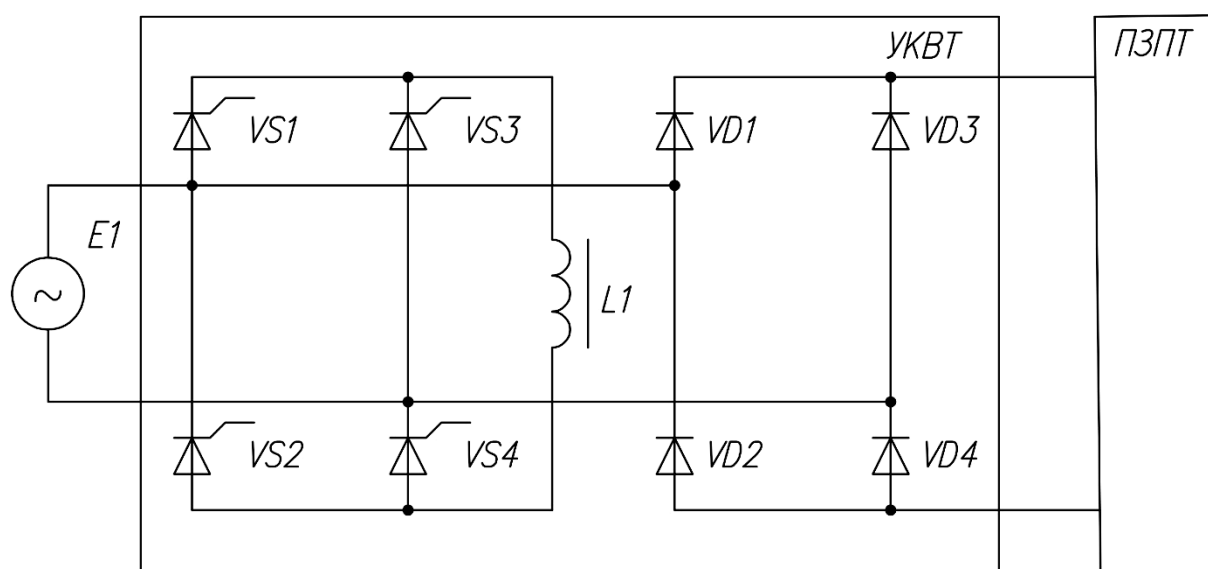


Рисунок 1.7 – Параллельный УКВТ на базе компенсирующего реактора после выпрямительного звена

Принципиально параллельные УКВТ на базе компенсирующего реактора осуществляют уменьшение только опережающей (емкостной) составляющей реактивного тока преобразователя. Дополнительно рассматриваемые УКВТ вносят в спектр потребляемого тока высшие гармонические составляющие

нечетного порядка, которые обусловлены импульсным характером работы полупроводниковых приборов.

Универсальной возможностью снижения емкостной, а также индуктивной составляющей входного тока преобразователя обладают смешанные параллельные УКВТ [1, 8, 10, 17 – 21], содержащие электрические ветви с компенсирующими конденсаторами и реактором.

К параллельным УКВТ также относятся устройства на базе синхронных компенсаторов, в качестве которых могут быть использован синхронный двигатель, [8, 22, 23]. Очевидно применение в бортовых преобразователях синхронных двигателей представляется иррациональным.

К общим недостаткам параллельных УКВТ следует отнести:

- отсутствие избирательности, вследствие чего рассматриваемые устройства снижают полную реактивную мощность магистральной сети, т.е. всех подключенных к ней потребителей электрической энергии.
- низкие массогабаритные показатели реактивных элементов;
- отсутствие возможности стабилизации напряжения без использования дополнительных силовых устройств.

В связи с этим применение параллельных УКВТ в бортовых высоковольтных преобразователях является проблематичным.

1.2.2 Вольтодобавочные УКВТ

Вольтодобавочные УКВТ представляют собой компенсирующий источник напряжения или тока, который функционирует в противофазе с искажающими воздействиями преобразователя [1, 7, 8, 13, 19, 24 – 30]. При этом вольтодобавочные УКВТ с компенсирующим источником напряжения соединяют последовательно через силовой трансформатор к входным клеммам преобразователя, а с компенсирующим источником тока устанавливают параллельно магистральной сети.

По принципу действия наиболее эффективными являются комбинированные вольтодобавочные УКВТ, сочетающие свойства компенсирующих источников напряжения и тока. Они подразделяются на вольтодобавочные УКВТ параллельно – последовательного (рисунок 1.8) и последовательно – параллельного типа (рисунок 1.9). Оба типа устройства помимо снижения емкостной и индуктивной составляющей реактивного тока, имеют возможность за счет последовательно введенного трансформатора стабилизировать напряжение промежуточного звена постоянного тока преобразователя (в дальнейшем именуемое ПЗПТ).

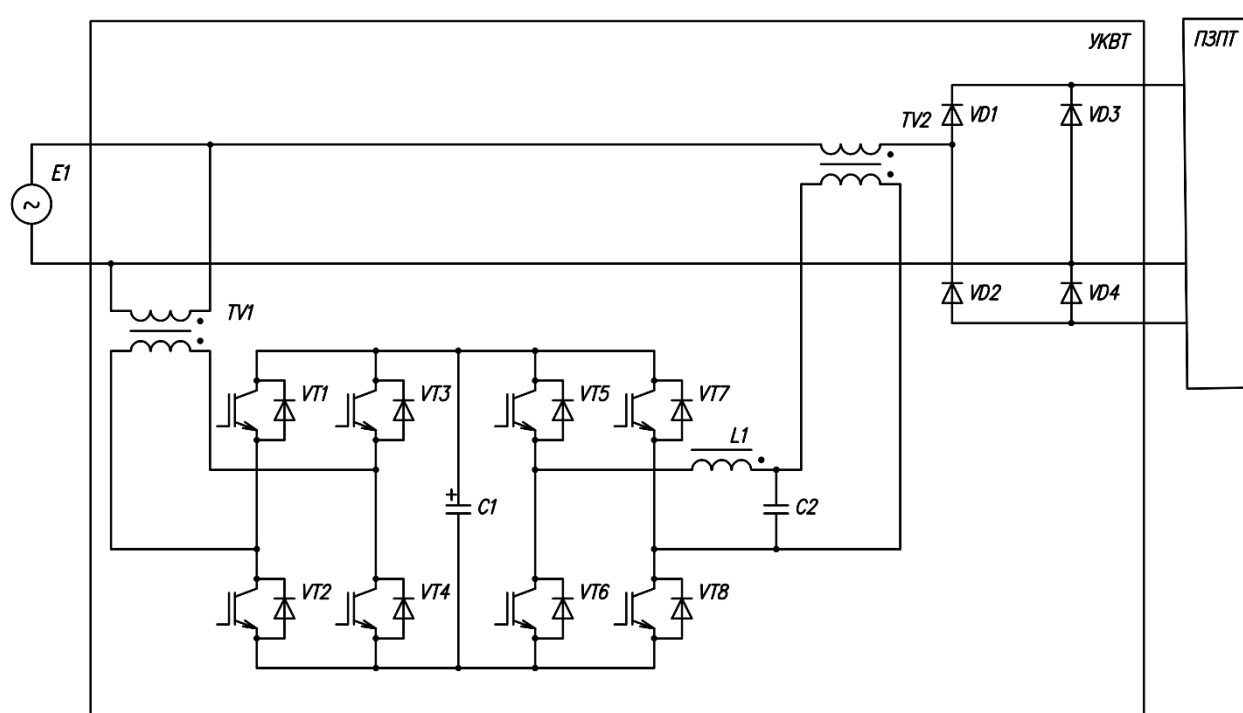


Рисунок 1.8 – Вольтодобавочный УКВТ параллельно-последовательного типа

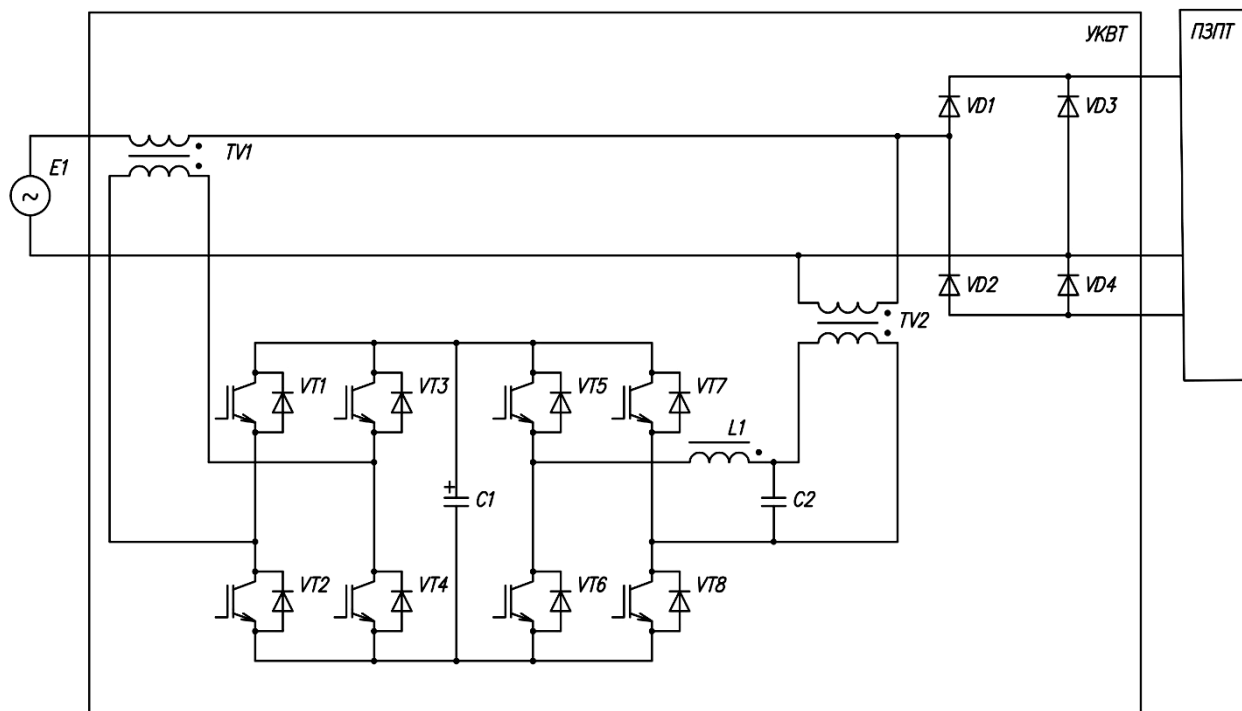


Рисунок 1.9 – Вольтодобавочный УКВТ последовательно – параллельного типа

К существенному недостатку рассматриваемых вольтодобавочных УКВТ в части совместного использования с бортовым высоковольтным преобразователем следует отнести низкие массогабаритные показатели, которые обусловлены применением низкочастотных силовых трансформаторов (TV1, TV2) и реактивных элементов (L1, C1 и C2). Другим не менее важным недостатком вольтодобавочных УКВТ является отстающий характер синтезируемого воздействия, что связано с непредсказуемостью изменения спектра высших гармонических составляющих потребляемого тока статического преобразователя. Данное обстоятельство обуславливает сложность реализации системы управления и сравнительно низкое быстродействие УКВТ.

В настоящее время вольтодобавочные УКВТ широко применяются в «большой» энергетике на силовых подстанциях.

1.2.3 Последовательные УКВТ

Последовательные УКВТ содержат силовой реактор, выпрямительное звено, силовой ключ и накопительный конденсатор. При этом силовой ключ в течение открытого состояния обеспечивает накопление электромагнитной энергии в силовом реакторе, а во время закрытого состояния – передачу электромагнитной энергии реактора в накопительный конденсатор и статический преобразователь. Таким образом, посредством изменения скважности открытого состояния силового ключа можно осуществлять непрерывное регулирование тока реактора, который одновременно является входным током статического преобразователя. Соответственно указанный принцип действия позволяет за счет возможности непрерывного регулирования тока реактора максимально приблизить форму и фазу потребляемого тока преобразователя к форме и фазе входного напряжения.

Обычно силовой ключ функционирует на частоте, существенно превышающей частоту входного напряжения преобразователя, что определяет малую массу и габариты последовательных УКВТ. Выбор величины частоты переключения силового ключа, прежде всего, зависит от коммутационных возможностей, используемых силовых полупроводниковых приборов.

В зависимости от подключения силового реактора до или после выпрямительного звена, рассматриваемые устройства условно разделены на два вида:

- последовательные УКВТ на базе реактора переменного тока;
- последовательные УКВТ на базе реактора постоянного тока.

К первому виду последовательного УКВТ относятся устройства, в которых силовой ключ расположен в цепи переменного тока [7, 31 – 40]. Такие устройства условно названы последовательными УКВТ на базе реактора переменного тока с коммутацией на стороне переменного тока. В качестве примера на рисунке 1.10 приведена силовая схема указанного УКВТ, которая функционирует следующим образом.

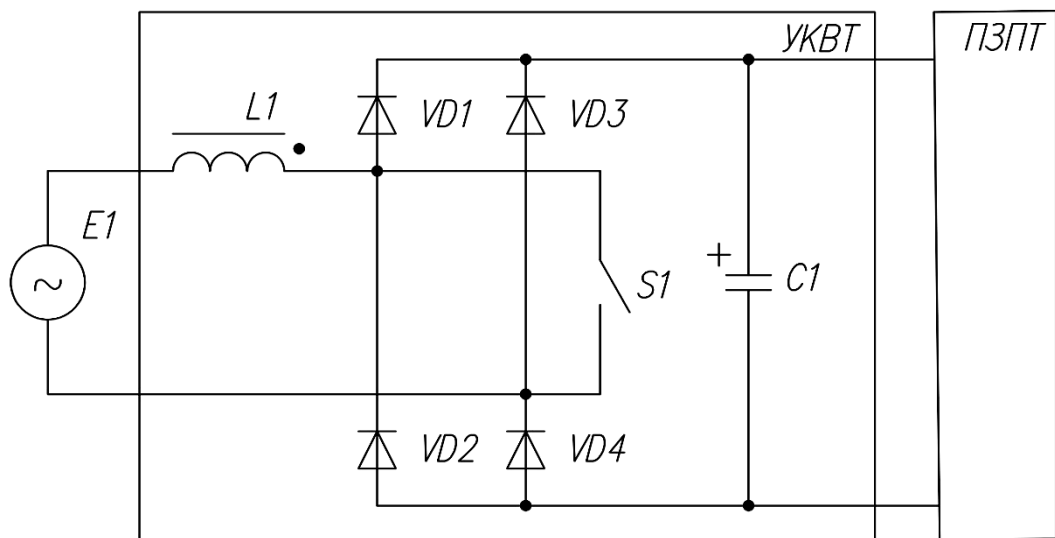


Рисунок 1.10 – Последовательный УКВТ на базе реактора переменного тока с коммутацией на стороне переменного тока

При положительной полярности входного напряжения источника $E1$ на интервале времени, когда ключ $S1$ замкнут, происходит нарастание тока реактора $L1$ по электрической цепи $E1 - L1 - S1 - E1$. В это время диоды силовые $VD1 - VD4$ закрыты и питание ПЗПТ осуществляется от накопительного конденсатора $C1$. На следующем интервале времени, когда силовой ключ $S1$ разомкнут, спадающий ток реактора $L1$, протекая от источника $E1$ через силовые диоды $VD1$ и $VD4$, заряжает накопительный конденсатор $C1$ и одновременно питает ПЗПТ.

При отрицательной полярности входного напряжения, когда силовой ключ $S1$ находится в замкнутом состоянии, происходит нарастание тока реактора $L1$ в обратном направлении по электрической цепи $E1 - S1 - L1 - E1$. В это время силовые диоды $VD1 - VD4$ закрыты и питание ПЗПТ осуществляется от накопительного конденсатора $C1$. На следующем интервале времени, когда силовой ключ разомкнут, спадающий ток реактора $L1$, протекая от источника $E1$ через силовые диоды $VD3$ и $VD2$, заряжает накопительный конденсатор $C1$ и одновременно питает ПЗПТ.

При этом, коммутируя силовой ключ $S1$ по синусоидальному закону обеспечивается протекание синусоидального входного тока через реактор $L1$, совпадающего по форме и фазе с напряжением источника питания $E1$.

В качестве S1 могут быть использованы схемы ключа с двухсторонней проводимостью, которые представлены на рисунках 1.4 и 1.5.

Также к первому виду последовательных УКВТ относятся устройства, в которых силовой ключ расположен в цепи выпрямительного звена [5, 31, 32, 34 – 50]. Такие устройства условно названы последовательными УКВТ на базе реактора переменного тока с переключением в цепи выпрямительного звена. В качестве примера на рисунке 1.11 приведена силовая схема указанного УКВТ, которая функционирует следующим образом.

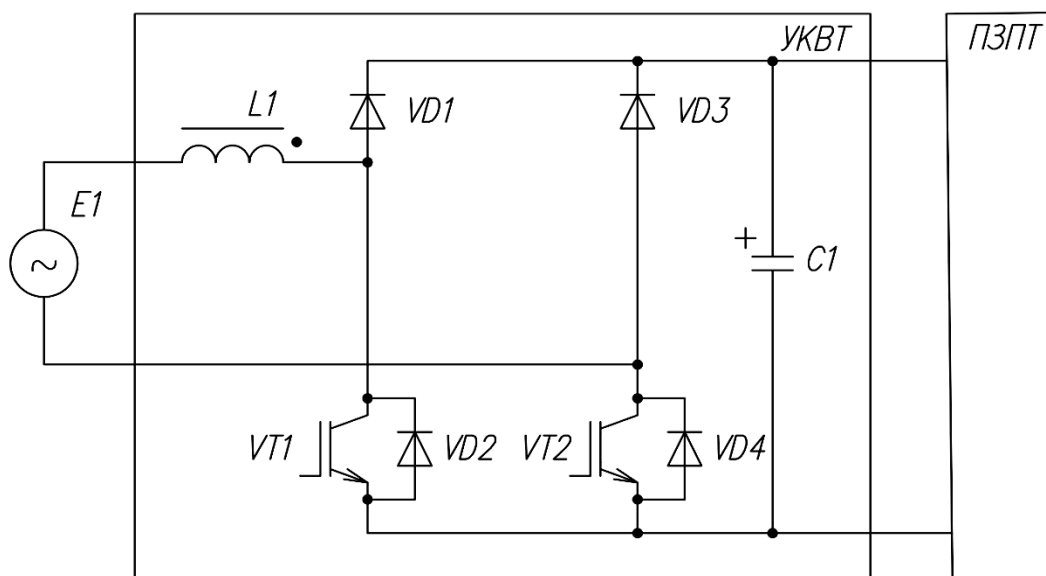


Рисунок 1.11 – Последовательный УКВТ на базе реактора переменного тока с переключением в цепи выпрямительного звена

При положительной полярности входного напряжения $E1$ на интервале времени, когда силовой транзистор $VT1$ замкнут, а силовой транзистор $VT2$ разомкнут, происходит нарастание тока реактора $L1$ по электрической цепи:

$$E1 - L1 - VT1 - VD4 - E1.$$

В это время диоды $VD1$ и $VD3$ закрыты и питание ПЗПТ осуществляется от накопительного конденсатора $C1$. На следующем интервале времени, когда силовые транзисторы разомкнуты, спадающий ток реактора $L1$, протекая от источника питания $E1$ через силовые диоды $VD1$ и $VD4$, заряжает накопительный конденсатор $C1$ и одновременно питает ПЗПТ.

При отрицательной полярности входного напряжения, когда силовой транзистор VT2 замкнут, а силовой транзистор VT1 разомкнут, происходит нарастание тока реактора L1 по электрической цепи:

$$E1 - L1 - VT2 - VD2 - E1.$$

В это время диоды VD1 и VD3 закрыты и питание ПЗПТ осуществляется от накопительного конденсатора C1. На следующем интервале времени, когда силовые транзисторы разомкнуты, спадающий ток реактора L1, протекая от источника E1 через силовые диоды VD3 и VD2, заряжает накопительный конденсатор C1 и одновременно питает ПЗПТ.

При этом, коммутируя по синусоидальному закону силовые транзисторы VT1 и VT2 в соответствии с полярностью входного напряжения, обеспечивается протекание синусоидального входного тока через реактор L1, совпадающего по форме и фазе с напряжением источника питания E1.

Аналогичный принцип действия имеет силовая схема УКВТ, представленная на рисунке 1.12 [35 – 39, 50 – 54].

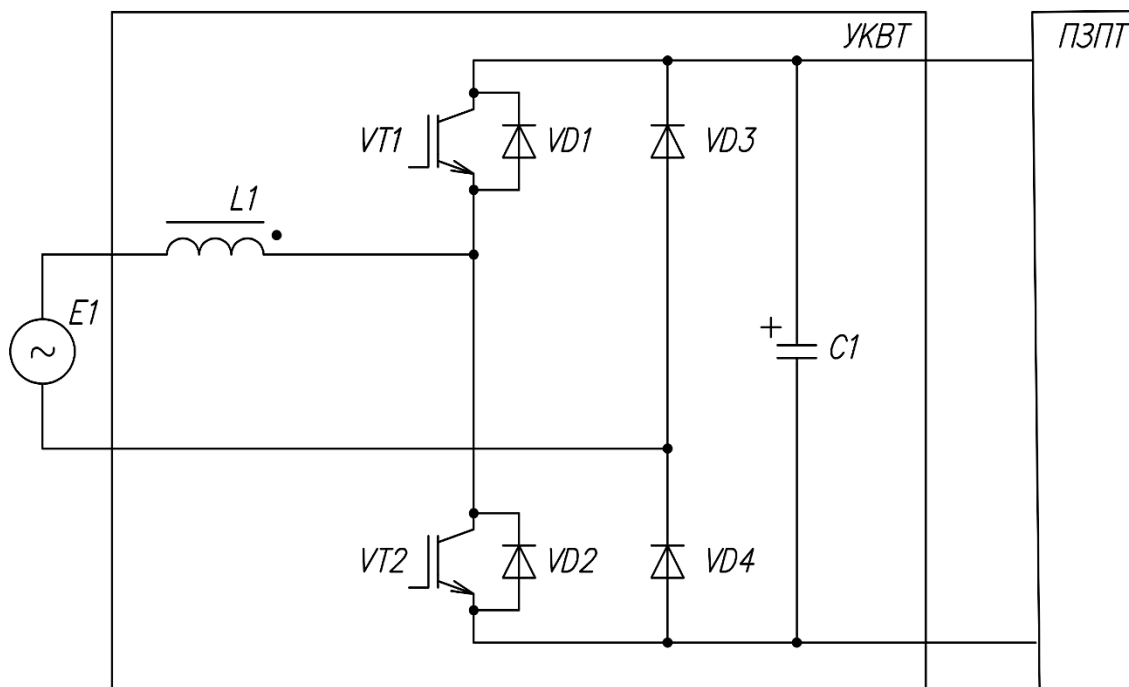


Рисунок 1.12 – Последовательный УКВТ на базе реактора переменного тока с переключением в цепи выпрямительного звена

С целью снижения амплитуды пульсаций входного тока при равенстве частоты коммутации силовых полупроводниковых приборов в силовую схему (рисунок 1.13) введен дополнительный реактор L2 и дополнительная стойка силовых транзисторов VT3, VT4 [36 – 38, 50, 55, 56]. Представленная силовая схема УКВТ функционирует следующим образом.

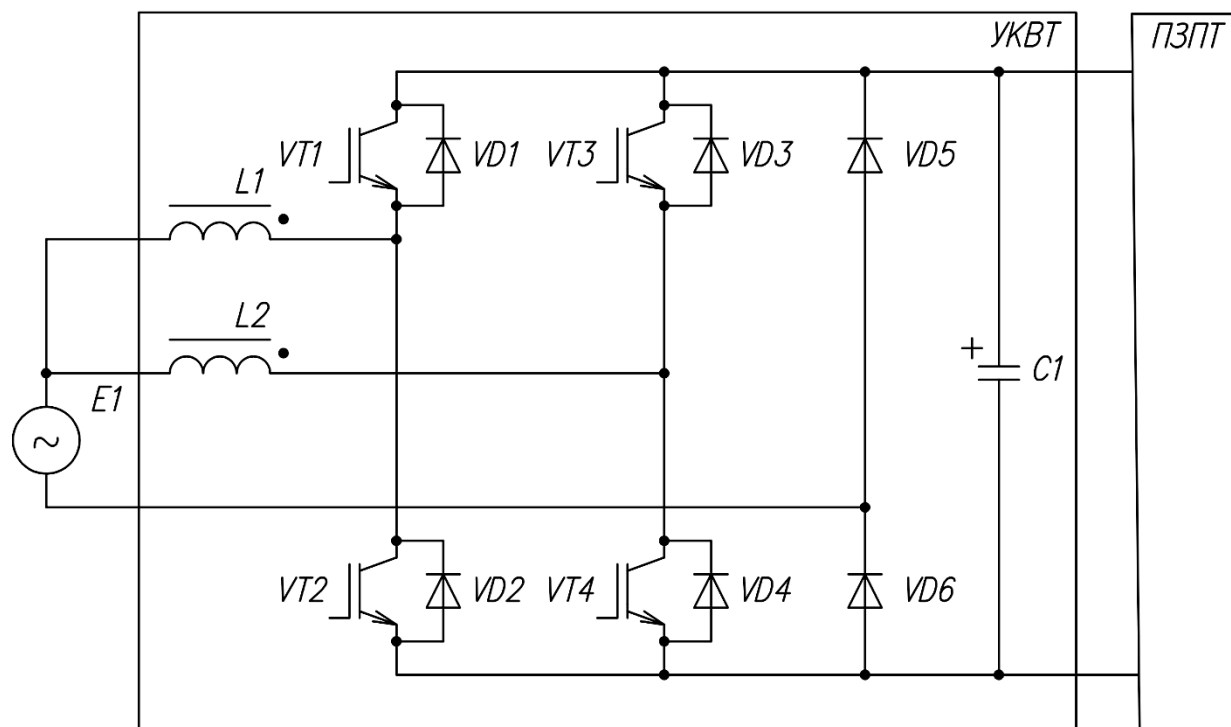


Рисунок 1.13 – Последовательный УКВТ на базе реактора переменного тока с переключением в цепи выпрямительного звена

При положительной полярности входного напряжения E1 на интервале времени, когда силовой транзистор VT2 замкнут, а силовые транзисторы VT1, VT3 и VT4 разомкнуты, происходит нарастание тока реактора L1 по электрической цепи:

$$E1 - L1 - VT2 - VD6 - E1.$$

В это время спадающий ток реактора L2 (который нарастал на предыдущем интервале времени), протекая от источника питания E1 через силовые диоды VD3 и VD6, заряжает накопительный конденсатор C1 и ПЗПТ.

На следующем интервале времени замкнут силовой транзистор VT4, а силовые транзисторы VT1...VT3 разомкнуты, в результате чего происходит нарастание тока реактора L2 по электрической цепи:

$$E1 - L2 - VT4 - VD6 - E1.$$

В тоже время, спадающий ток реактора L1 (который нарастал на предыдущем интервале времени), протекая от источника питания E1 через силовые диоды VD1 и VD6, заряжает накопительный конденсатор C1 и одновременно питает ПЗПТ.

При отрицательной полярности входного напряжения источника питания, когда силовой транзистор VT1 замкнут, а силовые транзисторы VT2 – VT4 разомкнуты, происходит нарастание тока реактора L1 по электрической цепи:

$$E1 - VD5 - VT1 - L1 - E1.$$

В это время спадающий ток реактора L2 (который нарастал в предыдущем интервале времени), протекая от источника питания E1 через силовые диоды VD5 и VD4, заряжает накопительный конденсатор C1 и одновременно питает ПЗПТ.

На следующем интервале времени замкнут силовой транзистор VT3, а силовые транзисторы VT1, VT2 и VT4 разомкнуты, в результате чего происходит нарастание тока реактора L2 по электрической цепи:

$$E1 - VD5 - VT3 - L2 - E1.$$

В это время спадающий ток реактора L1 (который нарастал на предыдущем интервале времени), протекая от источника питания E1 через силовые диоды VD2 и VD5, заряжает накопительный конденсатор C1 и одновременно питает ПЗПТ.

При этом переключая по синусоидальному закону силовые транзисторы VT1 – VT4 в соответствии с полярностью входного напряжения обеспечивается протекание синусоидального суммарного входного тока реакторов L1 и L2, совпадающего по форме и фазе с напряжением источника питания E1.

Другой разновидностью первого вида последовательных УКВТ являются устройства, в которых силовой ключ расположен в цепи постоянного тока [7, 18, 19, 21, 29]. Такие устройства условно названы последовательными УКВТ на базе реактора переменного тока с переключением на стороне постоянного тока. В качестве примера на рисунке 1.14 приведена силовая схема указанного УКВТ [36 – 38, 57], которая функционирует следующим образом.

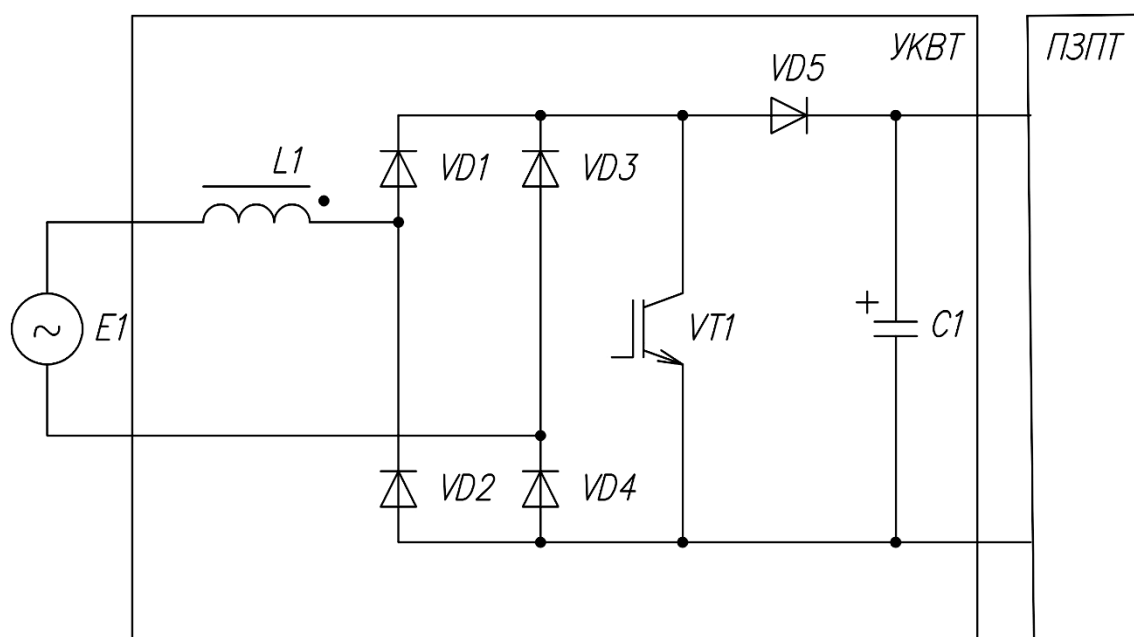


Рисунок 1.14 – Последовательный УКВТ на базе реактора переменного тока с переключением на стороне постоянного тока

При положительной полярности входного напряжения $E1$ на интервале времени, когда силовой транзистор $VT1$ замкнут, происходит нарастание тока реактора $L1$ по электрической цепи:

$$E1 - L1 - VD1 - VT1 - VD4 - E1.$$

В это время диод $VD5$ закрыт и питание ПЗПТ осуществляется от накопительного конденсатора $C1$.

На следующем интервале времени, когда силовой транзистор разомкнут, спадающий ток реактора $L1$, протекая от источника питания $E1$ через силовые диоды $VD1$, $VD5$ и $VD4$, заряжает накопительный конденсатор $C1$ и одновременно питает ПЗПТ.

При отрицательной полярности входного напряжения источника питания, когда силовой транзистор VT1 замкнут, происходит нарастание тока реактора L1 по электрической цепи:

$$E1 - VD3 - VT1 - VD2 - L1 - E1.$$

В это время диод VD5 закрыт и питание ПЗПТ осуществляется от накопительного конденсатора C1.

На следующем интервале времени, когда силовой транзистор разомкнут, спадающий ток реактора L1, протекая от источника питания E1 через силовые диоды VD3, VD5 и VD2, заряжает накопительный конденсатор C1 и одновременно питает ПЗПТ.

При этом, переключая по синусоидальному закону транзистор VT1 обеспечивается протекание синусоидального входного тока через реактор L1, совпадающего по форме и фазе с напряжением источника питания E1.

Анализ технической литературы [5, 7, 31, 32, 35-38, 41, 49, 54, 58 – 63] показывает, что последовательные УКВТ второго вида на базе реактора постоянного тока можно условно разделить на устройства:

- с прямым включением выходного диода;
- с обратным включением выходного диода.

В качестве примера на рисунке 1.15 представлена силовая схема последовательного УКВТ второго вида с прямым включением выходного диода, которая функционирует следующим образом.

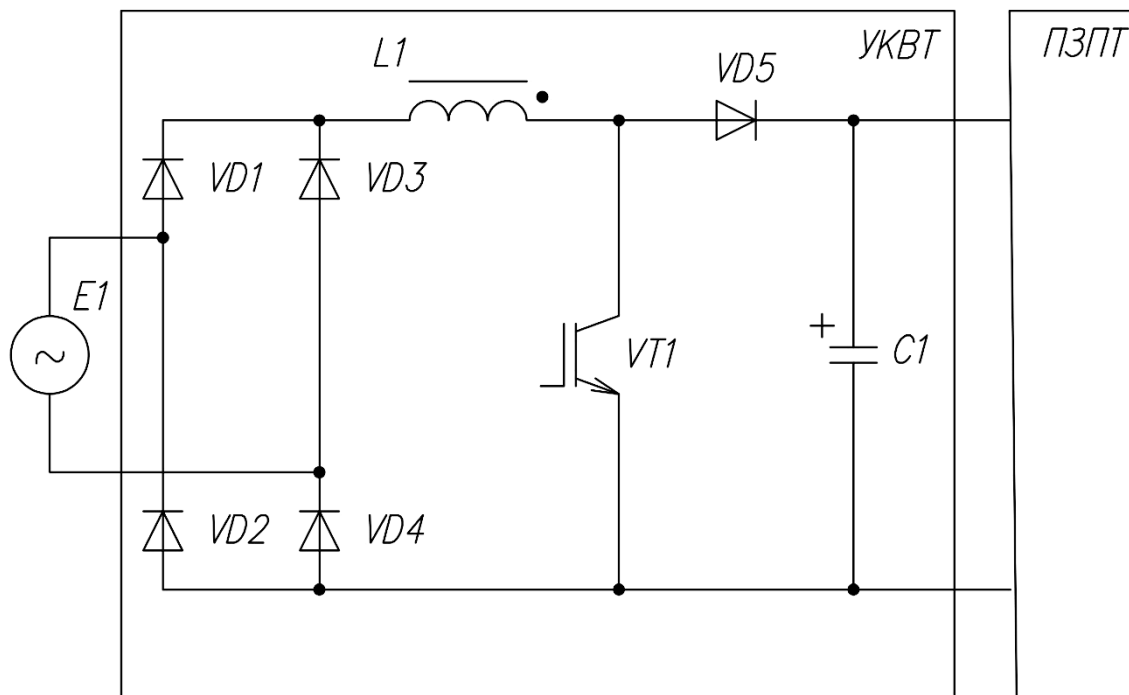


Рисунок 1.15 – Последовательный УКВТ на базе реактора постоянного тока с прямым включением выходного диода

При положительной полярности входного напряжения $E1$ на интервале времени, когда силовой транзистор $VT1$ замкнут, происходит нарастание тока реактора $L1$ по электрической цепи:

$$E1 - VD1 - L1 - VT1 - VD4 - E1.$$

В это время диод $VD5$ закрыт и питание ПЗПТ осуществляется от накопительного конденсатора $C1$.

На следующем интервале времени, когда силовой транзистор разомкнут, спадающий ток реактора $L1$, протекая от источника питания $E1$ через силовые диоды $VD1$, $VD5$ и $VD4$, заряжает накопительный конденсатор $C1$ и одновременно питает ПЗПТ.

При отрицательной полярности входного напряжения источника питания, когда силовой транзистор $VT1$ замкнут, происходит нарастание тока реактора $L1$ по электрической цепи:

$$E1 - VD3 - L1 - VT1 - VD2 - E1.$$

В это время диод $VD5$ закрыт и питание ПЗПТ осуществляется от накопительного конденсатора $C1$.

На следующем интервале времени, когда силовой транзистор разомкнут, спадающий ток реактора $L1$, протекая от источника питания $E1$ через силовые диоды $VD3$, $VD5$ и $VD2$, заряжает накопительный конденсатор $C1$ и одновременно питает ПЗПТ.

В качестве другого примера на рисунке 1.16 представлена силовая схема последовательного УКВТ второго вида с обратным включением выходного диода, которая функционирует по следующему алгоритму.

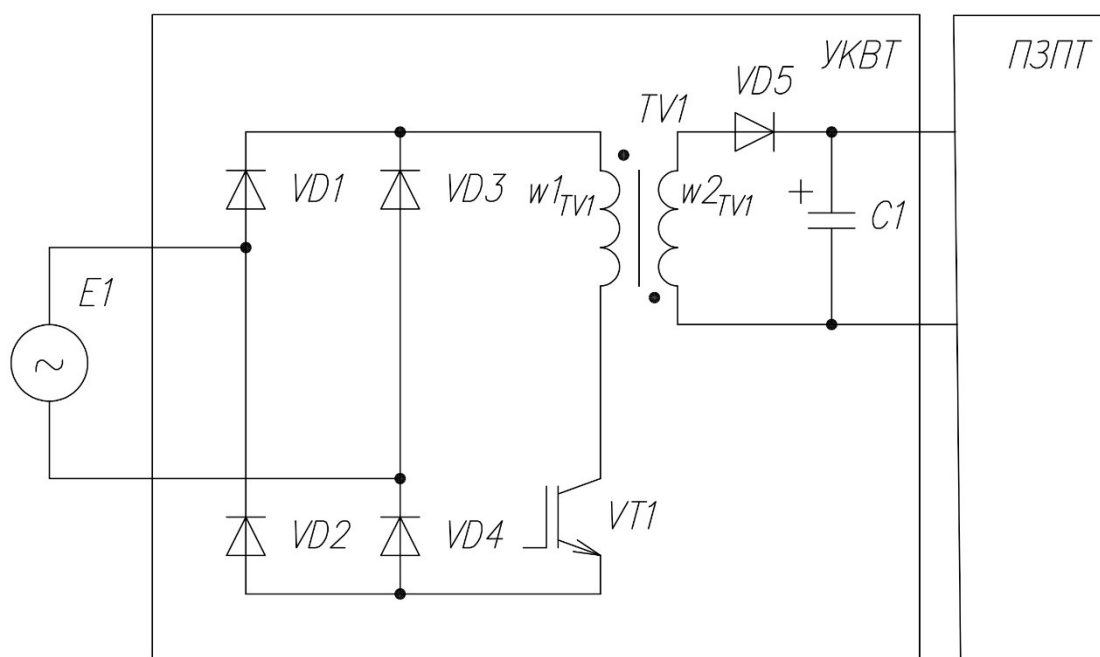


Рисунок 1.16 – Последовательный УКВТ на базе реактора постоянного тока с обратным включением выходного диода

При положительной полярности входного напряжения $E1$ на интервале времени, когда силовой транзистор $VT1$ замкнут, происходит нарастание тока первичной обмотки $w1_{TV1}$ трансреактора $TV1$ по электрической цепи:

$$E1 - VD1 - w1_{TV1} - VT1 - VD4 - E1.$$

В это время диод $VD5$ закрыт и питание ПЗПТ осуществляется от накопительного конденсатора $C1$.

На следующем интервале времени, когда транзистор разомкнут, спадающий ток вторичной обмотки $w2_{TV1}$ трансреактора $TV1$ через диод $VD5$, заряжает накопительный конденсатор $C1$ и одновременно питает ПЗПТ.

При отрицательной полярности входного напряжения источника питания, когда силовой транзистор VT1 замкнут, происходит нарастание тока первичной обмотки w_{1TV1} трансреактора TV1 по электрической цепи:

$$E1 - VD3 - w_{1TV1} - VT1 - VD2 - E1.$$

В это время диод VD5 закрыт и питание ПЗПТ осуществляется от накопительного конденсатора C1.

На следующем интервале времени, когда силовой транзистор разомкнут, спадающий ток вторичной обмотки w_{2TV1} трансреактора TV1, протекая через диод VD5, заряжает конденсатор C1 и одновременно питает ПЗПТ.

Как видно из принципа действия рассматриваемой силовой схемы передача электрической энергии от источника E1 к преобразователю производится только за счет накопленной электромагнитной энергии в трансреакторе TV1 при разомкнутом транзисторе VT1. Это обстоятельство по сравнению с другими последовательными УКВТ определяет сравнительно большую массу и габариты применяемого трансреактора TV1.

В обоих примерах (рисунки 1.15 и 1.16), переключая по синусоидальному закону силовой транзистор VT1 обеспечивается протекание синусоидального входного тока через реактор L1, совпадающего по форме и фазе с напряжением источника E1.

Положительными сторонами последовательных УКВТ являются:

- регулирование коэффициента мощности во всем диапазоне изменения реактивной мощности;
- преобразование электрической энергии на повышенной частоте;
- совмещенная функция выпрямления входного напряжения;
- возможность стабилизации выходного напряжения;
- высокое быстродействие.

В целом, все силовые схемы последовательных УКВТ имеют общий недостаток, обусловленный сложностью реализации алгоритма управления силовыми транзисторами. Однако с учетом тенденций современного развития микропроцессорной техники данный недостаток становится не существенным.

Следует заметить, что совмещение в одном устройстве функций коррекции входного тока, выпрямления входного напряжения и стабилизации выходного напряжения при преобразовании электрической энергии на повышенной частоте в интегральном виде определяет сравнительно малую массу и габариты последовательных УКВТ, что является существенным преимуществом данных устройств.

1.3 Классификация силовых схем и выбор силовой схемы входного блока высоковольтного преобразователя

На основе проведенного анализа технической литературы составлена классификация УКВТ. Разделение УКВТ по типам произведено в зависимости от способа подключения силовой схемы к преобразователю. Условно выявлены три основных типа (рисунок 1.17):

- параллельные УКВТ;
- вольтодобавочные УКВТ;
- последовательные УКВТ.

Для каждого типа УКВТ выявлены свои виды и подвиды силовых схем, классификация которых раскрыта на рисунке 1.17.

Разработанная классификация позволяет с одной стороны упорядочить, а с другой стороны сократить время исследований всей совокупности существующих конкретных силовых схем за счет интегрального анализа типов, видов или подвидов УКВТ.

Анализ показывает, что применение параллельных УКВТ в бортовых высоковольтных преобразователях является весьма проблематичным. Во-первых, это связано с отсутствием избирательности параллельных УКВТ. В результате рассматриваемые устройства данного типа снижают полную реактивную мощность всей магистральной сети, т.е. всех подключенных к ней потребителей электрической энергии, включая тяговый привод.

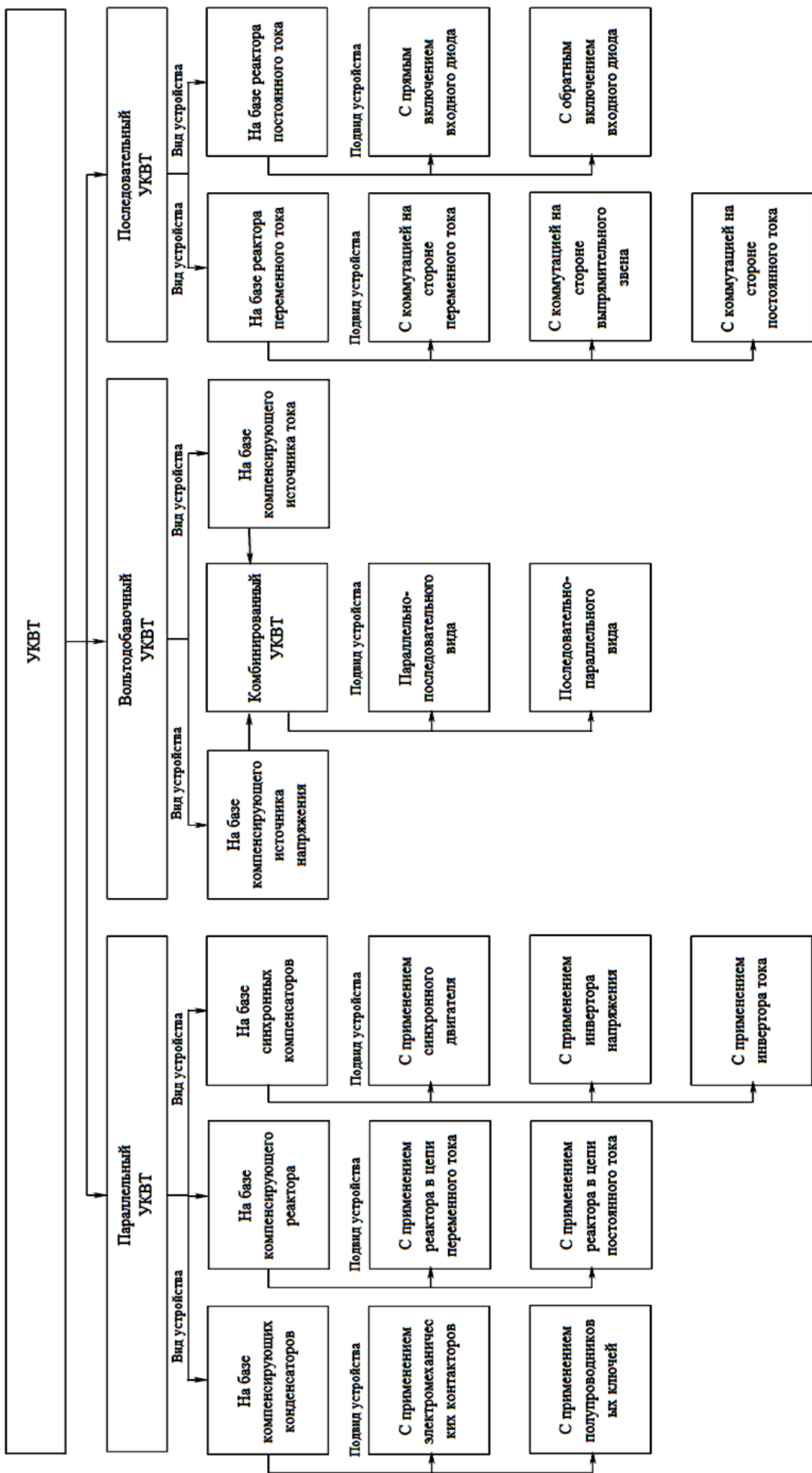


Рисунок 1.17

Во-вторых, параллельные УКВТ имеют сравнительно большие массы и габариты реактивных элементов вследствие низкочастотного преобразования электрической энергии.

Вольтодобавочных УКВТ осуществляют преобразование электрической энергии на низкой частоте, что определяет сравнительно большие массы и габариты реактивных элементов и трансформаторов. При этом вследствие отстающего характера синтезируемого воздействия вольтодобавочные УКВТ имеют сравнительно низкое быстродействие. Все вышеперечисленные обстоятельства также предопределяют проблематичность применения вольтодобавочных УКВТ в бортовых преобразователях.

Наиболее эффективным представляется применение в бортовых высоковольтных преобразователях в качестве входного блока последовательных УКВТ, которые за счет совмещения в одном устройстве функций коррекции и выпрямления входного тока, а также стабилизации выходного напряжения при преобразовании электрической энергии на повышенной частоте потенциально в интегральном виде имеют сравнительно малую массу и габариты. Последнее обстоятельство является решающим фактором при выборе типа УКВТ для бортового преобразователя.

При анализе силовых схем последовательных УКВТ использованы следующие критерии [7]:

- 1) количество силовых транзисторов;
- 2) количество силовых диодов;
- 3) количество токопроводящих полупроводниковых структур (далее именуемые п-п структуры) при нарастании и спаде тока реактора;
- 4) значение максимального напряжения, прикладываемого к закрытому силовому транзистору;
- 5) значение максимального обратного напряжения силового диода.

Первые два критерия косвенно характеризуют стоимостные показатели силовой схемы УКВТ. Чем больше количество силовых полупроводниковых приборов, тем выше стоимость проектируемого устройства.

Количество токопроводящих п-п структур при нарастании и спаде тока реактора качественно определяет потери мощности в силовых полупроводниковых приборах рассматриваемой силовой схемы. С ростом количества п-п структур, по которым одновременно протекает силовой ток, повышаются потери мощности в силовых полупроводниковых приборах.

Четвертый и пятый критерии качественно характеризуют, как стоимостные показатели силовой схемы УКВТ, так и потери мощности при коммутации силовых полупроводниковых приборов. Чем выше требования по рабочему максимальному напряжению на закрытом силовом транзисторе или максимальному обратному напряжению на силовом диоде, тем выше стоимость соответствующего полупроводникового прибора. При этом с ростом рабочего максимального напряжения на закрытом приборе повышаются коммутационные потери при переключении, как транзисторов, так и диодов.

В таблице 1.1 приведены результаты анализа силовых схем последовательных УКВТ в соответствии с выбранными критериями,

где U_m – максимальное значение выходного напряжения УКВТ;

U_{as} – амплитудное значение входного напряжения;

U_{VTmax} – рабочее максимальное значение напряжения, которое прикладывается к силовому транзистору в закрытом состоянии;

U_{VDmax} – максимальное значение обратного напряжения силового диода.

Следует отметить, что определение рабочего максимального напряжения на закрытых приборах произведено при допущении наличия малых (незначительных) пульсаций в токе, протекающем через силовой реактор.

Таблица 1.1 – Результаты анализа силовых схем последовательных УКВТ

Последовательный УКВТ	Кол-во силовых транзисторов	Кол-во силовых диодов	Общее кол-во приборов	Характер тока реактора	Кол-во п-п структур, одновременно проводящих ток	U_{VTmax}	U_{VDmax}
На базе реактора переменного тока с коммутацией на стороне переменного тока (рисунок 1.10)	2	6	8	нарастающий	5	U_M	U_M
				спадающий	4		
На базе реактора переменного тока с коммутацией на стороне выпрямительного звена (рисунок 1.11)	2	6	8	нарастающий	5	U_M	U_M
				спадающий	4		
На базе реактора переменного тока с коммутацией на стороне выпрямительного звена (рисунок 1.12)	2	6	8	нарастающий	5	U_M	U_M
				спадающий	4		
На базе реактора переменного тока с коммутацией в цепи выпрямительного звена (рисунок 1.13)	4	6	10	нарастающий	5	U_M	U_M
				спадающий	4		
На базе реактора переменного тока с коммутацией на стороне постоянного тока (рисунок 1.14)	1	5	6	нарастающий	7	U_M	U_M
				спадающий	6		
На базе реактора постоянного тока с прямым выходным диодом (рисунок 1.15)	1	5	6	нарастающий	7	U_M	U_M
				спадающий	6		
На базе реактора постоянного тока с обратным выходным диодом (рисунок 1.16)	1	5	6	нарастающий	7	U_M+U_{as}	U_M
				спадающий	2		

Как видно из таблицы 1.1 наименьшее количество полупроводниковых структур, по которым одновременно протекает силовой ток, имеют последовательные УКВТ на базе переменного реактора с коммутацией либо на стороне переменного тока, либо на стороне выпрямительного звена. С другой стороны, указанные схемы имеют наибольшее количество силовых полупроводниковых приборов, в том числе большее количество силовых транзисторов, что при использовании в бортовых, особенно высоковольтных преобразователях, нежелательно.

Силовые транзисторы УКВТ на базе постоянного реактора с обратным выходным диодом (рисунок 1.16) имеют повышенные максимальные значения напряжения в закрытом состоянии. При этом согласно принципу действия для данного вида силовых схем УКВТ характерен низкий КПД. Данные факторы обуславливают применение указанных силовых схем главным образом при относительно низком входном напряжении и малой выходной мощности.

Силовые схемы УКВТ на базе переменного реактора с коммутацией на стороне постоянного тока (рисунок 1.14) и на базе постоянного реактора с прямым выходным диодом (рисунок 1.15) имеют наименьшее количество силовых транзисторов, что является существенным преимуществом при использовании их в бортовых высоковольтных преобразователях. Следует отметить, что в первом случае силовой реактор в отличие от реактора УКВТ, установленного на стороне постоянного тока, обеспечивает также защиту силовых диодов выпрямительного звена. Данный фактор определяет преимущества последовательного УКВТ, приведенного на рисунке 1.14.

Таким образом, применительно к высоковольтной области использования, когда требуется соединение нескольких последовательно соединенных УКВТ, наиболее предпочтительными являются силовые схемы входных блоков с использованием последовательного УКВТ на базе переменного реактора с коммутацией на стороне постоянного тока.

Как ранее отмечалось, к ВП с входным постоянным током, которые используются на железнодорожном подвижном составе, также предъявляются повышенные требования по содержанию и величине высших гармонических составляющих к входному потребляемому току [67 – 70]. Не выполнение этих требований может привести к несанкционированному срабатыванию стрелочных переводов и семафоров на железнодорожных путях и соответственно иметь непоправимые последствия.

В связи с этим в качестве входных блоков ВП с входным постоянным током также целесообразно применять выбранный тип УКВТ. При этом из-за отсутствия необходимости выпрямления входного тока в ВП с входным постоянным током не используют в УКВТ встроенные выпрямители.

Выводы:

1 Разработанная на базе проведенного анализа технической литературы классификация позволяет упорядочить и сократить время исследований всей совокупности существующих силовых схем УКВТ за счет интегрального анализа типов, видов и подвидов рассматриваемых устройств.

2 Предложенные в первой главе критерии сравнения обеспечивают выявление предпочтительного типа силовой схемы УКВТ при заданных требованиях по применению.

3 Во входных блоках ВП с входным переменным током целесообразно применять силовые схемы последовательных УКВТ, которые за счет совмещения в одном устройстве функции повышения качества и выпрямления входного тока, а также стабилизации выходного напряжения при преобразовании электрической энергии на повышенной частоте переключений силовых ключей потенциально имеют сравнительно малые массу и габариты.

4 Проведенный сравнительный анализ показал, что во входных блоках ВП с переменным током предпочтительнее использовать силовые схемы последовательных УКВТ на базе переменного реактора с коммутацией на стороне постоянного тока.

5 Во входных блоках ВП с входным постоянным током также целесообразно применять выбранные силовые схемы УКВТ за счет совмещения функции повышения качества входного потребляемого тока и стабилизации выходного напряжения в промежуточном звене постоянного тока. В таком случае встроенные выпрямители не применяют.

2 Рабочие процессы высоковольтного преобразователя в режиме повышения качества входного постоянного тока

2.1 Выбор базисной силовой схемы входных блоков рассматриваемых высоковольтных преобразователей

Современные силовые полупроводниковые приборы, с одной стороны, имеют различные граничные параметры по максимально допустимым значениям напряжения в разомкнутом состоянии и протекающему току в замкнутом состоянии. С другой стороны, они обладают различными эксплуатационными характеристиками, которые в конечном итоге определяют уровень статических и динамических потерь мощности. При этом с каждым годом выпускаются все новые и новые силовые полупроводниковые приборы, имеющие различные сочетания граничных параметров и эксплуатационных характеристик.

Таким образом, разнообразие спектра существующих и перспективных полупроводниковых приборов с учетом разнообразия силовых схем и алгоритмов управления рассматриваемых ВП определяет актуальность разработки алгоритма совместного выбора силовой схемы и полупроводниковых приборов.

Анализ технической литературы [1, 5, 31, 34, 72 – 75] показывает, что конечным аргументом правильности выбора является тепловой расчет проектируемого преобразователя, который в значительной мере связан с потерями мощности в применяемых силовых полупроводниковых приборах. В свою очередь сравнительный анализ потерь мощности в преобразователе при наличии ряда силовых схем, нескольких алгоритмов управления и обширной базы силовых полупроводниковых приборов представляет собой трудоемкую многопараметрическую задачу. Объем обрабатываемой информации, который присущ особенно ВП, сильно затрудняет получения рационального варианта.

В связи с этим с целью наглядности представления результатов и упрощения проведения сравнительного анализа целесообразно привести параметры силовых схем входных блоков рассматриваемых ВП к базисной силовой схеме.

В основу базисного приведения положены следующие факторы:

- 1 Базисная силовая схема;
- 2 Базисное значение допустимого напряжения на закрытых полупроводниковых приборах базисной силовой схемы;
- 3 Базисная величина максимальной амплитуды пульсаций входного тока базисной силовой схемы;
- 4 Базисный параметр частоты коммутаций силовых полупроводниковых приборов базисной силовой схемы;
- 5 Базисные значения потери мощности в полупроводниковых приборах базисной силовой схемы.

С целью повышения наглядности полученных результатов исследованы силовые схемы входных блоков ВП постоянного тока [1, 5, 31, 71 – 73], которые аналогичны для рассматриваемых преобразователей переменного тока. Это позволяет при анализе перейти от мгновенно изменяющихся величин к постоянным, сохраняя достоверность выводов для ВП переменного тока.

С учетом выбранного в первой главе схемотехнического решения в качестве базисной силовой схемы входного блока принята схема, приведенная на рисунке 2.1,

где Z_1 – эквивалентное сопротивление следующих силовых звеньев исследуемых ВП в соответствии с обобщенной структурной схемой, представленной на рисунке 1.1;

U_{outs} – суммарное напряжение на нагрузках силовых схем. Для базисной силовой схемы U_{outs} равно напряжению на нагрузке Z_1 .

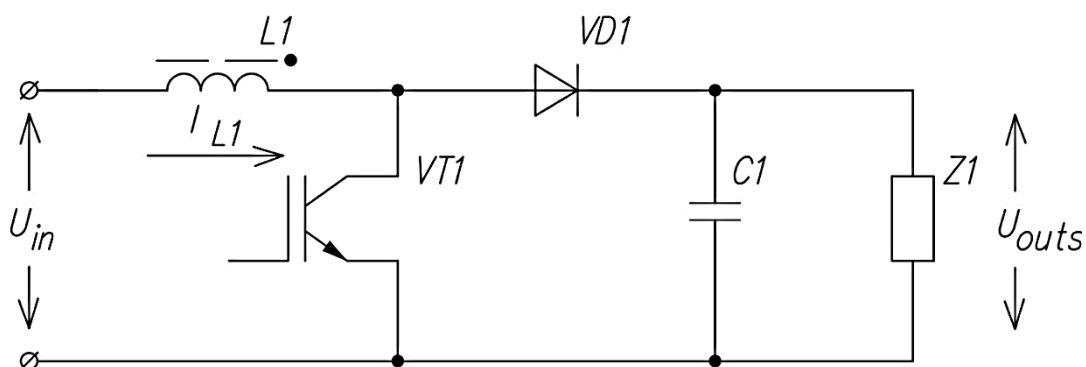


Рисунок 2.1 – Базисная силовая схема

При выборе базисного значения допустимого напряжения на разомкнутых полупроводниковых приборах учтено, что в настоящее время высоковольтные силовые транзисторы серийно выпускаются с напряжениями: 600, 1200, 1700, 3300 и 6500 В. При этом они имеют различные эксплуатационные характеристики и как при разных классах по напряжению, так и у каждого производителя. Как правило, с повышением класса напряжения полупроводникового прибора увеличивается значение падения напряжения в замкнутом состоянии и энергия потерь при коммутации. Однако это происходит не всегда пропорционально классу прибора по напряжению.

Для базисной силовой схемы входного блока в качестве базисного значения допустимого напряжения (U_6) на разомкнутых приборах принято 6500 В, что позволяет исключить из рассмотрения применение ненадежного последовательного соединения транзисторов низких классов по напряжению. При этом выбор класса силового прибора по напряжению для других силовых схем входных блоков будет осуществляться с учетом максимального значения входного напряжения, количества входных блоков и общепринятого коэффициента запаса по надежности полупроводниковых приборов, равного $1/e$.

Остальные базисные параметры определяются из функционирования выбранной базисной силовой схемы.

Следует отметить, что при анализе силовых схем входных блоков ВП приняты следующие допущения:

- нагрузка силовой схемы имеет активный характер благодаря последующему выпрямлению высокочастотного тока;
- входной ток имеет непрерывный характер;
- при расчете потерь мощности в силовых полупроводниковых приборах амплитуда пульсаций входного тока равна нулю вследствие незначительной величины согласно требованиям норм безопасности [67, 68, 70];
- динамические потери мощности в современных диодах равны нулю благодаря своим малым значениям;
- отсутствует насыщение в магнитной системе входного реактора L1;
- отсутствуют потери мощности в обмотке и в магнитной системе входного реактора L1;
- отсутствуют потери мощности в выходном конденсаторе C1.

2.2 Базисная силовая схема

Выбранная базисная силовая схема, представленная на рисунке 2.1, функционирует следующим образом.

На интервале времени t_{R1} замкнутый транзистор VT1 подключает входное напряжение U_{in} к входному реактору L1 (рисунок 2.2),

где U_{GEVT1} – напряжение управления, поступающего на транзистор VT1;

U_{CEVT1} – напряжение перехода коллектор-эмиттер транзистора VT1;

I_{VT1} и I_{VD1} – ток, протекающий через переход коллектор-эмиттер транзистора VT1 и диод VD1 соответственно;

I_{L1} – ток, протекающий через входной реактор L1;

$T_{cS(n=1)}$ – период коммутации транзистора VT1;

n – количество входных блоков.

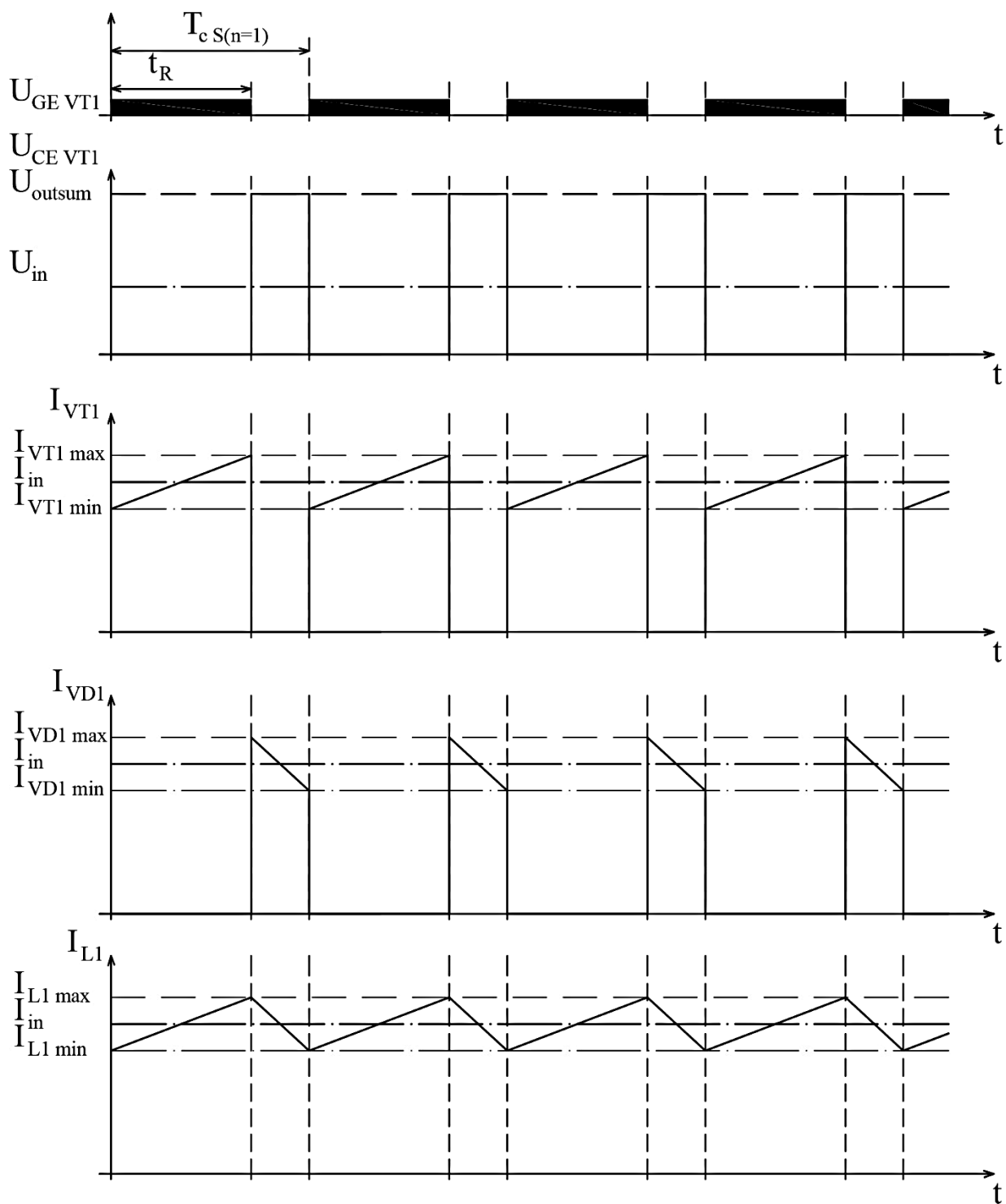


Рисунок 2.2 – Напряжения и токи в базисной силовой схеме

В результате начинает нарастать ток I_{L1} , протекающий через входной реактор $L1$. При этом диод $VD1$ находится в разомкнутом состоянии, а питание нагрузки $Z1$ осуществляется за счет электростатической энергии, накопленной в выходного конденсаторе $C1$.

На следующем интервале времени транзистор $VT1$ разомкнут, а диод $VD1$ переходит в замкнутое состояние. При этом спадающий ток I_{L1} за счет накопленной электромагнитной энергии входного реактора поддерживает диод $VD1$ в открытом состоянии, обеспечивая заряд выходного конденсатора $C1$ и питание нагрузки $Z1$.

При нарастании размах пульсаций тока входного реактора $L1$ за длительность замкнутого состояния транзистора $VT1$, равной t_{R1} , можно вычислить из выражения:

$$\Delta I_{m L1 H(n=1)}(t) = \frac{U_{in}}{L1} t_{R1}, \quad (2.1)$$

При спаде размах пульсаций тока входного реактора $L1$ в течение времени разомкнутого состояния транзистора $VT1$ можно определить, как:

$$\Delta I_{m L1 C(n=1)}(t) = \frac{(U_{outs} - U_{in})}{L1} \cdot t_{F1}, \quad (2.2)$$

где $t_{F1} = (T_{cS(n=1)} - t_{R1})$ – длительность разомкнутого состояния транзистора $VT1$.

С учетом того, что при установившемся режиме работы силовой схемы размахи токов входного реактора $L1$ имеют одинаковые значения за время замкнутого и разомкнутого состояний $VT1$, общее выражение для расчета коэффициента заполнения:

$$\gamma = \frac{t_{R1}}{T_{cS(n=1)}}, \quad (2.3)$$

было преобразовано к следующему виду:

$$\gamma = 1 - \frac{U_{in}}{U_{outs}}. \quad (2.4)$$

После нахождения t_{R1} и t_{F1} посредством (2.3) и постановки в (2.1) и (2.2), были получены выражения для вычисления размаха тока входного реактора L1 за время замкнутого и разомкнутого состояния транзистора VT1:

$$\Delta I_{m L1 S_H(n=1)} = U_{in} \frac{\gamma}{f_c S(n=1) L1}; \quad (2.5)$$

$$\Delta I_{m L1 S_C(n=1)} = (U_{outs} - U_{in}) \frac{1 - \gamma}{f_c S(n=1) L1}, \quad (2.6)$$

где $f_c S(n=1)$ – частота коммутации транзистора VT1.

С учетом того, что размахи токов входного реактора L1 имеют одинаковые значения за время замкнутого и разомкнутого состояний транзистора VT1 с помощью (2.5) и (2.6) была определена амплитуда пульсаций тока входного реактора L1 как:

$$I_{m L1 S(n=1)} = U_{in} \frac{\gamma}{f_c S(n=1) L1} = (U_{outs} - U_{in}) \frac{1 - \gamma}{f_c S(n=1) L1}. \quad (2.7)$$

Затем подставив выражение (2.4) в (2.7), была выведена зависимость амплитуды пульсаций тока входного реактора L1 от значения входного напряжения силовой схемы:

$$\begin{aligned} I_{m L1 S(n=1)}(U_{in}) &= U_{in} \frac{U_{in} U_{outs} - U_{in}^2}{2 f_c S(n=1) L1 U_{outs}} = \\ &= \frac{1}{2 f_c S(n=1) L1} \left(U_{in} - \frac{U_{in}^2}{U_{outs}} \right). \end{aligned} \quad (2.8)$$

После определения критических точек в (2.8), было найдено:

$$U_{in}(I_{m(max) L1 S(n=1)}) = \frac{U_{outs}}{2}, \quad (2.9)$$

при котором амплитуда пульсаций входного тока имеет максимальное значение:

$$I_{m(max) L1 S(n=1)}(U_{in}) = \frac{1}{8} \frac{U_{outs}}{f_c S(n=1) \cdot L1}. \quad (2.10)$$

В свою очередь из (2.10) выведено выражение для определения частоты коммутации транзистора VT1 в зависимости от заданной максимальной амплитуды пульсаций тока входного реактора L1:

$$f_{c\ S(n=1)}(I_{m(max)\ L1\ S(n=1)}) = \frac{U_{outs}}{8L1 \cdot I_{m(max)\ L1\ S(n=1)}}. \quad (2.11)$$

Известно, что в разомкнутом состоянии современные IGBT-транзисторы и диоды имеют малые потери мощности сравнительно с замкнутым состоянием приборов. С учетом данного фактора в обобщенном виде для расчета мощности статических потерь в транзисторе и диоде использованы выражения:

$$S_{VT} = f_{c\ VT} \int_0^{t_{on\ VT}} i_{VT} V_{CE(sat)VT}(i_{VT}) dt; \quad (2.12)$$

$$S_{VD} = f_{c\ VT} \int_{t_{on\ VT}}^{t_{off\ VT}} i_{VD} V_{FVD}(i_{VD}) dt, \quad (2.13)$$

где i_{VT} и i_{VD} – ток, протекающий через транзистор и диод;

$t_{on\ VT}$ – момент времени, когда транзистор переходит из замкнутого в разомкнутое состояние;

$t_{off\ VT}$ – момент времени, когда транзистор переходит из разомкнутого в замкнутое состояние;

$V_{CE(sat)VT}(i_{VT})$ – напряжение на замкнутом переходе коллектор-эмиттер транзистора при протекании тока i_{VT} ;

$V_{FVD}(i_{VD})$ – напряжение на замкнутом диоде при протекании тока i_{VD} .

При расчете мощности динамических потерь в транзисторе VT1 и диоде VD1 с учетом [71, 73, 76 – 83] применено следующее выражение:

$$P_{VT} = \left(\frac{E_{onVT} I_{onVT} U_{onVT}}{I_{C\ VT_n} V_{CC\ VT_n}} + \frac{E_{offVT} I_{offVT} U_{onVT}}{I_{C\ VT_n} V_{CC\ VT_n}} + \frac{E_{offVD} I_{onVT} U_{onVT}}{I_{C\ VD_n} V_{CC\ VD_n}} \right) f_c, \quad (2.14)$$

где E_{onVT} и E_{offVT} – справочные величины энергии потерь, которые выделяются при переключениях в замкнутое и разомкнутое состояние транзистора при справочных значениях тока $I_{C\ VT_n}$ и напряжения $V_{CC\ VT_n}$;

n – индекс класса прибора по напряжению;

I_{onVT} и I_{offVT} – значение тока, протекающего через транзистор во время переключений в замкнутое и разомкнутое состояние соответственно;

U_{onVT} и U_{offVT} – значение напряжения, которое прикладывается к переходу коллектор-эмиттер транзистора во время переключений в замкнутое и разомкнутое состояние соответственно;

E_{offVD} – справочная величина энергии потерь, которая выделяется при обратном восстановлении диода при справочных значениях тока I_{CVDn} и напряжения V_{CCVDn} .

При расчете мощности статических потерь в транзисторе VT1 базисной силовой схемы было учтено, что ток, протекающий через транзистор на интервале времени t_{R1} , равен входному току силовой схемы. С учетом данного фактора при использовании (2.12) применительно к базисной силовой схеме для вычисления статических потерь мощности в транзисторе VT1 было предложено следующее выражение:

$$S_{sum VT(n=1)} = \frac{Q(U_{outs} - U_{in})V_{CE(SAT)VT_{65}}}{\eta U_{outs} U_{in}}, \quad (2.15)$$

где Q – выходная мощность нагрузки силовой схемы;

I_{in} – среднее значение входного тока силовой схемы;

η – коэффициент полезного действия силовой схемы;

$V_{CE(SAT)VT_{65}}$ – значение падения напряжения на коллектор-эмиттере транзистора 65-го класса в замкнутом состоянии при протекании I_{in} .

Суммарная мощность динамических потерь в транзисторе VT1 и диоде VD1 базисной силовой схемы с учетом выражения (2.14) определены как:

$$P_{sum VT VD S(n=1)} = \frac{f_c S(n=1) U_{outs}}{V_{CC VT_{65}}} \times \\ \times (E_{on VT_{65}}(I_{in}, V_{CC VT_{65}}) + E_{off VT_{65}}(I_{in}, V_{CC VT_{65}}) + E_{off VD_{65}}(I_{in}, V_{CC VD_{65}})), \quad (2.16)$$

где $E_{on VT_{65}}(I_{in}, V_{cc VT_{65}})$ и $E_{off VT_{65}}(I_{in}, V_{cc VT_{65}})$ – справочные величины энергии потерь, которые выделяются при переключениях в замкнутое и разомкнутое состояние транзистора 65 класса при справочных значениях тока I_{in} и напряжения $V_{cc VT_{65}}$;

$E_{off VD_{65}}(I_{in}, V_{cc VD_{65}})$ – справочная величина энергии потерь, которая выделяется при обратном восстановлении диода 65 класса при справочных значениях тока I_{in} и напряжения $V_{cc VD_{65}}$.

При расчете мощности статических потерь в диоде VD1 базисной силовой схемы было принято во внимание, что ток, протекающий через диод во время разомкнутого состояния транзистора VT1 также, равен входному току базисной силовой схемы.

С учетом данного фактора при использовании (2.13) применительно к базисной силовой схеме было предложено для вычисления мощности статических потерь в диоде VD1 следующее выражение:

$$S_{sum VD(n=1)} = \frac{Q V_{FVD_{65}}(I_{in})}{\eta U_{outs}}, \quad (2.17)$$

где $V_{FVD_{65}}(I_{in})$ - значение падения напряжения на диоде 65-го класса при протекании тока I_{in} .

В результате посредством использования (2.15) – (2.17) выведено выражение для расчета суммарных потерь мощности в полупроводниковых приборах базисной силовой схемы:

$$W_{SUM S(n=1)} = \frac{Q}{U_{in} \eta} [V_{CE(SAT)VT_{65}}(I_{in}) \gamma + V_{FVD_{65}}(I_{in})(1 - \gamma)] + \quad (2.18)$$

$$+ \frac{f_c S(n=1) U_{outs}}{V_{cc VT_{65}}} (E_{on VT_{65}}(I_{in}, V_{cc VT_{65}}) + E_{off VT_{65}}(I_{in}, V_{cc VT_{65}}) + E_{off VD_{65}}(I_{in}, V_{cc VD_{65}})).$$

2.3 Силовая схема с двумя входными блоками и синхронным алгоритмом управления

Силовая схема двух последовательно соединенных входных блоков и синхронным алгоритмом управления приведена на рисунке 2.3.

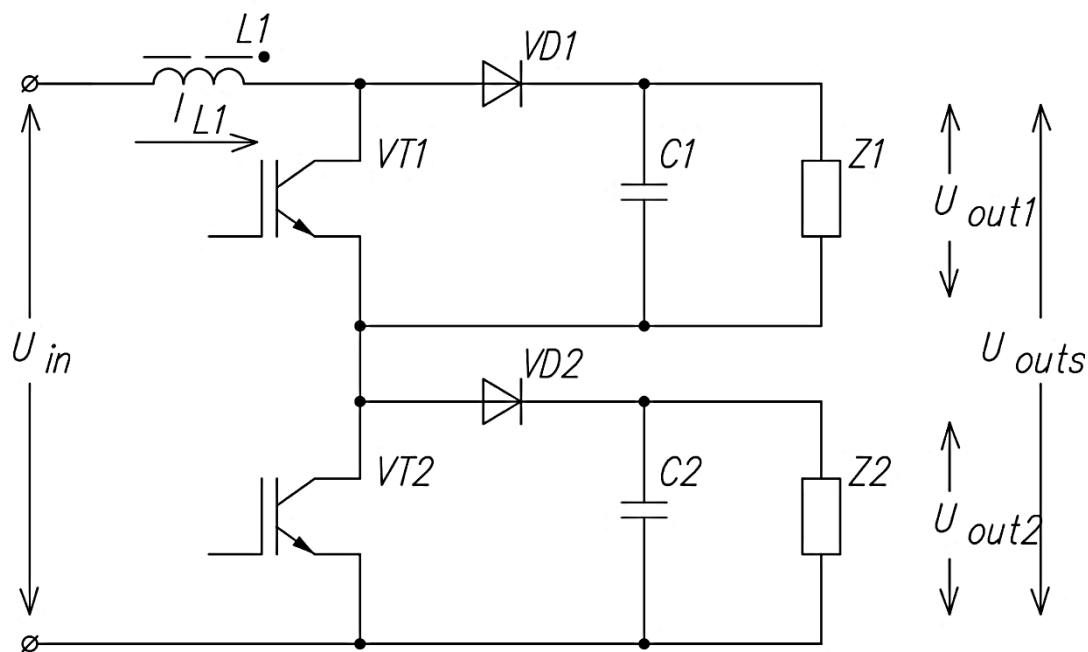


Рисунок 2.3 – Силовая схема с двумя последовательно соединенными входными блоками

Особенность синхронного алгоритма управления заключается в том, что сигналы управления на транзисторы $VT1$ и $VT2$ поступают одновременно, как показано на рисунке 2.4.

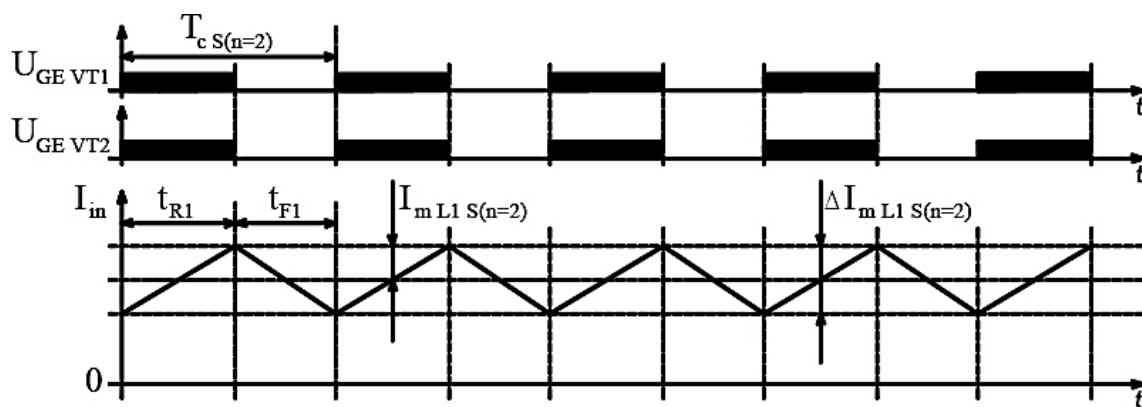


Рисунок 2.4 – Синхронный алгоритм управления

Рассматриваемая силовая схема функционирует следующим образом.

На интервале времени t_{R1} транзисторы VT1 и VT2 подключают входное напряжение U_{in} к входному реактору L1, благодаря чему ток I_{L1} в цепи начинает нарастать. При этом диоды VD1 и VD2 находятся в разомкнутом состоянии, а питание нагрузок Z1 и Z2 осуществляется за счет электростатической энергии, накопленной в выходных конденсаторах C1 и C2.

На следующем интервале времени транзисторы VT1 и VT2 размыкают указанные цепи и диоды VD1 и VD2 переходят в замкнутое состояние. При этом спадающий ток I_{L1} входного реактора L1 за счет накопленной электромагнитной энергии поддерживает диоды VD1 и VD2 в замкнутом состоянии, обеспечивая заряд выходных конденсаторов C1, C2 и питание нагрузок Z1, Z2.

Анализ силовой схемы показал, что размах пульсаций тока входного реактора L1 на интервалах времени замкнутого и разомкнутого состояний транзисторов VT1 и VT2 и соответственно коэффициент заполнения γ вычисляются как в базисной силовой схеме посредством (2.1), (2.2) и (2.4). При этом U_{outs} равен сумме напряжений на нагрузках Z1 и Z2.

Аналогичный вид, как в базисной силовой схеме, имеют также выражения для расчета амплитуды пульсаций входного тока:

$$\begin{aligned} I_{m L1 S(n=2)}(U_{in}) &= U_{in} \frac{U_{in} U_{outs} - U_{in}^2}{2 f_c S(n=2) L1 U_{outs}} = \\ &= \frac{1}{2 \cdot f_c S(n=2) L1} \left(U_{in} - \frac{U_{in}^2}{U_{outs}} \right), \end{aligned} \quad (2.19)$$

и максимального значения амплитуды пульсаций входного тока:

$$I_{m(max) L1 S(n=2)}(U_{in}) = \frac{1}{8} \frac{U_{outs}}{f_c S(n=2) L1}, \quad (2.20)$$

а также зависимость частоты коммутации транзисторов от заданной максимальной амплитуды пульсаций тока входного реактора L1:

$$f_c S(n=2) (I_{m(max) L1 S(n=2)}) = \frac{U_{outs}}{8 L1 I_{m(max) L1 S(n=2)}}. \quad (2.21)$$

Для силовой схемы с двумя входными блоками был принят класс по напряжению транзисторов, равным 33. Следует заметить, что в рассматриваемой силовой схеме на интервале времени t_{R1} ток протекает последовательно через два транзистора VT1 и VT2, а на следующем интервале времени, он протекает последовательно через два диода VD1 и VD2. Принимая во внимание данные обстоятельства, получены выражения для расчета мощности статических потерь в транзисторах VT1 и VT2 рассматриваемой силовой схемы:

$$S_{\text{sum VT}(n=2)} = \frac{2Q(U_{\text{outs}} - U_{\text{in}})V_{\text{CE(SAT)VT}_{33}}(I_{\text{in}})}{\eta U_{\text{outs}} U_{\text{in}}}, \quad (2.22)$$

и в диодах VD1 и VD2:

$$S_{\text{sum VD}(n=2)} = \frac{2QV_{\text{FVD}_{33}}(I_{\text{in}})}{\eta U_{\text{outs}}}, \quad (2.23)$$

где Q – суммарная выходная мощность нагрузки;

$V_{\text{CE(SAT)VT}_{33}}$ – значение падения напряжения на переходе коллектор эмиттер IGBT-прибора 33-го класса в замкнутом состоянии при протекании тока I_{in} ;

$V_{\text{FVD}_{33}}$ – значение падения напряжения на диоде 33-го класса при протекании тока I_{in} .

При расчете мощности динамических потерь были учтены следующие обстоятельства. С одной стороны, к разомкнутым транзисторам VT1 и VT2 и диодам VD1 и VD2 прикладывается напряжения в два раза меньшее, чем выходное суммарное напряжение U_{outs} . С другой стороны, количество транзисторов и диодов по сравнению с базисной силовой схемой увеличилось в два раза. В результате суммарная мощность динамических потерь мощности в транзисторах и диодах определена как:

$$P_{\text{sum VT VD S}(n=2)} = \frac{f_c S(n=2) U_{\text{outs}}}{V_{\text{cc VT}_{33}}} \times \\ \times \left(E_{\text{on VT}_{33}}(I_{\text{in}}, V_{\text{cc VT}_{133}}) + E_{\text{off VT}_{33}}(I_{\text{in}}, V_{\text{cc VT}_{33}}) + E_{\text{off VD}_{33}}(I_{\text{in}}, V_{\text{cc VD}_{33}}) \right), \quad (2.24)$$

где $f_{c S(n=2)}$ – выбранная частота переключения транзисторов в силовой схеме с двумя входными блоками;

$E_{on VT_{33}}(I_{in}, V_{cc VT_{33}})$ и $E_{off VT_{33}}(I_{in}, V_{cc VT_{33}})$ - справочные величины энергии потерь, которые выделяются при переключениях в замкнутое и разомкнутое состояние выбранного транзистора 33 класса при справочных значениях тока I_{in} и напряжения $V_{cc VT_{33}}$;

$E_{off VD_{33}}(I_{in}, V_{cc VD_{33}})$ - справочная величина энергии потерь, которая выделяется при обратном восстановлении выбранного диода 33 класса при справочных значениях тока I_{in} и напряжения $V_{cc VD_{33}}$.

С учетом (2.22) – (2.24) получено выражение для вычисления суммарной мощности потерь в полупроводниковых приборах силовой схемы с двумя входными блоками и синхронным алгоритмом управления:

$$W_{SUM S(n=2)} = \frac{2Q}{\eta U_{outs}} \left[\frac{(U_{outs} - U_{in}) V_{CE(SAT)VT_{33}}(I_{in})}{U_{in}} + V_{FVD_{33}}(I_{in}) \right] + \frac{f_{c S(n=2)} U_{outs}}{V_{cc VT_{33}}} (E_{on VT_{33}}(I_{in}, V_{cc VT_{33}}) + E_{off VT_{33}}(I_{in}, V_{cc VT_{33}}) + E_{off VD_{33}}(I_{in}, V_{cc VD_{33}})). \quad (2.25)$$

2.4 Силовая схема с четырьмя входными блоками и синхронным алгоритмом управления

Силовая схема четырех последовательно соединенных входных блоков и синхронным алгоритмом управления представлена на рисунке 2.5. В данной силовой схеме, сигналы управления одновременно поступают на четыре транзистора VT1 – VT4.

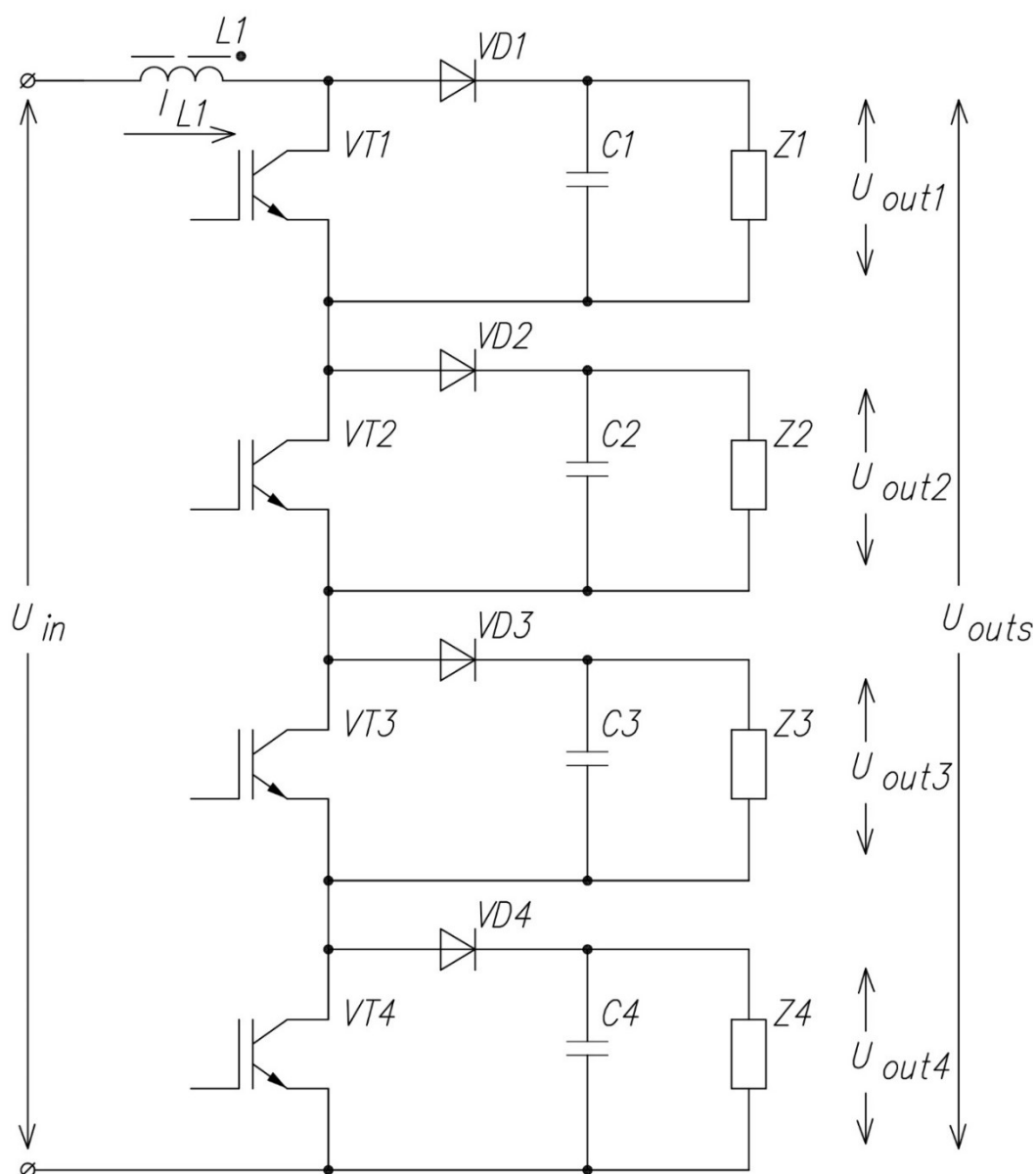


Рисунок 2.5 – Силовая схема с четырьмя последовательно соединенными входными блоками

Рассматриваемая силовая схема с синхронным алгоритмом управления функционирует следующим образом.

На интервале времени t_{R1} транзисторы $VT1 - VT4$ подключают входное напряжение U_{in} к входному реактору $L1$, благодаря чему ток I_{in} в цепи начинает нарастать. При этом диоды $VD1 - VD4$ находятся в разомкнутом состоянии, а питание нагрузок $Z1 - Z4$ осуществляется за счет электростатической энергии, накопленной в выходных конденсаторах $C1 - C4$.

На следующем интервале времени транзисторы VT1 – VT4 размыкают указанную цепь и диоды VD1 – VD4 переходят в замкнутое состояние. В это время спадающий ток входного реактора L1 за счет накопленной электромагнитной энергии поддерживает диоды VD1 – VD4 в открытом состоянии, обеспечивая заряд выходных конденсаторов C1 – C4 и питание нагрузок Z1 – Z4.

Анализ силовой схемы показал, что размах пульсаций тока входного реактора L1 на интервалах времени замкнутого и разомкнутого состояний транзисторов VT1 – VT4 и соответственно коэффициент заполнения γ вычисляются как в базисной силовой схеме посредством (2.1), (2.2) и (2.4). При этом U_{outs} равен сумме напряжений на нагрузках Z1 – Z4.

Аналогичный вид, как в базисной силовой схеме, имеют также выражения для расчета амплитуда пульсаций входного тока:

$$\begin{aligned} I_{m\ L1\ S(n=4)}(U_{in}) &= U_{in} \frac{U_{in}U_{outs} - U_{in}^2}{2f_{c\ S(n=4)}L1U_{outs}} = \\ &= \frac{1}{2f_{c\ S(n=4)}L1} \left(U_{in} - \frac{U_{in}^2}{U_{outs}} \right), \end{aligned} \quad (2.26)$$

и максимального значения амплитуды пульсаций входного тока:

$$I_{m(max)\ L1\ S(n=4)}(U_{in}) = \frac{1}{8} \frac{U_{outs}}{f_{c\ S(n=4)} \cdot L1}, \quad (2.27)$$

а также зависимости частоты коммутации транзисторов от заданной максимальной амплитуды пульсаций тока входного реактора L1:

$$f_{c\ S(n=4)}(I_{m(max)\ L1\ S(n=4)}) = \frac{U_{outs}}{8L1I_{m(max)\ L1\ S(n=4)}}. \quad (2.28)$$

Для рассматриваемой силовой схемы с четырьмя входными блоками был принят класс по напряжению транзисторов, равным 17. Следует заметить, что в данной силовой схеме на интервале времени t_{R1} ток одновременно протекает

последовательно через 4 транзистора VT1 – VT4, а на следующем интервале времени, он протекает последовательно через 4 диода VD1 – VD4.

Принимая во внимание данные обстоятельства, получены выражения для расчета мощности статических потерь мощности в транзисторах VT1 – VT4:

$$S_{\text{sum VT}(n=4)} = \frac{4Q(U_{\text{outs}} - U_{\text{in}})V_{\text{CE(SAT)VT}_{17}}(I_{\text{in}})}{\eta U_{\text{outs}} U_{\text{in}}}, \quad (2.29)$$

и в диодах VD1 – VD4:

$$S_{\text{sum VD}(n=4)} = \frac{4QV_{\text{FVD}_{17}}(I_{\text{in}})}{\eta U_{\text{outs}}}, \quad (2.30)$$

где $V_{\text{CE(SAT)VT}_{17}}$ – значение напряжения на переходе коллектор-эмиттер транзистора 17-го класса в замкнутом состоянии при протекании тока I_{in} ;

$V_{\text{FVD}_{17}}(I_{\text{in}})$ – значение падения напряжения на диоде 17-го класса при протекании тока I_{in} .

При расчете мощности динамических потерь в рассматриваемой силовой схеме было учтено следующие обстоятельства. С одной стороны, к разомкнутым транзисторам VT1 – VT4 и диодам VD1 – VD4 прикладывается напряжения в четыре раза меньшее, чем выходное суммарное напряжение U_{outs} . С другой стороны, количество транзисторов и диодов по сравнению с базисной силовой схемой увеличилось в 4 раза. В результате суммарная мощность динамических потерь мощности в транзисторах и диодах определена как:

$$P_{\text{sum VT VD S}(n=4)} = \frac{f_{\text{c S}(n=4)} U_{\text{outs}}}{V_{\text{cc VT}_{17}}} \times \\ \times \left(E_{\text{on VT}_{17}}(I_{\text{in}}, V_{\text{cc VT}_{17}}) + E_{\text{off VT}_{17}}(I_{\text{in}}, V_{\text{cc VT}_{17}}) + E_{\text{off VD}_{17}}(I_{\text{in}}, V_{\text{cc VD}_{17}}) \right), \quad (2.31)$$

где $f_{\text{c S}(n=4)}$ – выбранная частота переключения транзисторов в силовой схеме с четырьмя входными блоками;

$E_{\text{on VT}_{17}}(I_{\text{in}}, V_{\text{cc VT}_{17}})$ и $E_{\text{off VT}_{17}}(I_{\text{in}}, V_{\text{cc VT}_{17}})$ – справочные величины энергии потерь, которые выделяются при переключениях в замкнутое и

разомкнутое состояние выбранного транзистора 17 класса при справочных значениях тока I_{in} и напряжения $V_{cc VT17}$

$E_{off VD17}(I_{in}, V_{cc VD17})$ – справочная величина энергии потерь, которая выделяется при обратном восстановлении выбранного диода 17 класса при справочных значениях тока I_{in} и напряжения $V_{cc VD17}$.

С учетом (2.29) – (2.31) было получено выражение для вычисления суммарной мощности потерь в полупроводниковых приборах силовой схемы с четырьмя входными блоками и синхронным алгоритмом управления:

$$W_{SUM S(n=4)} = \frac{4Q}{\eta U_{outs}} \left[\frac{(U_{outs} - U_{in}) V_{CE(SAT)VT17}(I_{in})}{U_{in}} + V_{FVD17}(I_{in}) \right] + \frac{f_c S(n=4) U_{outs}}{V_{cc VT17}} (E_{on VT17}(I_{in}, V_{cc VT17}) + E_{off VT17}(I_{in}, V_{cc VT17}) + E_{off VD17}(I_{in}, V_{cc VD17})). \quad (2.32)$$

2.5 Силовая схема с двумя входными блоками и асинхронным алгоритмом управления

Силовые схемы с двумя последовательно соединенными входными блоками и асинхронным, как и с рассмотренным синхронным алгоритмами управления, имеют одинаковое схемотехническое решение (рисунке 2.3). Особенность асинхронного алгоритма управления заключается в том, что сигналы управления на транзисторы VT1 и VT2 поступают в противофазе по отношению друг к другу с частотой $f_{c A(n=2)}$. При этом транзисторы VT1 и VT2 имеют одинаковый период $T_{c A(n=2)}$ коммутации и коэффициент заполнения γ .

Существует два режима работы силовой схемы с двумя входными блоками и асинхронным алгоритмом управления, которые характеризуются диапазонами изменения γ от 0 до 0,5 и от 0,5 до 1.

При коэффициенте заполнения γ в диапазоне $0 \leq \gamma < 0,5$, рассматриваемая силовая схема функционирует следующим образом.

На интервале времени t_{R1} (рисунок 2.6) транзистор VT1 находится в замкнутом состоянии, а транзистор VT2 – в разомкнутом состоянии. В этом

случае к входному реактору $L1$ приложена разность входного напряжения U_{in} и напряжения выходного конденсатора $C2$, благодаря чему входной ток I_{in} в цепи начинает нарастать. При этом диод $VD2$ находится в открытом состоянии, обеспечивая заряд выходного конденсатора $C2$ и питание нагрузки $Z2$. В тоже время диод $VD1$ закрыт, а питание нагрузки $Z1$ осуществляется за счет электростатической энергии, накопленной в выходном конденсаторе $C1$.

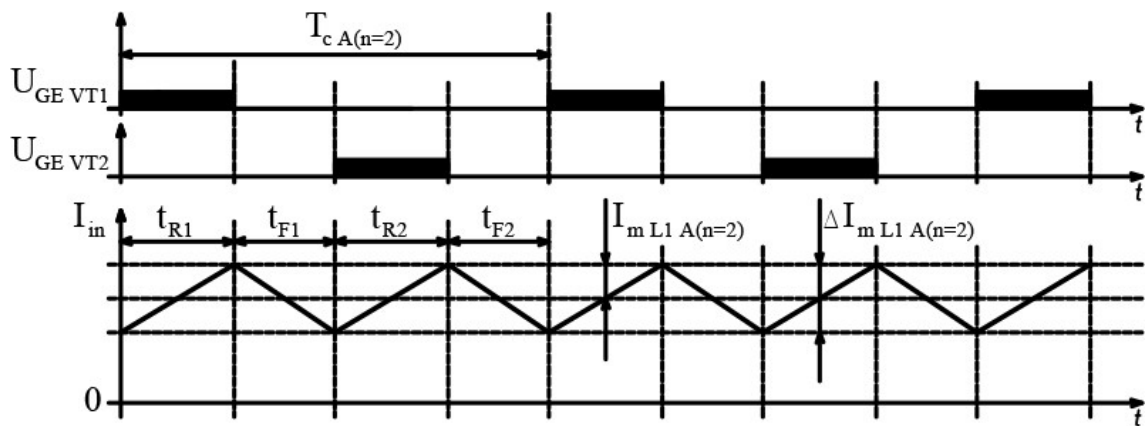


Рисунок 2.6 - Асинхронный алгоритм управления при γ от 0 до 0,5

На следующем интервале времени t_{F1} транзистор $VT1$ размыкается, а диод $VD1$ переходит в открытое состояние. При этом спадающий ток I_{in} входного реактора $L1$ за счет накопленной электромагнитной энергии поддерживает диоды $VD1$ и $VD2$ в открытом состоянии, обеспечивая заряд выходных конденсаторов $C1$, $C2$ и питание нагрузок $Z1$, $Z2$.

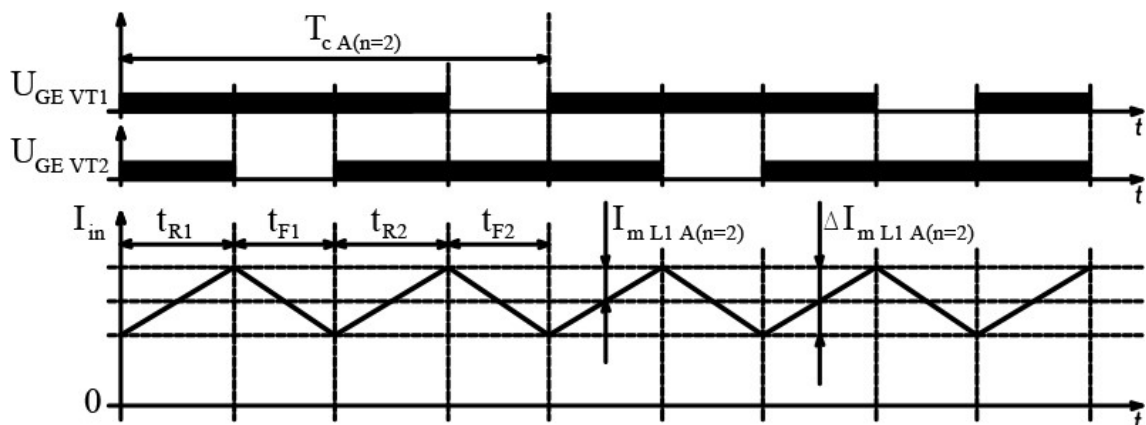


Рисунок 2.7 – Асинхронный алгоритм управления при γ от 0,5 до 1,0

На интервале времени t_{R2} транзистор VT2 находится в замкнутом состоянии, а транзистор VT2 – в разомкнутом состоянии. В этом случае к входному реактору L1 приложена разность входного напряжения U_{in} и напряжения выходного конденсатора C1 благодаря чему входной ток I_{in} в цепи начинает нарастать. При этом диод VD1 находится в открытом состоянии, обеспечивая заряд выходного конденсатора C1 и питание нагрузки Z1. В тоже время диод VD2 закрыт, а питание нагрузки Z2 осуществляется за счет электростатической энергии, накопленной в выходном конденсаторе C2.

На следующем интервале времени t_{F2} транзистор VT2 размыкается, а диод VD2 переходит в замкнутое состояние. При этом спадающий ток I_{in} входного реактора L1 за счет накопленной электромагнитной энергии поддерживает диоды VD1 и VD2 в замкнутом состоянии, обеспечивая заряд выходных конденсаторов C1, C2 и питание нагрузок Z1, Z2.

Затем электрические процессы повторяются аналогичным образом с периодом $T_{cA(n=2)}$.

При коэффициенте заполнения γ в диапазоне $0,5 \leq \gamma < 1$, рассматриваемая силовая схема функционирует следующим образом.

На интервале времени t_{R1} (рисунок 2.7) замкнутые транзисторы VT1 и VT2 подключают входное напряжение U_{in} к входному реактору L1, благодаря чему входной ток I_{in} в цепи начинает нарастать. При этом диоды VD1 и VD2 находятся в разомкнутом состоянии, а питание нагрузок Z1 и Z2 осуществляется за счет электростатической энергии, накопленной в выходных конденсаторах C1 и C2.

На следующем интервале времени t_{F1} транзистор VT2 размыкается. В этом случае вследствие того, что напряжение на выходном конденсаторе C2 превышает входное напряжение U_{in} , входной ток I_{in} в цепи начинает уменьшаться. При этом диод VD2 переходит в замкнутое состояние, обеспечивая заряд выходного конденсатора C2 и питание нагрузки Z2. В тоже время диод VD1 остается в разомкнутом состоянии, а питание нагрузки Z1 осуществляется за счет электростатической энергии, накопленной в выходном конденсаторе C1.

На интервале времени t_{R2} сигнал управления поступает на транзистор VT2. Через замкнутые транзисторы VT1 и VT2 входное напряжение U_{in} прикладывается к входному реактору L1, благодаря чему входной ток I_{in} в цепи начинает нарастать. При этом диоды VD1 и VD2 находятся в разомкнутом состоянии, а питание нагрузок Z1 и Z2 осуществляется за счет электростатической энергии, накопленной в выходных конденсаторах C1 и C2.

На следующем интервале времени t_{F2} транзистор VT1 размыкается. В этом случае вследствие того, что напряжение на выходном конденсаторе C1 превышает входное напряжение U_{in} , входной ток в цепи начинает уменьшаться. При этом диод VD1 переходит в замкнутое состояние, обеспечивая заряд выходного конденсатора C1 и питание нагрузки Z1. В тоже время диод VD2 остается в разомкнутом состоянии, а питание нагрузки Z2 осуществляется за счет электростатической энергии, накопленной в выходном конденсаторе C2.

Затем процессы повторяются аналогичным образом с периодом $T_{cA(n=2)}$.

Рассмотрим первый режим работы силовой схемы с асинхронным алгоритмом управления, когда выполняется неравенство $0 \leq \gamma < 0,5$. В этом случае размах пульсаций тока входного реактора за время t_{R1} или t_{R2} определяет следующее выражение:

$$\Delta I_{m L1 A_H(n=2)_1}(t) = \frac{(2U_{in} - U_{outs})}{2L1} t_{R1}, \quad (2.33)$$

где $t = t_{R1} = t_{R2}$ – длительности замкнутого состояния транзисторов VT1 и VT2.

С другой стороны, размах пульсаций при спаде тока входного реактора L1 на интервале времени, когда оба транзистора VT1 и VT2 находятся в разомкнутом состоянии, вычисляется как:

$$\Delta I_{m L1 A_C(n=2)_1}(t) = \frac{(U_{outs} - U_{in})}{L1} t_{F1}, \quad (2.34)$$

где $t_{F1} = t_{F2}$ – длительности замкнутого состояния транзисторов VT1 и VT2.

Посредством преобразования выражений (2.33) и (2.34) было выведено уравнение для расчета коэффициента заполнения γ от входного напряжения:

$$\gamma = 1 - \frac{U_{in}}{U_{outs}}. \quad (2.35)$$

При этом длительности замкнутого и разомкнутого состояния транзисторов определяют из выражений:

$$t_{R1 (0 \leq \gamma \leq 0,5)} = \gamma T_{c A(n=2)}; \quad (2.36)$$

$$t_{F1 (0 \leq \gamma \leq 0,5)} = (\frac{1}{2} - \gamma) T_{c A(n=2)}. \quad (2.37)$$

Следует отметить, что γ вычисляется аналогично выражению (2.4) базисной силовой схемы. После подстановки (2.36) в (2.33) и (2.37) в (2.34) были получены выражения для вычисления размаха при нарастании и спаде тока входного реактора L1 за время указанных интервалов в следующем виде:

$$\Delta I_{m L1 A_H(n=2)_1} = (U_{in} - \frac{U_{outs}}{2}) \frac{\gamma}{2 f_{c A(n=2)} L1}; \quad (2.38)$$

$$\Delta I_{m L1 A_C(n=2)_1} = (U_{outs} - U_{in}) \frac{1 - 2\gamma}{2 f_{c A(n=2)} L1}; \quad (2.39)$$

Затем из (2.38), (2.39) выведено выражение для расчета амплитуды пульсаций входного тока:

$$\begin{aligned} I_{m L1 A(n=2)_1} &= (U_{in} - \frac{U_{outs}}{2}) \frac{8\gamma}{8 f_{c A(n=2)} L1} = \\ &= (U_{outs} - U_{in}) \frac{1 - 2\gamma}{4 f_{c A(n=2)} L1}. \end{aligned} \quad (2.40)$$

После определения критических точек в (2.40) было найдено значение входного напряжения:

$$U_{in}(I_{m(max) L1 A(n=2)})_1 = \frac{3}{4} U_{outs}, \quad (2.41)$$

при котором амплитуда пульсаций тока имеет максимальное значение:

$$I_{m(max) L1 A(n=2)_1}(U_{in}) = \frac{1}{32} \frac{U_{outs}}{f_{c A(n=2)} L1}, \quad (2.42)$$

Из (2.48) было выведено выражение для определения частоты переключения транзисторов VT1 и VT2 в зависимости от заданной максимальной амплитуды пульсаций тока входного реактора:

$$f_{c A(n=2)}(I_{m(max) L1 A(n=2)_1}) = \frac{U_{outsum}}{32L1I_{m(max) L1 A(n=2)}}. \quad (2.43)$$

Рассмотрим второй режим работы силовой схемы с асинхронным алгоритмом управления, когда выполняется неравенство $0,5 \leq \gamma < 1$. В данном случае размах пульсаций при нарастании тока входного реактора L1 за время t_{R1} или t_{R2} определен из следующего выражения:

$$\Delta I_{m L1 A_H(n=2)_2}(t) = \frac{U_{in}}{L1} t_{R1}. \quad (2.44)$$

С другой стороны, размах пульсаций при спаде тока входного реактора L1 на интервале времени t_{F1} или t_{F2} , когда в замкнутом состоянии находиться только один транзистор VT1 или VT2, был вычислен как:

$$\Delta I_{m L1 A_C(n=2)_2}(t) = \frac{(U_{outs} - 2U_{in})}{2L1} \cdot t_{F1}. \quad (2.45)$$

Посредством преобразования (2.44) и (2.45) было выведено выражение для расчета коэффициента заполнения γ от входного напряжения:

$$\gamma = 1 - \frac{U_{in}}{U_{outs}}. \quad (2.46)$$

Следует отметить, что в рассматриваемом режиме работы коэффициент заполнения γ вычисляется аналогично выражению (2.35), как при изменении от 0 до 0,5, и следовательно, аналогично выражению (2.4) базисной силовой схемы. При этом длительности замкнутого и разомкнутого состояния транзисторов определяют посредством выражений:

$$t_{R1 (0,5 \leq \gamma \leq 1)} = (\gamma - \frac{1}{2}) T_{c A(n=2)}; \quad (2.47)$$

$$t_{F1 (0,5 \leq \gamma \leq 1)} = (1 - \gamma) T_{c A(n=2)}. \quad (2.48)$$

После подстановки (2.47) в (2.44) и (2.48 в 2.45) получены выражения для вычисления размаха при нарастании и спаде тока входного реактора за время данных интервалов времени:

$$\Delta I_{m L1 A_H(n=2)_2} = U_{in} \frac{2\gamma - 1}{2f_{c A(n=2)} L1}; \quad (2.49)$$

$$\Delta I_{m L1 A_C(n=2)_2} = \left(\frac{U_{outs}}{2} - U_{in} \right) \frac{1 - \gamma}{f_{c A(n=2)} L1}; \quad (2.50)$$

Затем из (2.49) и (2.50), было выведено выражение для расчета амплитуды пульсаций тока входного реактора L1:

$$I_{m L1 A(n=2)} = U_{in} \frac{2\gamma - 1}{4f_{c A(n=2)} L1} = \left(\frac{U_{outs}}{2} - U_{in} \right) \frac{1 - \gamma}{2f_{c A(n=2)} L1}. \quad (2.51)$$

После определения критических точек в (2.51) было найдено значение входного напряжения:

$$U_{in} (I_{m(max) L1 A(n=2)})_2 = \frac{1}{4} U_{outs}, \quad (2.52)$$

при котором амплитуда пульсаций тока имеет максимальное значение:

$$I_{m(max) L1 A(n=2)_2} (U_{in}) = \frac{1}{32} \frac{U_{outs}}{f_{c A(n=2)} L1}. \quad (2.53)$$

Сравнительный анализ (2.42) и (2.53) с (2.20) показывает, что при равных исходных условиях в двухуровневой силовой схеме с асинхронным управлением максимальное значение амплитуды пульсаций в 4 раза меньше, чем в аналогичной силовой схеме с синхронным алгоритмом управления.

Из (2.53) было выведено выражение для определения частоты коммутации транзисторов VT1 и VT2 в зависимости от заданной максимальной амплитуды пульсаций тока входного реактора:

$$f_{c A(n=2)} (I_{m(max) L1 A(n=2)_1}) = \frac{U_{outs}}{32 L1 I_{m(max) L1 A(n=2)_1}}. \quad (2.54)$$

В отличие от синхронного алгоритма управления в рассматриваемой силовой схеме на интервалах времени t_{R1} , t_{R2} , t_{F1} и t_{F2} в зависимости от величины коэффициента заполнения γ ток входного реактора $L1$ протекает одновременно последовательно через разные сочетания транзисторов $VT1$, $VT2$ и диодов $VD1$, $VD2$.

С учетом анализа протекания тока входного реактора $L1$ при различных значениях коэффициента заполнения γ получены общие выражения для расчета суммарной мощности статических потерь в транзисторах $VT1$, $VT2$:

$$S_{\text{sum } VT(n=2)} = \frac{2Q(U_{\text{outs}} - U_{\text{in}})V_{\text{CE(SAT)VT33}}(I_{\text{in}})}{\eta U_{\text{outs}} U_{\text{in}}}, \quad (2.55)$$

и в диодах $VD1$, $VD2$:

$$S_{\text{sum } VD(n=2)} = \frac{2QV_{\text{FVD33}}(I_{\text{in}})}{\eta U_{\text{outs}}}. \quad (2.56)$$

Сравнительный анализ (2.55), (2.56) с (2.22), (2.23) показывает, что в силовой схеме с двумя входными блоками, независимо от вида алгоритма управления при равных исходных условиях силовые полупроводниковые приборы имеют одинаковые соответствующие суммарные мощности статических потерь.

Аналитические исследования процессов переключения полупроводниковых приборов при равных исходных условиях выявили также равенство и мощности динамических потерь в транзисторах и диодах силовой схемы с двумя входными блоками при различных режимах работы, которые вычисляются посредством выражения (2.24).

Таким образом суммарные мощности потерь в полупроводниковых приборах силовой схемы с двумя входными блоками асинхронным алгоритмом управления при любом режиме работы определяются из выражения (2.25).

2.6 Силовая схема с четырьмя входными блоками и асинхронным алгоритмом управления

Силовые схемы с четырьмя последовательно соединенными входными блоками и асинхронным, как и синхронным алгоритмами управления имеют одинаковое схемотехническое решение, приведенное на рисунке 2.5.

Особенность асинхронного алгоритма управления в данной силовой схеме заключается в том, что сигналы управления на транзисторы VT1 – VT4 поступают со сдвигом фаз 90 электрических градусов по отношению друг к другу. При этом транзисторы VT1 – VT4 имеют одинаковый период переключения $T_{cA(n=4)}$ и коэффициент заполнения γ .

Существует четыре режима работы такой силовой схемы с асинхронным алгоритмом управления, которые характеризуются диапазонами изменения γ от 0 до 0,25, от 0,25 до 0,5, от 0,5 до 0,75 и от 0,75 до 1.

Режим работы рассматриваемой схемы при коэффициенте заполнения γ в диапазоне $0 \leq \gamma < 0,25$ характеризуется наличием интервалов времени, в течение которых замкнут только один транзистор, и интервалов времени, в течение которых все транзисторы находятся в разомкнутом состоянии (рисунок 2.8).

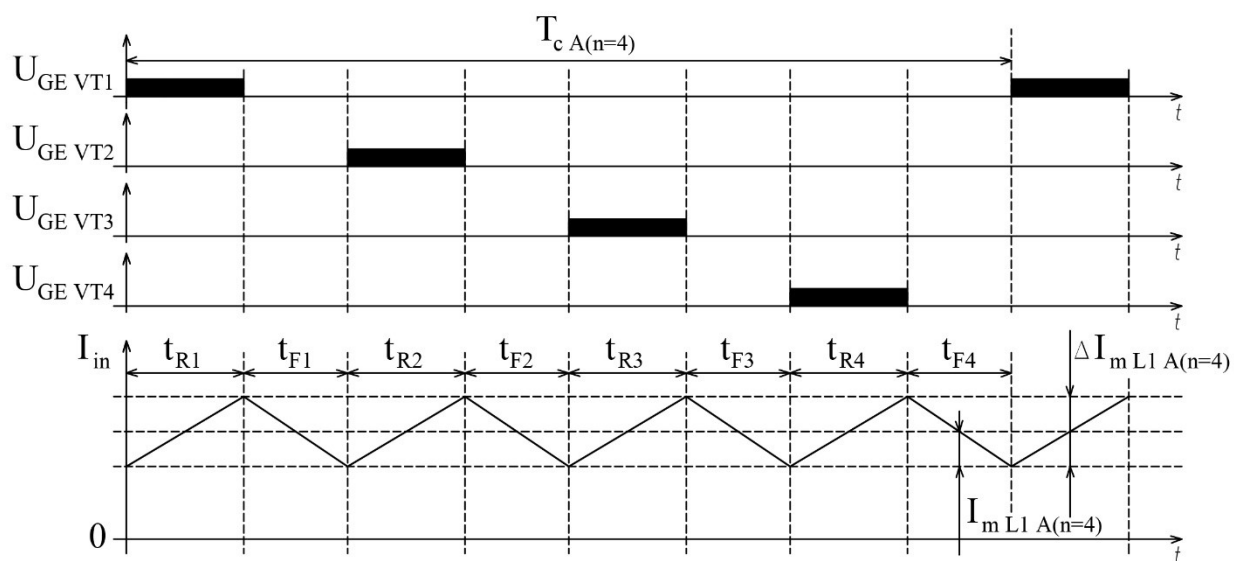


Рисунок 2.8 – Асинхронный алгоритм управления при γ от 0 до 0,25

В данном режиме работы рассматриваемая силовая схема функционирует следующим образом.

На интервале времени t_{R1} транзистор VT1 находится в замкнутом состоянии, а остальные транзисторы – в разомкнутом состоянии. В этом случае к входному реактору L1 приложена разность входного напряжения U_{in} и суммы трех напряжений выходных конденсаторов C2 – C4. В результате входной ток I_{in} в цепи начинает нарастать. При этом диоды VD2 – VD4 находятся в открытом состоянии, обеспечивая заряд выходных конденсаторов C2 – C4 и питание нагрузок Z2 – Z4. В тоже время диод VD1 разомкнут, а питание нагрузки Z1 осуществляется за счет электростатической энергии, накопленной в выходном конденсаторе C1.

На следующем интервале времени t_{F1} транзистор VT1 размыкается, а диод VD1 переходит в замкнутое состояние. При этом спадающий ток I_{in} входного реактора L1 за счет накопленной электромагнитной энергии поддерживает диоды VD1 – VD4 в замкнутом состоянии, обеспечивая заряд выходных конденсаторов C1 – C4 и питание нагрузок Z1 – Z4.

На последующих интервалах времени (t_{P2} , t_{P3} , t_{P4}) и (t_{F2} , t_{F3} , t_{F4}) процессы в силовой схеме происходят аналогичным образом с другими сочетаниями замкнутых и разомкнутых состояниях соответствующих транзисторов.

Режим работы рассматриваемой силовой схемы при коэффициенте заполнения γ в диапазоне $0,25 \leq \gamma < 0,5$ характеризуется наличием интервалов времени, в течение которых одновременно замкнуты два транзистора, и интервалов времени, в течение которых только один транзистор находится в замкнутом состоянии (рисунок 2.9).

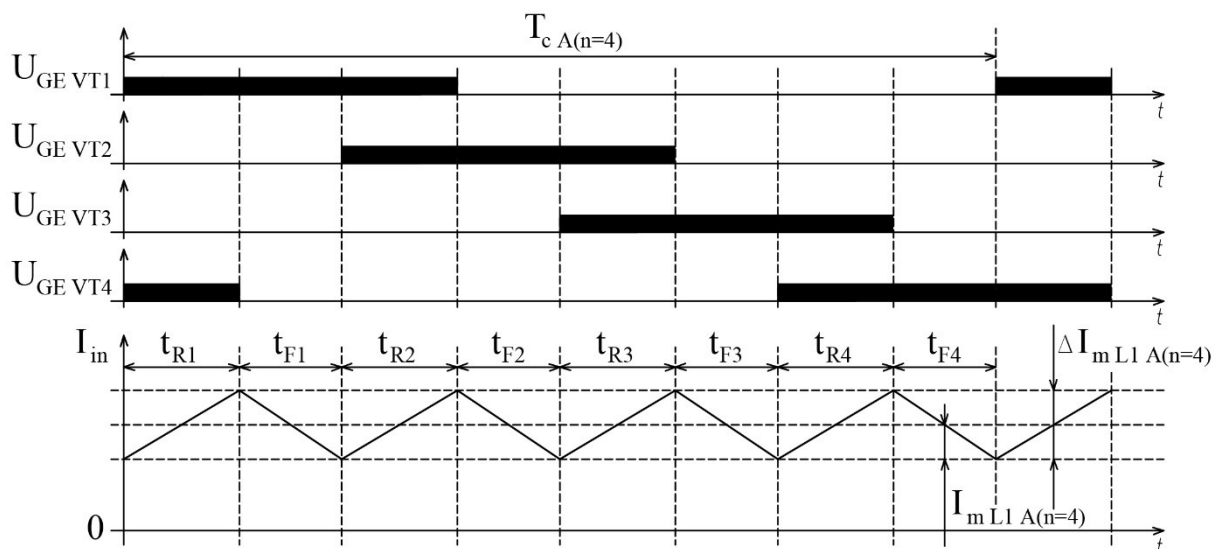


Рисунок 2.9 – Асинхронный алгоритм управления при γ от 0,25 до 0,5

В данном режиме работы схема функционирует следующим образом.

На интервале времени t_{R1} транзисторы VT1 и VT4 находятся в замкнутом состоянии, а остальные транзисторы – в разомкнутом состоянии. В этом случае к входному реактору L1 приложена разность входного напряжения U_{in} и суммы двух напряжений конденсаторов C2 и C3. В результате входной ток I_{in} в цепи начинает нарастать. При этом диоды VD2, VD3 находятся в замкнутом состоянии, обеспечивая заряд выходных конденсаторов C2, C3 и питание нагрузок Z2, Z3. В тоже время на данном интервале времени диоды VD1 и VD4 разомкнуты, а питание нагрузок Z1 и Z4 осуществляется за счет электростатической энергии, накопленной в выходных конденсаторах C1 и C4.

На следующем интервале времени t_{F1} транзистор VT4 размыкается, а диод VD4 переходит в замкнутое состояние. При этом спадающий ток I_{in} входного реактора L1 за счет накопленной электромагнитной энергии поддерживает диоды VD2 – VD4 в замкнутом состоянии, обеспечивая заряд выходных конденсаторов C2 – C4 и питание нагрузок Z2 – Z4. В тоже время диод VD1 остается в разомкнутом состоянии, а питание нагрузки Z1 осуществляется за счет электростатической энергии, накопленной в выходном конденсаторе C1.

На последующих интервалах времени (t_{P2} , t_{P3} , t_{P4}) и (t_{F2} , t_{F3} , t_{F4}) процессы в силовой схеме происходят аналогичным образом с другими сочетаниями замкнутых и разомкнутых состояний соответствующих транзисторов.

Следующий режим работы рассматриваемой силовой схемы при коэффициенте заполнения γ в диапазоне $0,5 \leq \gamma < 0,75$ характеризуется наличием интервалов времени, в течение которых одновременно замкнуты три транзистора, и интервалов времени, в течение которых только два транзистора находятся в замкнутом состоянии (рисунок 2.10).

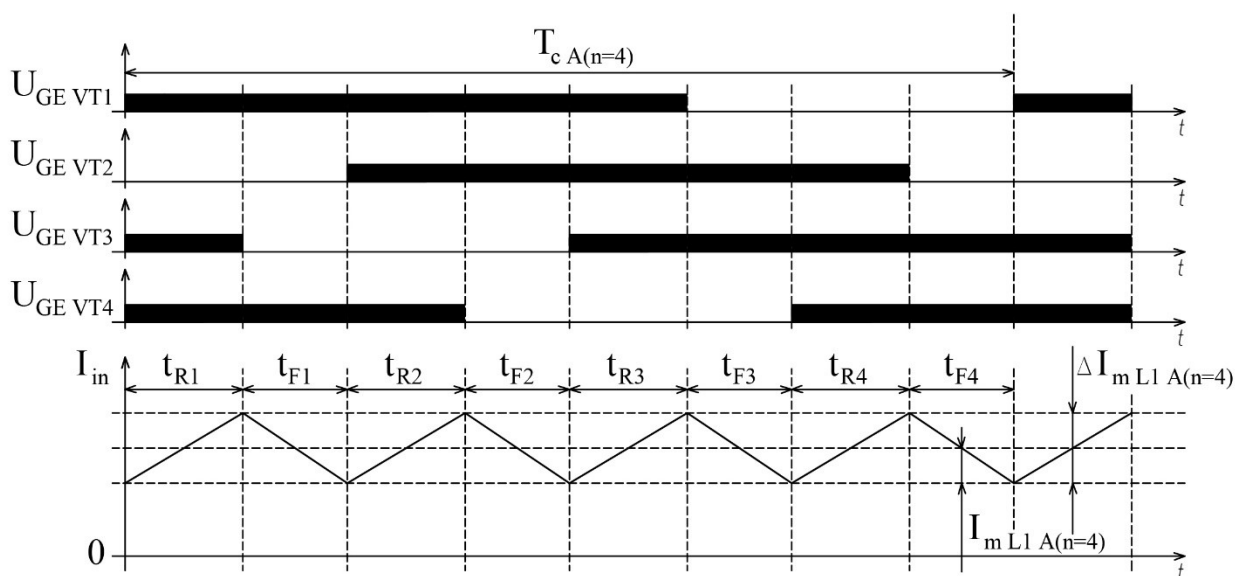


Рисунок 2.10 – Асинхронный алгоритм управления при γ от 0,5 до 0,75

В таком режиме работы силовая схема с четырьмя входными блоками функционирует следующим образом.

На интервале времени t_{R1} транзисторы VT1, VT3 и VT4 находятся в замкнутом состоянии, а транзистор VT2 – в разомкнутом состоянии. В этом случае к входному реактору L1 приложена разность входного напряжения U_{in} и напряжения выходного конденсатора C2. В результате входной ток I_{in} в цепи начинает нарастать. При этом диод VD2 находится в замкнутом состоянии, обеспечивая заряд выходного конденсатора C2 и питание нагрузки Z2. В тоже время на данном интервале времени диоды VD1, VD3 и VD4 разомкнуты, а питание нагрузок Z1, Z3 и Z4 осуществляется за счет энергии, накопленной в выходных конденсаторах C1, C3 и C4.

На следующем интервале времени t_{F1} транзистор VT3 размыкается, а диод VD3 переходит в замкнутое состояние. При этом спадающий ток I_{in} входного реактора L1 за счет накопленной электромагнитной энергии поддерживает диоды VD2 и VD3 в открытом состоянии, обеспечивая заряд выходных конденсаторов C2, C3 и питание нагрузок Z2, Z3. В тоже время диоды VD1 и VD4 остаются в разомкнутом состоянии, а питание нагрузок Z1 и Z4 осуществляется за счет энергии, накопленной в конденсаторах C1 и C4.

На последующих интервалах времени (t_{P2} , t_{P3} , t_{P4}) и (t_{F2} , t_{F3} , t_{F4}) процессы в силовой схеме происходят аналогичным образом с другими сочетаниями замкнутых и разомкнутых состояниях соответствующих транзисторов.

Последний режим работы силовой схемы с четырьмя входными блоками при коэффициенте заполнения γ в диапазоне $0,75 \leq \gamma < 1$ характеризуется наличием интервалов времени, в течение которых одновременно замкнуты четыре транзистора, и интервалов времени, в течение которых только три транзистора находятся в замкнутом состоянии (рисунок 2.11).

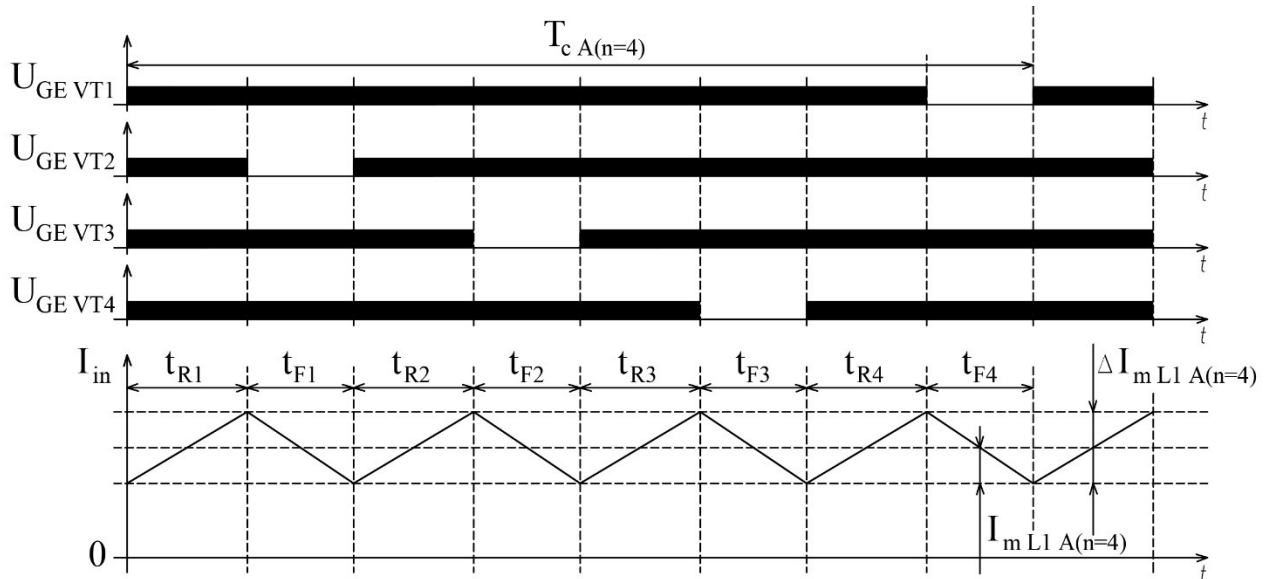


Рисунок 2.11 – Асинхронный режим управления при γ от 0,75 до 1

В рассматриваемом режиме работы силовая схема функционирует следующим образом.

На интервале времени t_{R1} все транзисторы VT1 – VT4 находятся в замкнутом состоянии. В этом случае к реактору L1 приложено полное входное

напряжение U_{in} , в результате чего входной ток I_{in} в цепи начинает нарастать. При этом на данном интервале времени диоды VD1 – VD4 разомкнуты, а питание нагрузок Z1 – Z4 осуществляется за счет электростатической энергии, накопленной в выходных конденсаторах C1 – C4.

На следующем интервале времени t_{F1} транзистор VT2 разомкнут, а диод VD2 переходит в замкнутое состояние. При этом спадающий ток I_{in} входного реактора L1 за счет накопленной электромагнитной энергии поддерживает диод VD2 в замкнутом состоянии, обеспечивая заряд выходного конденсатора C2 и питание нагрузки Z2. В тоже время диоды VD1, VD3 и VD4 остаются в замкнутом состоянии, а питание нагрузок Z1, Z3 и Z4 осуществляется за счет энергии, накопленной в выходных конденсаторах C1, C3 и C4.

На последующих интервалах времени (t_{P2} , t_{P3} , t_{P4}) и (t_{F2} , t_{F3} , t_{F4}) процессы в силовой схеме происходят аналогичным образом с другими сочетаниями замкнутых и разомкнутых состояниях соответствующих транзисторов.

Для каждого режима работы рассматриваемой силовой схемы определены выражения для расчета размаха пульсаций при нарастании тока входного реактора L1:

$$\Delta I_{m L1 A_H(n=4)_1}(t) = \frac{U_{in} - \frac{3}{4} U_{outs}}{L1} t_{R1} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.57)$$

$$\Delta I_{m L1 A_H(n=4)_2}(t) = \frac{U_{in} - \frac{2}{4} U_{outs}}{L1} t_{R1} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.58)$$

$$\Delta I_{m L1 A_H(n=4)_3}(t) = \frac{U_{in} - \frac{1}{4} U_{outs}}{L1} t_{R1} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.59)$$

$$\Delta I_{m L1 A_H(n=4)_4}(t) = \frac{U_{in}}{L1} t_{R1} \quad \text{при } 0,75 \leq \gamma < 1. \quad (2.60)$$

Также для каждого режима силовой схемы размах пульсаций при спаде тока входного реактора $L1$ вычислен как:

$$\Delta I_{m L1 A_C(n=4)_1}(t) = \frac{U_{outs} - U_{in}}{L1} t_{F1} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.61)$$

$$\Delta I_{m L1 A_C(n=4)_2}(t) = \frac{\frac{3}{4} \cdot U_{outs} - U_{in}}{L1} t_{F1} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.62)$$

$$\Delta I_{m L1 A_C(n=4)_3}(t) = \frac{\frac{2}{4} \cdot U_{outs} - U_{in}}{L1} t_{F1} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.63)$$

$$\Delta I_{m L1 A_C(n=4)_4}(t) = \frac{\frac{1}{4} \cdot U_{outs} - U_{in}}{L1} t_{F1} \quad \text{при } 0,75 \leq \gamma < 1. \quad (2.64)$$

Посредством совместного преобразования (2.57) – (2.64) выведено общее выражение для расчета коэффициента заполнения γ от входного напряжения:

$$\gamma = 1 - \frac{U_{in}}{U_{outs}}. \quad (2.65)$$

Следует отметить, что γ для рассматриваемого случая вычисляется аналогично выражению (2.4) базисной силовой схемы.

При этом длительности, соответствующие различным режимам работы силовой схемы с четырьмя входными блоками и асинхронным алгоритмом управления, определяются выражениями:

$$t_{R1 (0 \leq \gamma \leq 0,25)} = \gamma T_{c A(n=4)} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.66)$$

$$t_{F1 (0 \leq \gamma \leq 0,25)} = \left(\frac{1}{4} - \gamma\right) T_{c A(n=4)} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.67)$$

$$t_{R1 (0,25 \leq \gamma \leq 0,5)} = \left(\gamma - \frac{1}{4}\right) T_{c A(n=4)} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.68)$$

$$t_{F1 (0,25 \leq \gamma \leq 0,5)} = \left(\frac{2}{4} - \gamma\right) T_{c A(n=4)} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.69)$$

$$t_{R1 (0,5 \leq \gamma \leq 0,75)} = \left(\gamma - \frac{1}{2}\right) T_{c A(n=4)} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.70)$$

$$t_{F1 (0,5 \leq \gamma \leq 0,75)} = (\frac{3}{4} - \gamma) T_{c A(n=4)} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.71)$$

$$t_{R1 (0,75 \leq \gamma \leq 1)} = (\gamma - \frac{3}{4}) T_{c A(n=4)} \quad \text{при } 0,75 \leq \gamma < 1; \quad (2.72)$$

$$t_{F1 (0,75 \leq \gamma \leq 1)} = (1 - \gamma) T_{c A(n=4)} \quad \text{при } 0,75 \leq \gamma < 1. \quad (2.73)$$

После подстановки (2.66), (2.68), (2.70) и (2.72) в (2.57) – (2.60) были получены выражения для вычисления размаха пульсации при нарастании тока входного реактора L1:

$$\Delta I_{m L1 A_H(n=4)_1} = (U_{in} - \frac{3}{4} U_{outs}) \frac{\gamma}{f_{c A(n=4)} L1} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.74)$$

$$\Delta I_{m L1 A_H(n=4)_2} = (U_{in} - \frac{2}{4} U_{outs}) \frac{4\gamma - 1}{4f_{c A(n=4)} L1} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.75)$$

$$\Delta I_{m L1 A_H(n=4)_3} = (U_{in} - \frac{1}{4} U_{outs}) \frac{4\gamma - 2}{4f_{c A(n=4)} L1} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.76)$$

$$\Delta I_{m L1 A_H(n=4)_4} = U_{in} \frac{4\gamma - 3}{4f_{c A(n=4)} L1} \quad \text{при } 0,75 \leq \gamma < 1. \quad (2.77)$$

При этом после подстановки (2.67), (2.69), (2.71) и (2.73) в (2.62) – (2.64) были выведены выражения для вычисления размаха пульсации при спаде тока входного реактора:

$$\Delta I_{m L1 A_C(n=4)_1} = (U_{outs} - U_{in}) \frac{1 - 4\gamma}{4f_{c A(n=4)} L1} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.78)$$

$$\Delta I_{m L1 A_C(n=4)_2} = (\frac{3}{4} \cdot U_{outs} - U_{in}) \frac{2 - 4\gamma}{4f_{c A(n=4)} L1} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.79)$$

$$\Delta I_{m L1 A_C(n=4)_3} = (\frac{2}{4} \cdot U_{outs} - U_{in}) \frac{3 - 4\gamma}{4f_{c A(n=4)} L1} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.80)$$

$$\Delta I_{m L1 A_C(n=4)_4} = (\frac{1}{4} \cdot U_{outs} - U_{in}) \frac{4 - 4\gamma}{4f_{c A(n=4)} L1} \quad \text{при } 0,75 \leq \gamma < 1. \quad (2.81)$$

Затем из (2.74) – (2.81) было выведено выражение для расчета амплитуды пульсаций тока входного реактора L1:

$$I_{m L1 A(n=4)_1} = (U_{outs} - U_{in}) \frac{1 - 4\gamma}{8f_{c A(n=4)} L1} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.82)$$

$$I_{m L1 A(n=4)_2} = (U_{in} - \frac{2}{4} U_{outs}) \frac{4\gamma - 1}{8f_{c A(n=4)} L1} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.83)$$

$$I_{m L1 A(n=4)_3} = (U_{in} - \frac{1}{4} U_{outs}) \frac{4\gamma - 2}{8f_{c A(n=4)} L1} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.84)$$

$$I_{m L1 A(n=4)_4} = U_{in} \cdot \frac{4\gamma - 3}{8f_{c A(n=4)} L1} \quad \text{при } 0,75 \leq \gamma < 1. \quad (2.85)$$

После определения критических точек в (2.82) и (2.85) были найдены значения входного напряжения:

$$U_{in}(I_{m(max) L1 A(n=4)})_1 = \frac{7}{8} U_{outsum} \quad \text{при } 0 \leq \gamma < 0,25; \quad (2.86)$$

$$U_{in}(I_{m(max) L1 A(n=4)})_2 = \frac{5}{8} U_{outsum} \quad \text{при } 0,25 \leq \gamma < 0,5; \quad (2.87)$$

$$U_{in}(I_{m(max) L1 A(n=4)})_3 = \frac{3}{8} U_{outsum} \quad \text{при } 0,5 \leq \gamma < 0,75; \quad (2.88)$$

$$U_{in}(I_{m(max) L1 A(n=4)})_4 = \frac{1}{8} U_{outs} \quad \text{при } 0,75 \leq \gamma < 1. \quad (2.89)$$

при которых амплитуда пульсаций тока входного реактора L1 имеет максимальное значение:

$$I_{m(max) L1 A(n=4)}(U_{in}) = \frac{1}{128 f_{c A(n=4)} L1} U_{outs}. \quad (2.90)$$

Таким образом, в каждом режиме работы рассматриваемой четырехуровневой силовой схемы существует условия (2.86) – (2.89), при которых амплитуда пульсаций тока входного реактора L1 достигает максимального значения. При этом во всех случаях она имеет одинаковое значение, вычисляемое посредством выражения (2.90).

Сравнительный анализ (2.90) с (2.27) показывает, что при равных исходных условиях в силовой схеме с четырьмя входными блоками и с асинхронным управлением максимальное значение амплитуды пульсаций в 16 раз меньше, чем в аналогичной силовой схеме с синхронным алгоритмом управления транзисторами.

Из (2.90) выведено выражение для определения частоты коммутации транзисторов VT1 – VT4 в зависимости от заданной максимальной амплитуды пульсаций тока входного реактора L1:

$$f_{c A(n=4)}(I_{m(max) L1 A(n=4)_1}) = \frac{U_{outs}}{128 \cdot L1 \cdot I_{m(max) L1 A(n=4)_1}}. \quad (2.91)$$

В отличие от синхронного алгоритма управления в рассматриваемой силовой схеме на интервалах времени $t_{p1} - t_{p4}$ и $t_{F1} - t_{F4}$ в зависимости от величины коэффициента заполнения γ ток входного реактора L1 протекает одновременно последовательно через разные сочетания транзисторов VT1...VT4 и диодов VD1 – VD4. С учетом анализа протекания тока входного реактора L1 при различных значениях коэффициента заполнения γ были для указанной силовой схемы получены выражения для расчета суммарной мощности статических потерь в транзисторах VT1 – VT4:

$$S_{sum VT(n=4)} = \frac{4Q(U_{outs} - U_{in})V_{CE(SAT)VT_{17}}(I_{in})}{\eta U_{outs} U_{in}}, \quad (2.92)$$

и в диодах VD1-VD4:

$$S_{sum VD(n=4)} = \frac{4QV_{FVD_{17}}(I_{in})}{\eta U_{outs}}. \quad (2.93)$$

Сравнительный анализ (2.92), (2.93) с (2.29), (2.30) показывает, что в силовой схеме с четырьмя входными блоками, независимо от вида алгоритма управления при равных исходных условиях полупроводниковые приборы имеют одинаковые соответствующие суммарные мощности статических потерь.

Аналитические исследования процессов переключений полупроводниковых приборов при равных исходных условиях выявили также равенство и динамических потерь мощности в транзисторах VT1 – VT4

рассматриваемой силовой схемы при различных режимах работы, которые вычисляются из выражения (2.31).

Таким образом суммарные мощности потери в полупроводниковых приборах силовой схемы с четырьмя входными блоками и асинхронным алгоритмом управления определяются из выражения (2.32).

2.7 Анализ влияния количества входных блоков и вида алгоритма управления на входной ток преобразователя

Посредством выведенных в данной главе выражений для рассматриваемых силовых схем получено обобщенное выражение вычисления длительностей нарастания и спада тока входного реактора L_1 :

$$t_{R S, A (n=N)_k} = \frac{N\gamma - k - 1}{Nf_c}; \quad (2.94)$$

$$t_{F S, A (n=N)_k} = \frac{k - N\gamma}{Nf_c}, \quad (2.95)$$

где k – номер режима работы входного блока; N – заданное количество входных блоков ВП.

Номер режима равен 1 ($k=1$) в случае синхронного алгоритма управления и номер режима равен 1, 2 – N ($k=1, 2 - N$) при асинхронном алгоритме управления транзисторами.

Следует отметить, что силовые схемы с N количеством входных блоков и синхронным алгоритмом управления имеют один режим работы во всем диапазоне изменения коэффициента заполнения γ . В тоже время силовые схемы с N – количеством входных блоков и асинхронным алгоритмом управления имеют N режимов работы.

При этом диапазоны изменения γ для каждого k -го режима работы силовой схемы определены неравенством:

$$\frac{k - 1}{N} < \gamma \leq \frac{k}{N}. \quad (2.96)$$

Для всех силовых схем в обобщенном виде с использованием (2.94) и (2.95) выведены выражения для вычисления амплитуды пульсаций при нарастании и спаде входного тока в зависимости от входного напряжения:

$$I_{m L1 S, A(n=N)_k}(U_{in}) = (NU_{in} - (N - k)U_{outs}) \frac{N\gamma - (k - 1)}{2N^2 f_c L1}; \quad (2.97)$$

$$I_{m L1 S, A(n=N)_k}(U_{in}) = ((N - k)U_{outs} - NU_{in}) \frac{k - N\gamma}{2N^2 f_c L1}. \quad (2.98)$$

Очевидно, полученные амплитуды пульсаций при нарастании и спаде в установившемся режиме работы имеют одинаковые значения.

Анализ полученных выражений показывает, что силовые схемы, которые содержат N входных блоков и синхронный алгоритм управления, имеют одинаковые зависимости амплитуды пульсаций входного тока от входного напряжения. При этом амплитуда пульсаций в зависимости от входного напряжения имеет один максимум в точке $U_{in} = \frac{1}{2}U_{outs}$ и принимает нулевые значения в точках $U_{in} = 0$ и $U_{in} = U_{outs}$.

В силовых схемах с количеством входных блоков N и асинхронным алгоритмом управления, зависимость амплитуды пульсации входного тока от входного напряжения представляет собой параболическую циклоиду, которая имеет N максимальных значений. При этом амплитуда пульсаций входного тока принимает максимальные значения при входном напряжении равном:

$$U_{in}(I_{m(max) L1 A(n=N)_k}) = \frac{2N - (2k - 1)}{2N} U_{outs}. \quad (2.99)$$

В тоже время амплитуда пульсаций входного тока имеет нулевые значение при входном напряжении:

$$U_{in} = 0; \quad (2.100)$$

$$U_{in}(I_{m(min) L1 A(n=N)_k}) = \frac{k}{N} \cdot U_{outs}.$$

В обобщенном виде получены выражения для расчета максимального значения амплитуды пульсаций входного тока в силовых схемах с синхронным алгоритмом управления:

$$I_{m(\max) L1 S(n=N)} (U_{in}) = \frac{1}{8} \frac{U_{outsum}}{f_c L1}, \quad (2.101)$$

и в силовых схемах с асинхронным алгоритмом управления:

$$I_{m(\max) L1 A(n=N)} (U_{in}) = \frac{1}{8N^2} \cdot \frac{U_{outsum}}{f_c L1}. \quad (2.102)$$

Как видно из выражений (2.101) и (2.102) при равных условиях силовые схемы с асинхронным алгоритмом управления имеют в N^2 раз меньше амплитуду пульсаций входного тока по сравнению с соответствующими силовыми схемами с синхронным алгоритмом управления.

На рисунке 2.12 построены зависимости амплитуды пульсаций входного тока относительно параметров выбранной базисной силовой схемы, где кривая 1 – соответствует силовым схемам, которые имеют N входных блоков и синхронный алгоритм управления; кривая 2 – характеризует силовую схему с двумя входными блоками и асинхронным алгоритмом управления; кривая 3 – соответствует силовой схеме с четырьмя входными блоками и асинхронным алгоритмом управления.

Построенные кривые явно показывают преимущество силовых схем, которые имеют $N > 1$ входных блоков с асинхронным алгоритмом управления транзисторами, по сравнению с синхронным типом управления в части снижения амплитуды пульсаций входного тока и соответственно уменьшения габаритных размеров входного реактора $L1$. С повышением количества входных блоков с асинхронным алгоритмом управления амплитуда пульсаций тока входного реактора снижается в квадратичной зависимости.

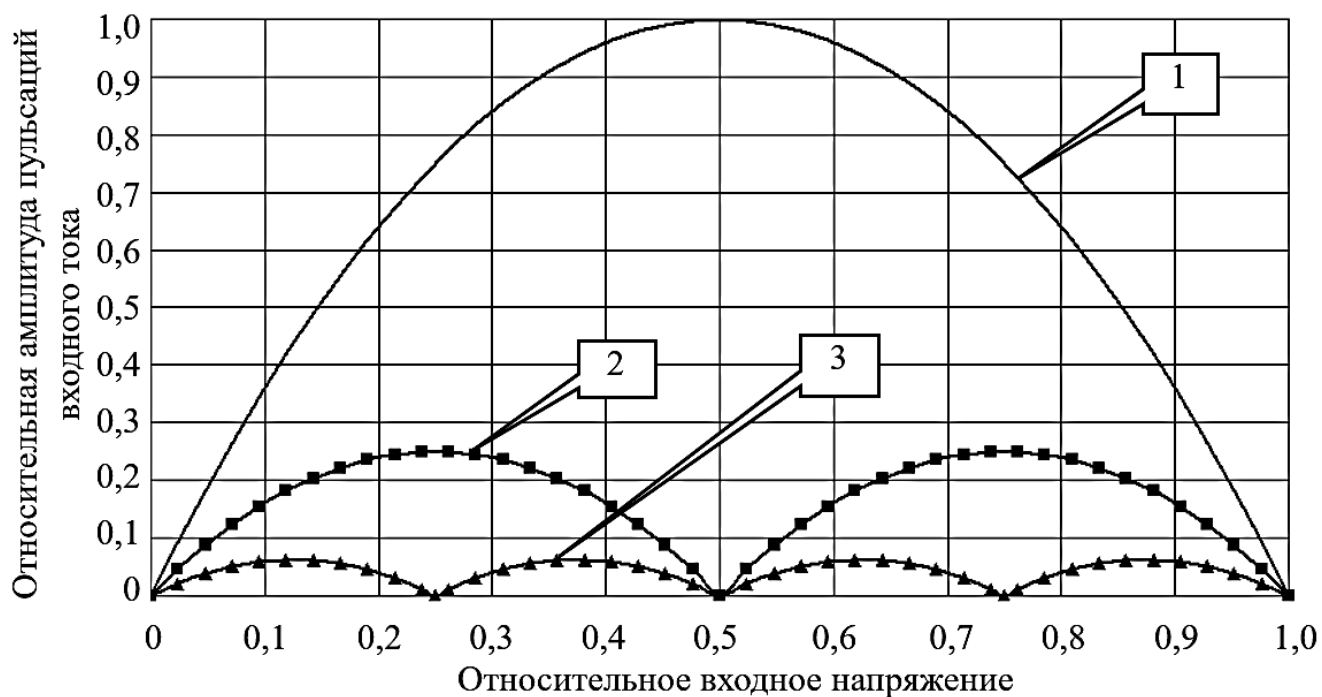


Рисунок 2.12 – Амплитуды пульсации входного тока при различном количестве входных блоков

2.8 Расчетные коэффициенты базисного приведения силовых схем

Для проведения анализа потерь мощности входных реакторов посредством сравнения максимальных значений амплитуды пульсации входного тока для различного количества входных блоков введен коэффициент амплитуды пульсаций. Данный коэффициент определен как отношение максимальной амплитуды пульсаций входного тока рассматриваемой силовой схемы к максимальной амплитуде пульсаций базисной силовой схемы при равенстве частот коммутации полупроводниковых приборов и значений индуктивностей входных реакторов.

В результате анализа определено, что коэффициенты амплитуды пульсаций для всех силовых схем с синхронным алгоритмом управления равны единице:

$$K_{IL1(max)S(n=N)}=1. \quad (2.103)$$

При этом выведено выражение для вычисления коэффициента амплитуды пульсаций силовой схемы, которые имеют N входных блоков и асинхронный алгоритм управления:

$$k_{I_{L1m(max)}A(n=N)} = \frac{1}{N^2}. \quad (2.104)$$

При учете требования ограничения на заданном уровне пульсаций входного тока предложено использовать коэффициент частоты пульсаций входного тока. Указанный коэффициент вычислен как отношение частоты пульсаций входного тока анализируемой силовой схемы к частоте пульсаций входного тока базисной силовой схемы.

В результате анализа определено, что коэффициенты частоты пульсаций входного тока для силовых схем с синхронным алгоритмом управления транзисторами равны единице:

$$k_{f_c S(n=N)} = 1, \quad (2.105)$$

а для силовых схем с асинхронным алгоритмом управления определяется следующим выражением:

$$k_{f_c A(n=N)} = \frac{1}{N^2}. \quad (2.106)$$

Также при сравнительном анализе силовых схем введен коэффициент суммарной мощности статических потерь транзисторов. Предложенный коэффициент определен как отношение суммарной мощности статических потерь в транзисторах анализируемой силовой схемы к суммарной мощности статических потерь базисной силовой схемы.

Было получено выражение расчета коэффициента суммарной мощности статических потерь в транзисторах для силовых схем, которые имеют N входных блоков:

$$k_{S_{SUM} V_{TA(n=N)}} = N \cdot \frac{V_{CE(SAT)VT_N}(I_{in})}{V_{CE(SAT)VT_{1.65}}(I_{in})}, \quad (2.107)$$

где $V_{CE(SAT)VT_N}(I_{in})$ – значение напряжения перехода коллектор-эмиттер транзистора, который выбран для соответствующей силовой схемы, содержащей N входных блоков, при протекании тока I_{in} .

Следует отметить, что коэффициент суммарной мощности статических потерь не зависит от алгоритма управления силовой схемой.

По аналогии предложен коэффициент суммарной мощности динамических потерь в транзисторах и диодах, который для силовых схем с количеством N входных блоков определен как:

$$k_{P_{SUM VT(n=N)}} = \frac{V_{CC VT_{65}} \cdot (E_{on VT_H}(I_{in}, V_{CC VT_H}) + E_{off VT_H}(I_{in}, V_{CC VT_H}) + E_{off VD_H}(I_{in}, V_{CC VD_H}))}{N^2 V_{CC VT_H} \cdot (E_{on VT_{65}}(I_{in}, V_{CC VT_{65}}) + E_{off VT_{65}}(I_{in}, V_{CC VT_{65}}) + E_{off VD_{65}}(I_{in}, V_{CC VD_{65N}}))}, \quad (2.108)$$

где $E_{on VT_H}(I_{in}, V_{CC VT_H})$ и $E_{off VT_H}(I_{in}, V_{CC VT_H})$ – справочные величины энергии потерь, которые выделяются при переключениях в замкнутое и разомкнутое состояние выбранного типа транзистора, имеющего N класс по напряжению, при справочных значениях тока I_{in} и напряжения $V_{CC VT_H}$;

$E_{off VD_H}(I_{in}, V_{CC VD_H})$ – справочная величина энергии потерь, которая выделяется при обратном восстановлении выбранного типа диода, имеющего N класса по напряжению, при справочных значениях тока I_{in} и напряжения $V_{CC VD_H}$.

Также по аналогии введен коэффициент суммарной мощности статических потерь в диодах, для которого было получено расчетное выражение суммарных статических потерь мощности в диодах для силовой схемы с количеством входных блоков N :

$$k_{S_{SUM VD(n=N)}} = k_{S_{SUM VDA(n=N)}} = N \frac{V_{FVD_H}(I_{in})}{V_{FVD_{65}}(I_{in})}, \quad (2.109)$$

где $V_{FVD_H}(I_{in})$ – значение падения напряжения на диоде, который выбран для силовой схемы, при протекании тока I_{in} .

2.9 Сравнительный анализ силовых схем

Посредством предложенных оценочных коэффициентов суммарных мощностей статических и динамических потерь был проведено исследование рассмотренных силовых схем с применением транзисторов и диодов ведущих производителей, справочные данные которых взяты из технической литературы и приведены в таблице 2.1, где i – текущее мгновенное значение тока,

протекающего через полупроводниковый прибор. При этом согласно рекомендациям [5, 76 – 84] вольтамперные характеристики $V_{CE(SAT)VT_H}(I_{in})$ и $V_{FVD_H}(I_{in})$, и зависимости коммутационных потерь энергий $E_{on VT_H}(I_{in}, V_{CC VT_H})$ и $E_{off VT_H}(I_{in}, V_{CC VT_H})$ полупроводниковых приборов представлены посредством линейной функции:

$$f(i) = q \cdot i + w, \quad (2.110)$$

где q и w – постоянные величины, полученные при линеаризации искомой характеристики вблизи номинального значения рабочего тока.

Таблица 2.1 – Характеристики силовых приборов

Тип прибора	Наименование параметров	Характеристики приборов		
Транзистор	Марка прибора	FZ 200R65 KF1	FD400R33KF2C ¹	SKM400GB173D ¹
	V_{CES} , В	6500	3300	1700
	$I_{CE \text{ ном}}$, А	200	400	400
	V_{CC} , В	3600	1800	1200
	$E_{on}(I)$, Дж	$7,5 \cdot 10^{-3} \cdot i + 159 \cdot 10^{-3}$	$1,2 \cdot 10^{-3} \cdot i + 86,2 \cdot 10^{-3}$	$0,4 \cdot 10^{-3} \cdot i + 14 \cdot 10^{-3}$
	$E_{off}(I)$, Дж	$6,13 \cdot 10^{-3} \cdot i$	$0,86 \cdot 10^{-3} \cdot i + 86,2 \cdot 10^{-3}$	$0,1 \cdot 10^{-3} \cdot i + 20 \cdot 10^{-3}$
	$V_{CE(sat)}(I)$, В	$0,026 \cdot i + 0,86$	$0,017 \cdot i + 0,81$	$0,0357 \cdot i + 0,42$
Диод	Марка	DD 200S65 K1	FD400R33KF2C ¹	SKM400GB173D ¹
	V_{CES} , В	6500	3300	1700
	$I_F \text{ ном}$, А	200	200	400
	$V_F(I)$, В	$0,025 \cdot i + 0,44$	$0,0082 \cdot i + 0,66$	$0,0113 \cdot i + 0,65$
Примечание: 1 – приборы FD400R33KF2C и SKM400GB173D содержат в одном корпусе транзистор и диод				

Следует отметить, что вольтамперные характеристики и зависимости динамических потерь энергий относительно базисной схемы представляет собой дробную функцию:

$$k(i) = \frac{a \cdot i + b}{c \cdot i + d}, \quad (2.111)$$

где a и b – постоянные величины, которые соответствуют выбранным полупроводниковым приборам анализируемой силовой схемы;

c и d – постоянные величины, которые соответствуют полупроводниковым приборам базисной силовой схемы.

Известно, что указанная функция имеют следующие пределы:

$$\lim_{i \rightarrow \infty} \frac{a \cdot i + b}{c \cdot i + d} = \frac{a}{c}; \quad (2.112)$$

$$\lim_{i \rightarrow 0} \frac{a \cdot i + b}{c \cdot i + d} = \frac{b}{d}. \quad (2.113)$$

Соответственно функция (2.111) обладает более пологим характером, чем функция (2.110), так как:

$$\lim_{i \rightarrow \infty} (q \cdot i + w) = \infty; \quad (2.114)$$

$$\lim_{i \rightarrow 0} (q \cdot i + w) = w. \quad (2.115)$$

Данный фактор обеспечивает посредством предложенных коэффициентов проведение качественного сравнительного анализа при выборе типа полупроводниковых приборов, количества входных блоков и вида алгоритма управления. При этом максимальная погрешность результатов проводимого сопоставительного анализа согласно [85] главным образом определена погрешностью линеаризации исходных функций.

В качестве примера в таблицах 2.2 – 2.3 для силовых схем с двумя и четырьмя входными блоками и с синхронным и асинхронным алгоритмами управления приведены расчетные значения предложенных коэффициентов при использовании полупроводниковых приборов, указанных в таблице 2.1, и при номинальном значении тока I_{in} равном $I_{ном} = 50$ А.

Таблица 2.2 Расчетные значения коэффициентов суммарной мощности статических потерь в транзисторах

Среднее значение входного тока	$k_{S \text{ sumVT } S(n=2)}$	$k_{S \text{ sumVT } S(n=4)}$	$k_{S \text{ sumVT } A(n=2)}$	$k_{S \text{ sumVT } A(n=4)}$
$I_{ном}$	1,537	4,083	1,537	4,083
$0,5 I_{ном}$	1,635	3,476	1,635	3,476
$0,25 I_{ном}$	1,726	2,924	1,724	2,924

Таблица 2.3 Расчетные значения коэффициентов суммарной статических потерь в диодах

Среднее значение входного тока	$k_{S \text{ sumVD } S(n=2)}$	$k_{S \text{ sumVD } S(n=4)}$	$k_{S \text{ sumVD } A(n=2)}$	$k_{S \text{ sumVD } A(n=4)}$
$I_{\text{НОМ}}$	1,266	2,875	1,266	2,875
$0,5 I_{\text{НОМ}}$	1,624	3,502	1,624	3,502
$0,25 I_{\text{НОМ}}$	2,026	4,206	2,026	4,206

Таблица 2.4 Расчетные значения коэффициентов суммарной мощности динамических потерь в транзисторах

Среднее значение входного тока	$k_{P \text{ sumVT } S(n=2)}$	$k_{P \text{ sumVT } S(n=4)}$	$k_{P \text{ sumVT } A(n=2)}$	$k_{P \text{ sumVT } A(n=4)}$
$I_{\text{НОМ}}$	0,7897	0,253	0,197	0,015
$0,5 I_{\text{НОМ}}$	1,255	0,391	0,313	0,024
$0,25 I_{\text{НОМ}}$	2,1275	0,6482	0,5318	0,0405

На рисунках 2.13 и 2.14 представлены кривые расчетных коэффициентов суммарной мощности статических потерь мощности в транзисторах и диодах, где кривая 1 – соответствует силовой схеме с четырьмя входными блоками; кривая 2 – соответствует силовой схеме с двумя входными блоками.

Анализ показывает, что все полученные коэффициенты имеют значения больше 1. Это означает, что суммарные статические потери мощности силовых схем, которые содержат более одного входного блока, всегда превышают статические потери мощности соответствующих полупроводниковых приборов базисной силовой схемы. Чем больше количество входных блоков имеет силовая схема, тем больше она имеет статические потери мощности в транзисторах и диодах. При этом суммарные статические потери мощности в полупроводниковых приборах растут быстрее, чем количество входных блоков в силовой схеме.

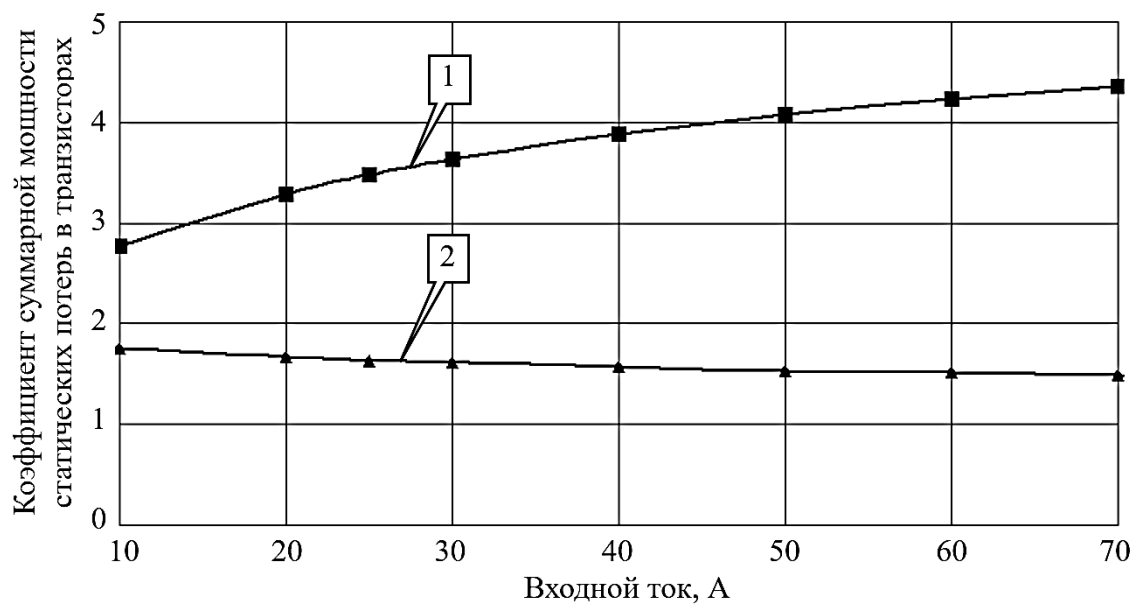


Рисунок 2.13 – Коэффициенты суммарной мощности статических потерь в транзисторах

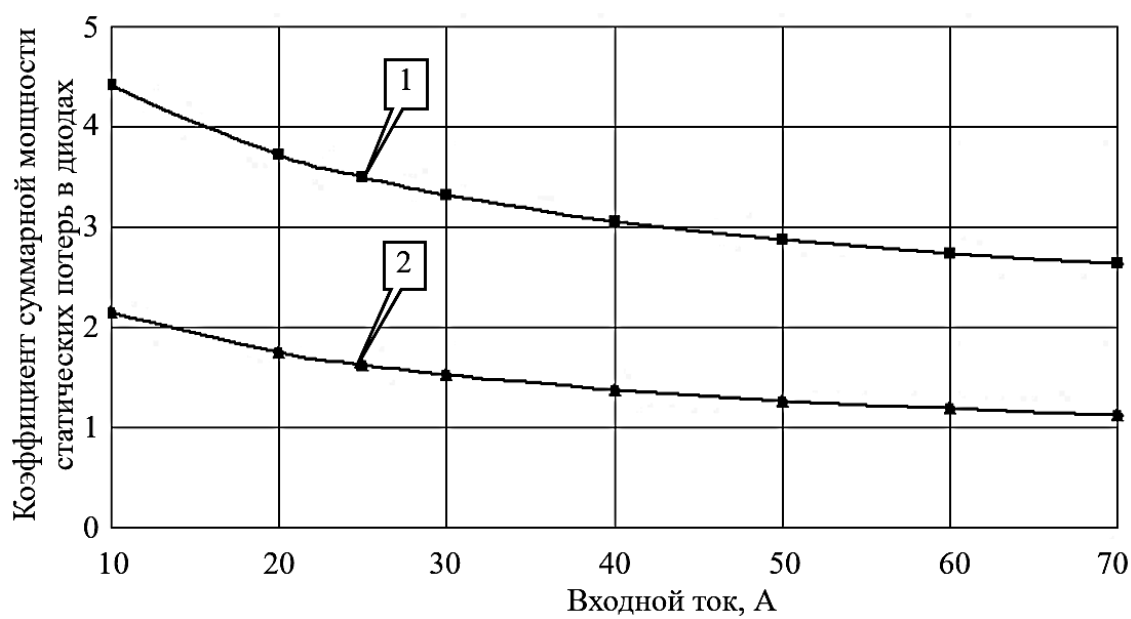


Рисунок 2.14 – Коэффициенты суммарной мощности статических потерь в диодах

Кривые, полученные посредством расчета коэффициентов суммарной мощности динамических потерь в транзисторах и диодах представлены на рисунке 2.15, где кривые 1 и 2 – соответствуют силовой схеме с двумя входными блоками и с синхронным и асинхронным алгоритмами управления транзисторами; кривые 3 и 4 – соответствуют силовой схеме с четырьмя входными блоками и синхронным и асинхронным алгоритмами управления.

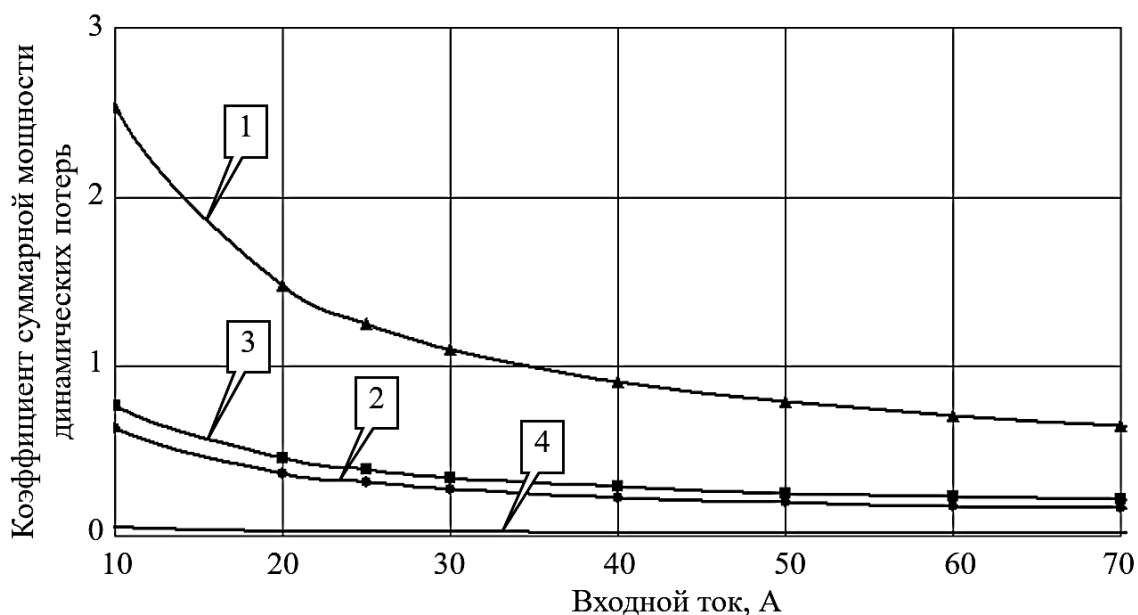


Рисунок 2.15 – Коэффициенты суммарной мощности динамических потерь в транзисторах и диодах

Как видно из рисунка 2.15 только для силовой схемы, содержащей два входных блока с синхронным алгоритмом управления, коэффициент суммарной мощности динамических потерь в транзисторах и диодах при сравнительно малых значениях протекающих токов имеет величину выше 1. Данный фактор означает, что суммарная мощность динамических потерь в транзисторах и диодах в остальных случаях с синхронным алгоритмом управления всегда ниже суммарной мощности динамических потерь мощности базисной силовой схемы.

С переходом на асинхронный алгоритм управления и применения большего количества входных блоков суммарная мощность динамических потерь в транзисторах и диодах еще больше снижается при условии равенства пульсаций входного тока. Это обусловлено тем, что при выполнении данного

условия частота переключения транзисторов входных блоков с асинхронным алгоритмом управления по сравнению с синхронным алгоритмом управления в N^2 раз меньше.

Выводы:

1 Максимальная амплитуда пульсаций входного тока в силовых схемах с синхронным алгоритмом управления не зависит от количества входных блоков.

2 При равных условиях, силовые схемы, которые имеют N входных блоков, с асинхронным алгоритмом управления имеют в N^2 раз меньше максимальную амплитуду пульсаций входного тока по сравнению с силовыми схемами с синхронным алгоритмом управления.

3 Силовые схемы с одинаковым количеством входных блоков независимо от алгоритма управления имеют одинаковую суммарную мощность статических потерь, как в транзисторах, так и в диодах.

4 Суммарная мощность статических потерь в транзисторах и диодах силовых схем всегда превышает суммарную мощность статических потерь в соответствующих полупроводниковых приборах силовой схемы с меньшим количеством входных блоков.

5 Суммарная мощность динамических потерь в транзисторах и диодах при асинхронном алгоритме управления значительно ниже суммарной мощности динамических потерь, чем при использовании синхронного алгоритма управления при условии равенства пульсаций входного тока.

3 Рабочие процессы высоковольтного преобразователя в режиме повышения качества входного переменного тока

3.1 Общие положения

Работа рассматриваемых ВП от сети переменного тока в режиме повышения качества входного переменного тока достигается установкой входного однофазного выпрямителя с диодами VD1 – VD4 (рисунок 3.1) между дросселем L1 и базисной силовой схемой постоянного тока (рисунок 2.1), где Z1 - эквивалентное сопротивление следующих силовых звеньев ВП.

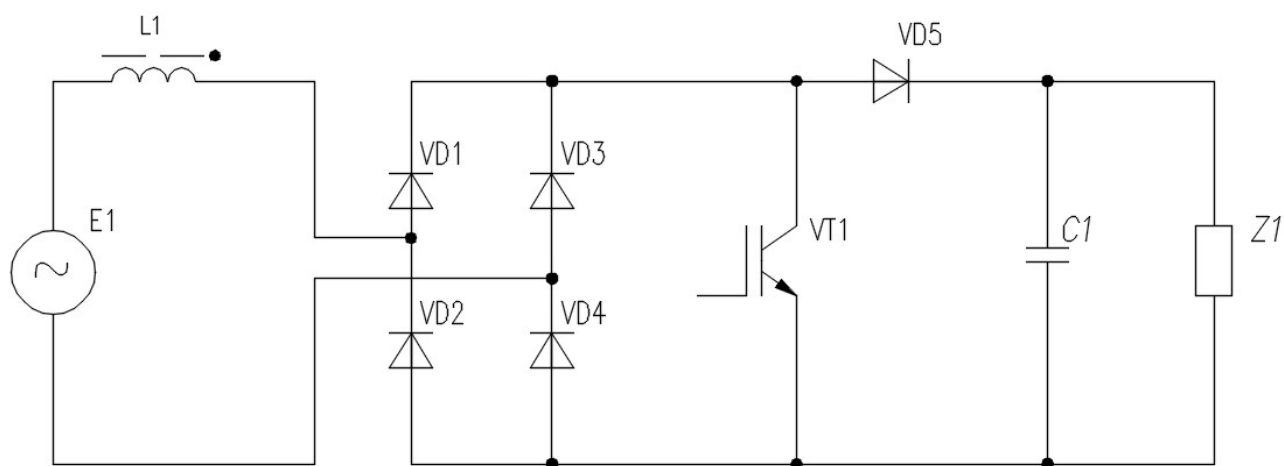


Рисунок 3.1 – Базисная силовая схема переменного тока

Как видно из рисунка 3.1, в таком ВП используется дроссель переменного тока, который снижает уровень пульсаций входного потребляемого тока. В качестве примера, на рисунке 3.2 сплошной линией показано входное сетевое напряжение $u_{вх}(t)$, а пунктирной линией – входной ток $i_{вх}(t)$.

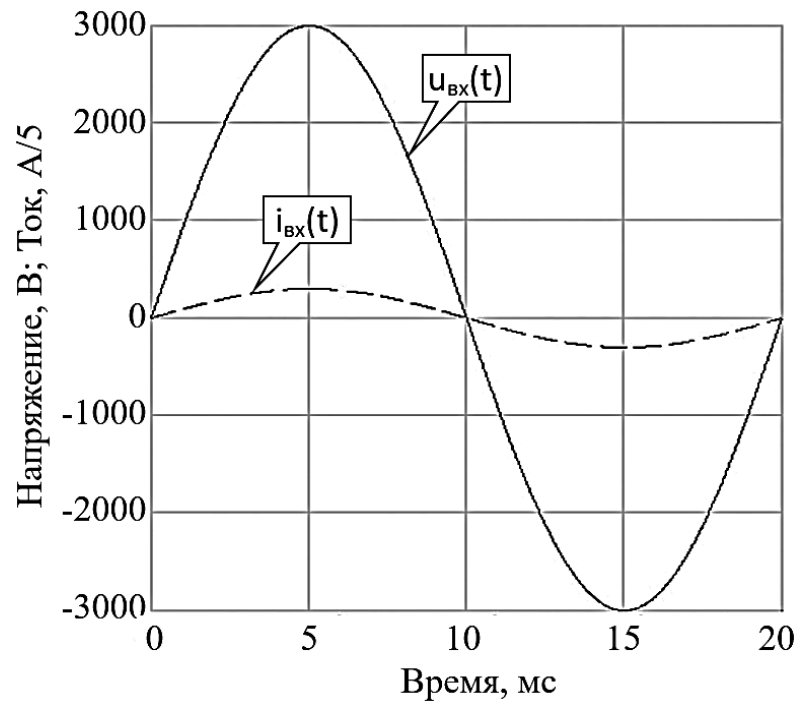


Рисунок 3.2 – Кривые входных напряжения $u_{BX}(t)$ и тока $i_{BX}(t)$

Предположим, что входное сетевое напряжение изменяется по закону:

$$u_{BX}(t) = U_{m\ BX} \sin(\omega t), \quad (3.1)$$

где $U_{m\ BX}$ - амплитуда входного сетевого напряжения;

$\omega = 2\pi f$ - угловая частота входного сетевого напряжения;

f - частота входного сетевого напряжения;

t - значение текущего времени.

Пренебрегая падением напряжения на диодах VD1–VD4 входного выпрямителя и входном реакторе L1, выпрямленное сетевое напряжение можно записать в виде:

$$u_{in}(t) = U_{m\ BX} |\sin(\omega t)|. \quad (3.2)$$

Основной функцией системы управления входных блоков ВП, работающих в режиме повышения качества входного напряжения, является поддержание стабильным напряжения на выходе устройства U_{outs} и формирование формы кривой входного тока, близкой к форме входного сетевого синусоидального напряжения. Это достигается путем применения широтно-импульсной модуляции (ШИМ), коэффициент заполнения $\gamma(t)$ которой

изменяется по закону, обеспечивающему требуемое совпадение формы кривой входного тока с формой кривой входного напряжения. Функция зависимости коэффициента заполнения от входного и выходного напряжений преобразователя определена (2.4). С учетом (3.2) получено выражение, описывающее изменение $\gamma(t)$ на периоде входного напряжения ВП в режиме повышения качества входного тока:

$$\gamma(t) = 1 - \frac{u_{in}(t)}{U_{outs}} = 1 - \frac{U_{m \text{ вх}} |\sin(\omega t)|}{U_{outs}}. \quad (3.3)$$

В качестве примера, график изменения $\gamma(t)$ на полупериоде сетевого напряжения при $U_{in} = 2120 \text{ В}$ и $U_{outs} = 4200 \text{ В}$ представлен на рисунке 3.3.

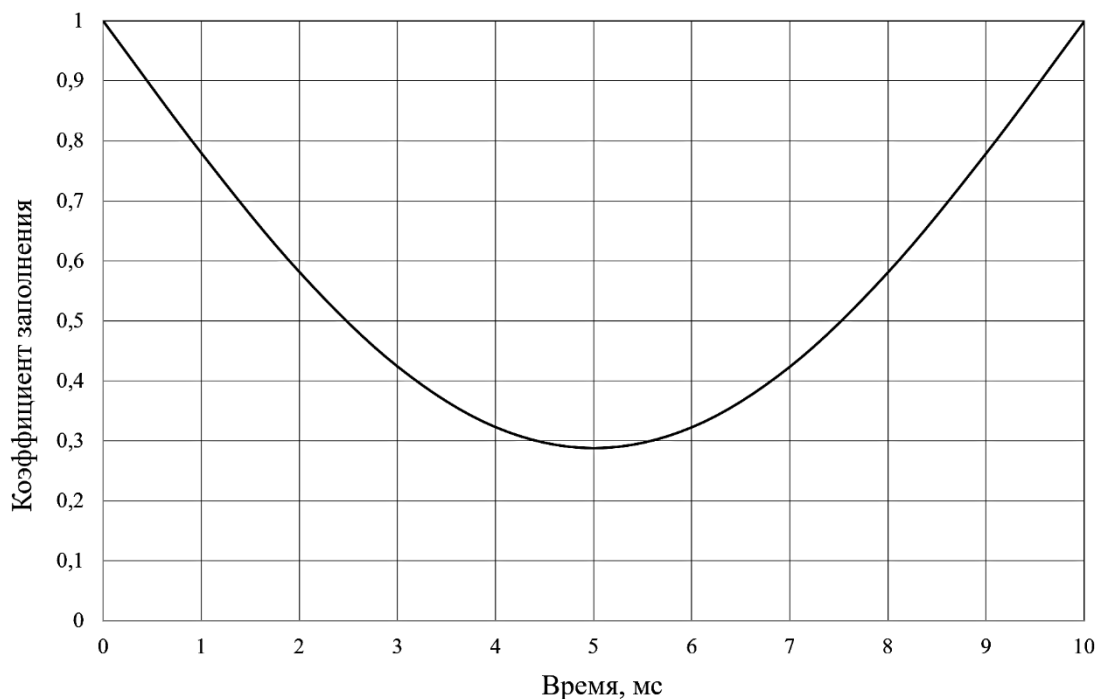


Рисунок 3.3 - Изменение $\gamma(t)$ на полупериоде сетевого напряжения

Кривую входного тока, формируемого при помощи ШИМ, предложено разделить на медленно ($i_{\text{вх б}}(t)$) и быстроменяющиеся ($i_{\text{вх п}}(t)$) составляющие входного тока:

$$i_n(t) = i_{\text{вх б}}(t) \pm i_{\text{вх п}}(t). \quad (3.4)$$

Медленноменяющаяся составляющая тока $i_{\text{вх} \text{ б}}(t)$ представляет собой синусоидальную функцию, совпадающую по фазе с входным напряжением:

$$i_{\text{вх} \text{ б}}(t) = I_{\text{м} \text{ вх}} |\sin(\omega t)|, \quad (3.5)$$

где $I_{\text{м} \text{ вх}}$ - амплитуда медленноменяющейся составляющей входного тока.

Амплитуда медленноменяющейся составляющей входного тока определяется как:

$$I_{\text{м} \text{ вх}} = \frac{\sqrt{2}Q}{U_{\text{вх}}\eta}, \quad (3.6)$$

где $U_{\text{вх}}$ - действующее значение входного сетевого напряжения;

Q - мощность нагрузки ВП;

η - коэффициент полезного действия ВП.

При переходе к амплитудному значению входного напряжения преобразовываем (3.6) к следующему виду:

$$I_{\text{м} \text{ вх}} = \frac{2Q}{U_{\text{м вх}}\eta}. \quad (3.7)$$

3.2 Силовые схемы с синхронным алгоритмом управления

Предварительный анализ показал, что в рассматриваемых силовых схемах с синхронным алгоритмом управления при любом количестве входных блоков протекают одинаковые электромагнитные процессы. В связи с этим была исследована силовая схема с одним входным блоком в режиме повышения качества входного переменного тока.

Огибающая функции быстроменяющейся составляющей такого входного тока определяется значением амплитуды пульсации из выражения (2.7). При этом положительная $i_{\text{вх}+}(t)$ и отрицательная $i_{\text{вх}-}(t)$ огибающие быстроменяющейся составляющей входного тока вычисляются как:

$$i_{\text{вх}+}(t) = \frac{1}{2f_{\text{с}} s_{(n=1)} L_1} \left(1 - \frac{|u_{\text{вх}}(t)|}{U_{\text{outs}}} \right); \quad (3.8)$$

$$i_{BX-}(t) = \frac{-1}{2f_c S(n=1)L_1} \left(1 - \frac{|u_{BX}(t)|}{U_{outs}} \right). \quad (3.9)$$

С учетом (3.1), (3.5), (3.8) и (3.9), получаем выражение для огибающей функции полного входного тока:

$$i_{BX S(n=1)}^B(t) = I_{m \text{ } BX} \sin(\omega t) + \frac{U_{m \text{ } BX} \sin(\omega t)}{2f_c S(n=1)L_1} \left(1 - \frac{U_{m \text{ } BX} |\sin(\omega t)|}{U_{outs}} \right); \quad (3.10)$$

$$i_{BX S(n=1)}^H(t) = I_{m \text{ } BX} \sin(\omega t) - \frac{U_{m \text{ } BX} \sin(\omega t)}{2f_c S(n=1)L_1} \left(1 - \frac{U_{m \text{ } BX} |\sin(\omega t)|}{U_{outs}} \right). \quad (3.11)$$

Кривые входного тока и его огибающих на интервале от 0 до $T/4$ сетевого напряжения при $Q=100$ кВт, $f_c=1500$ Гц, $U_{BX}=2100$ В, $U_{outs}=4200$ В и $L_1=10$ мГн представлены на рисунке 3.4, где сплошная линия - ток $i_{BX \text{ } b}(t)$; пунктирные линии с кругами и квадратами - токи $i_{BX S(n=1)}^B(t)$ и $i_{BX S(n=1)}^H(t)$; сплошные линии с кругами и квадратами – токи $i_{BX+}(t)$ и $i_{BX-}(t)$.

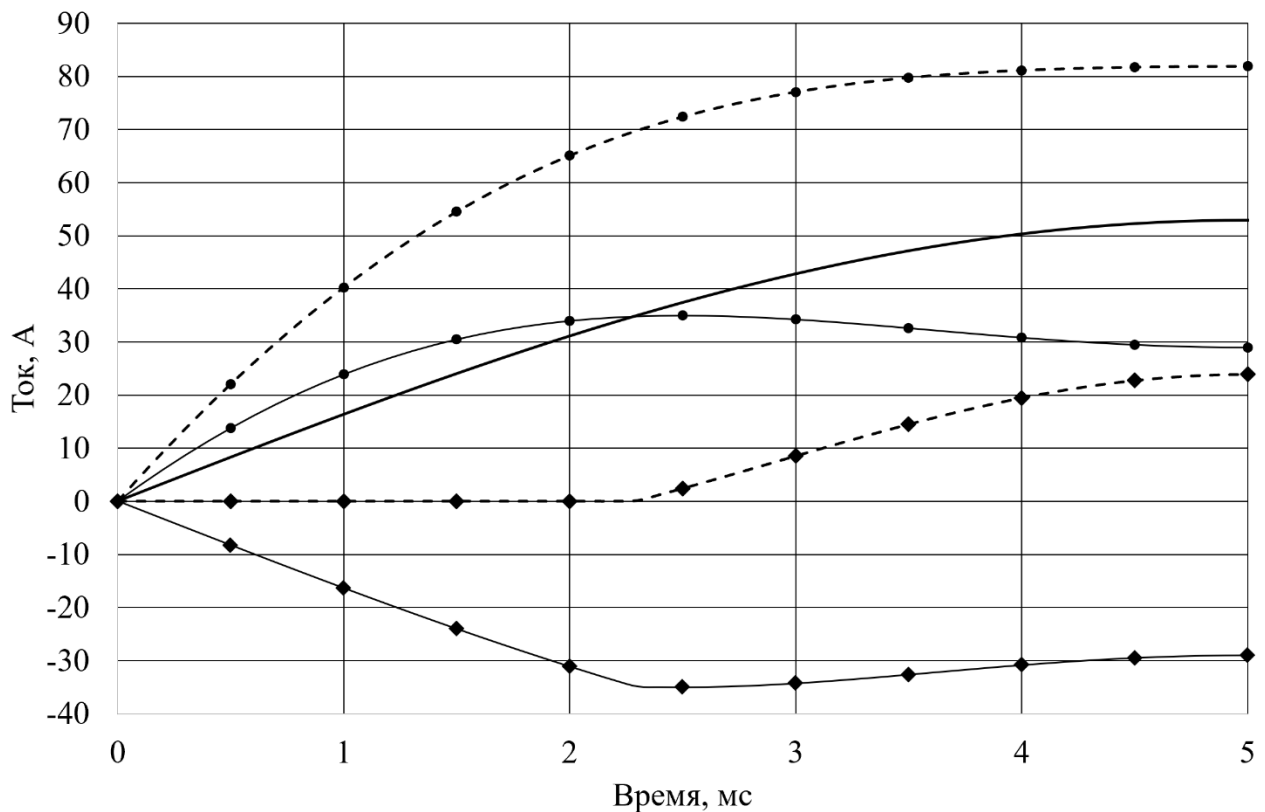


Рисунок 3.4 – Кривые входного тока и его огибающих с одним входным блоком

При работе рассматриваемых входных блоков возможно появление режима разрывного тока. Работа в режиме разрывного тока имеет недостаток, связанный с ухудшением спектрального состава входного тока. Условием, при котором соблюдается режим неразрывного тока, является то, что функция нижней огибающей входного тока $i_{BX S(n=1)}^H(t)$ должна быть больше нуля:

$$i_{BX S(n=1)}^H(t) > 0, \quad (3.12)$$

или с учетом (3.11):

$$I_{m \text{ BX}} \sin(\omega t) - \frac{U_{m \text{ BX}} \sin(\omega t)}{2f_c S(n=1)L_1} \left(1 - \frac{U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} \right) > 0. \quad (3.13)$$

Из этого выражения видно, что переход в режим разрывного тока зависит от частоты коммутации силового транзистора, индуктивности входного реактора, входного тока, входного и выходного напряжения. Из всех перечисленных параметров, система управления может оказывать воздействие только на частоту коммутации силового транзистора при условии, что поддерживается синусоидальность входного тока.

С учетом (3.13) и (3.7) определяем граничное значение частоты переключения силового транзистора, при котором поддерживается режим неразрывного входного тока:

$$\begin{aligned} f_{c \text{ S}(n=1)} &> \frac{U_{m \text{ BX}}}{2I_{m \text{ BX}}L_1} \left(1 - \frac{U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} \right) = \\ &= \frac{\eta U_{m \text{ BX}}^2}{4QL_1} \left(1 - \frac{U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} \right). \end{aligned} \quad (3.14)$$

Из (3.14) определили минимальную частоту переключения транзистора входного блока, выше которой поддерживается режим непрерывного входного тока:

$$f_{\min c \text{ S}(n=1)} = \frac{\eta U_{m \text{ BX}}^2}{4QL_1}. \quad (3.15)$$

3.3 Силовая схема с двумя входными блоками и асинхронным алгоритмом управления

Для рассматриваемого случая огибающие функции быстроменяющейся составляющей входного тока, с учетом параграфа 2.5, определяются на участке $0 \leq \gamma < 0,5$:

$$\begin{cases} i_{\text{BX } p+A(n=2)(0 \leq \gamma < 0,5)}(t) = \frac{u_{\text{BX}}(t)}{4L_1 f_{cA(n=2)}} \left(3 - \frac{2|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{|u_{\text{BX}}(t)|} \right) \\ i_{\text{BX } p-A(n=2)(0 \leq \gamma < 0,5)}(t) = -\frac{u_{\text{BX}}(t)}{4L_1 f_{cA(n=2)}} \left(3 - \frac{2|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{|u_{\text{BX}}(t)|} \right)' \end{cases} \quad (3.16)$$

и на участке $0,5 \leq \gamma \leq 1$:

$$\begin{cases} i_{\text{BX } p+A(n=2)(0,5 \leq \gamma \leq 1)}(t) = \frac{u_{\text{BX}}(t)}{4L_1 f_{cA(n=2)}} \left(1 - \frac{2|u_{\text{BX}}(t)|}{U_{\text{outs}}} \right) \\ i_{\text{BX } p-A(n=2)(0,5 \leq \gamma \leq 1)}(t) = -\frac{u_{\text{BX}}(t)}{4L_1 f_{cA(n=2)}} \left(1 - \frac{2|u_{\text{BX}}(t)|}{U_{\text{outs}}} \right)' \end{cases} \quad (3.17)$$

Из (2.4) определили зависимость текущего времени от коэффициента заполнения:

$$t(\gamma) = \frac{\arcsin\left(\frac{(1-\gamma)U_{\text{outs}}}{\sqrt{2}U_{\text{BX}}}\right)}{\omega}. \quad (3.18)$$

После подстановки в (3.22) коэффициентов заполнения, равными $\gamma = 1, 0,5$ и 0 , при которых амплитуда пульсаций входного тока равна нулю, нашли:

$$t(\gamma = 0) = \frac{\arcsin\left(\frac{U_{\text{outs}}}{\sqrt{2}U_{\text{BX}}}\right)}{\omega}; \quad (3.19)$$

$$t(\gamma = 0,5) = \frac{\arcsin\left(\frac{U_{outs}}{2\sqrt{2}U_{BX}}\right)}{\omega}; \quad (3.20)$$

$$t(\gamma = 1) = 0. \quad (3.21)$$

С учетом (3.1), (3.5), (3.20) и (3.21) получили выражения для расчета верхней и нижней огибающих функции полного входного тока на участке $0 \leq \gamma < 0,5$:

$$\begin{aligned} & i_{BX A(n=2)(0 \leq \gamma < 0,5)}^B(t) = \\ & = I_{m \text{ BX}} \sin(\omega t) + \frac{U_{m \text{ BX}} \sin(\omega t)}{4L_1 f_{cA(n=2)}} \times \left(3 - \frac{2U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} - \frac{U_{outs}}{U_{m \text{ BX}} |\sin(\omega t)|} \right); \end{aligned} \quad (3.22)$$

$$\begin{aligned} & i_{BX A(n=2)(0 \leq \gamma < 0,5)}^H(t) = \\ & = I_{m \text{ BX}} \sin(\omega t) + \frac{U_{m \text{ BX}} \sin(\omega t)}{4L_1 f_{cA(n=2)}} \left(3 - \frac{2U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} - \frac{U_{outs}}{U_{m \text{ BX}} |\sin(\omega t)|} \right); \end{aligned} \quad (3.23)$$

и на участке $0,5 \leq \gamma < 1$:

$$i_{BX A(n=2)(0,5 \leq \gamma \leq 1)}^B(t) = I_{m \text{ BX}} \sin(\omega t) + \frac{U_{m \text{ BX}} \sin(\omega t)}{4L_1 f_{cA(n=2)}} \left(1 - \frac{2U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} \right); \quad (3.24)$$

$$i_{BX A(n=2)(0,5 \leq \gamma \leq 1)}^H(t) = I_{m \text{ BX}} \sin(\omega t) - \frac{U_{m \text{ BX}} \sin(\omega t)}{4L_1 f_{cA(n=2)}} \left(1 - \frac{2U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} \right). \quad (3.25)$$

На интервале от 0 до $T/4$ входного напряжения при $Q=100$ кВт, $f_c=1500$ Гц, $U_{BX}=2100$ В, $U_{outs}=4200$ В и $L1=10$ мГн на рисунке 3.5 представлены сплошной линией - ток $i_{BX b}(t)$, пунктирными линиями с кругами и квадратами - токи $i_{BX A(n=2)}^B(t)$ и $i_{BX A(n=2)}^H(t)$, сплошными линиями с кругами и квадратами - токи $i_{BX p+A(n=2)}(t)$ и $i_{BX p-A(n=2)}(t)$.

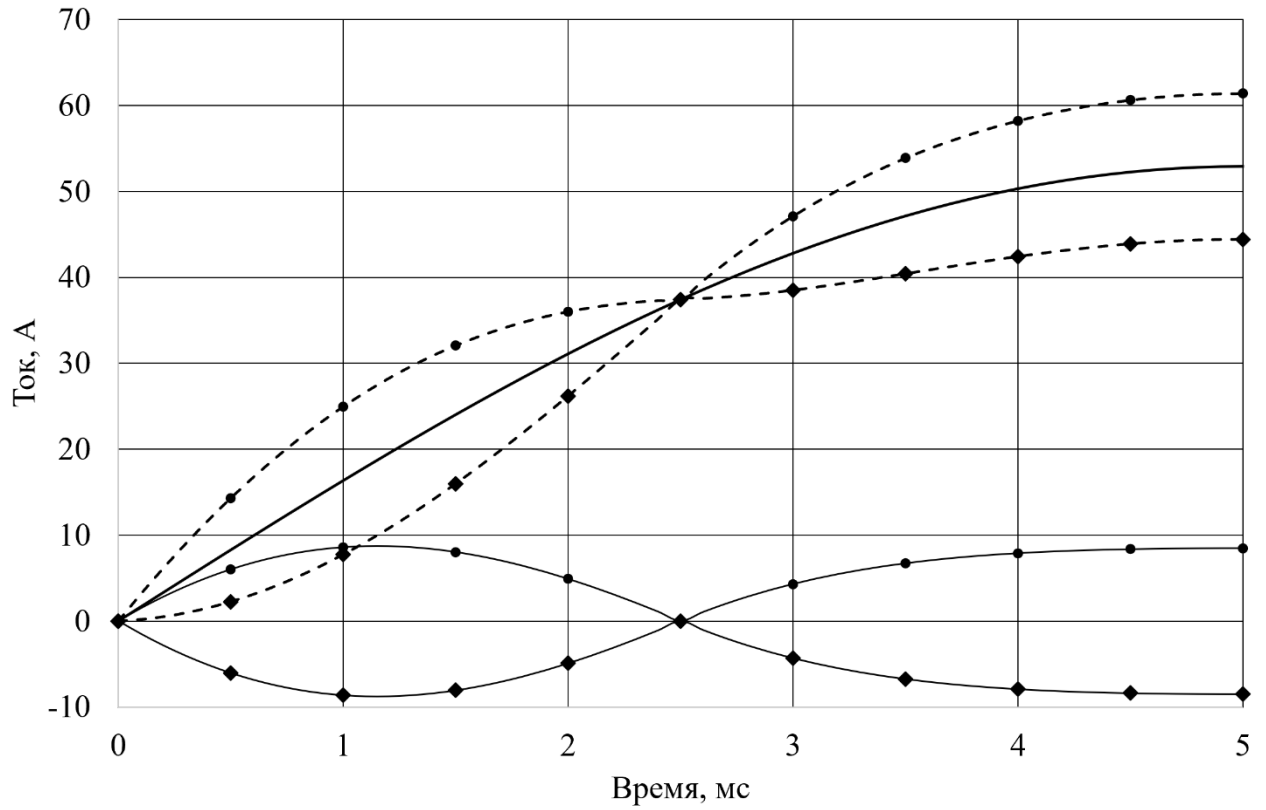


Рисунок 3.5 – Кривые входного тока и его огибающих при двух входных блоках с асинхронным алгоритмом управления

С учетом (3.1), (3.24) и (3.25) найдены условия, при которых соблюдается режим неразрывного тока (т. е. функция нижней огибающей входного тока $i_{\text{BX } A(n=2)}^H(t)$ имеет значения больше нуля) для участка $0 \leq \gamma < 0,5$:

$$I_{m \text{ BX}} \sin(\omega t) + \frac{U_{m \text{ BX}} \sin(\omega t)}{4L_1 f_{cA(n=2)}} \left(3 - \frac{2U_{m \text{ BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{U_{m \text{ BX}} |\sin(\omega t)|} \right) > 0; \quad (3.26)$$

и для участка $0,5 \leq \gamma \leq 1$:

$$I_{m \text{ BX}} \sin(\omega t) - \frac{U_{m \text{ BX}} \sin(\omega t)}{4L_1 f_{cA(n=2)}} \left(1 - \frac{2U_{m \text{ BX}} |\sin(\omega t)|}{U_{\text{outs}}} \right) > 0. \quad (3.27)$$

После подстановки (3.7) в (3.26) и (3.27) определены граничные частоты коммутации силовых транзисторов, при которых отсутствует режим разрывного тока, для участка $0 \leq \gamma < 0,5$:

$$f_{cA(n=2)} > \frac{\eta U_{m \text{ BX}}^2}{8QL_1} \left(3 - \frac{2U_{m \text{ BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{U_{m \text{ BX}} |\sin(\omega t)|} \right), \quad (3.28)$$

и для участка $0,5 \leq \gamma \leq 1$:

$$f_{cA(n=2)} > \frac{\eta U_{m\text{ BX}}^2}{8QL_1} \left(1 - \frac{2U_{m\text{ BX}} |\sin(\omega t)|}{U_{\text{outs}}} \right). \quad (3.29)$$

Из (3.28) и (3.29) определили минимальную частоту коммутации транзисторов входных блоков, выше которой поддерживается режим непрерывного входного тока:

$$f_{\min cA(n=2)} = \frac{\eta U_{m\text{ BX}}^2}{8QL_1} \quad (3.30)$$

3.4 Силовая схема с четырьмя входными блоками и асинхронным алгоритмом управления

Для рассматриваемого случая огибающие функции быстроменяющейся составляющей входного тока с учетом параграфа 2.6 определяются для участка $0 \leq \gamma < 0,25$:

$$\begin{cases} i_{\text{BX } p+A(n=4)(0 \leq \gamma < 0,25)}(t) = \frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(7 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{|u_{\text{BX}}(t)|} \right) \\ i_{\text{BX } p-A(n=4)(0 \leq \gamma < 0,25)}(t) = -\frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(7 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{|u_{\text{BX}}(t)|} \right)' \end{cases}$$

$$\begin{cases} i_{\text{BX } p+A(n=4)(0 \leq \gamma < 0,25)}(t) = \frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(7 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{|u_{\text{BX}}(t)|} \right) \\ i_{\text{BX } p-A(n=4)(0 \leq \gamma < 0,25)}(t) = -\frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(7 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{|u_{\text{BX}}(t)|} \right)' \end{cases} \quad (3.31)$$

для участка $0,25 \leq \gamma < 0,5$:

$$\begin{cases} i_{\text{BX } p+A(n=4)(0,25 \leq \gamma < 0,5)}(t) = \frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(5 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{2|u_{\text{BX}}(t)|} \right) \\ i_{\text{BX } p-A(n=4)(0,25 \leq \gamma < 0,5)}(t) = -\frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(5 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{2|u_{\text{BX}}(t)|} \right)' \end{cases} \quad (3.32)$$

для участка $0,5 \leq \gamma < 0,75$:

$$\begin{cases} i_{\text{BX } p+A(n=4)(0,5 \leq \gamma < 0,75)}(t) = \frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(3 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{2|u_{\text{BX}}(t)|} \right) \\ i_{\text{BX } p-A(n=4)(0,5 \leq \gamma < 0,75)}(t) = -\frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(3 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{2|u_{\text{BX}}(t)|} \right) \end{cases} \quad (3.33)$$

для участка $0,75 \leq \gamma \leq 1$:

$$\begin{cases} i_{\text{BX } p+A(n=4)(0,75 \leq \gamma \leq 1)}(t) = \frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(1 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} \right) \\ i_{\text{BX } p-A(n=4)(0,75 \leq \gamma \leq 1)}(t) = -\frac{u_{\text{BX}}(t)}{8L_1 f_{cA(n=4)}} \left(1 - \frac{4|u_{\text{BX}}(t)|}{U_{\text{outs}}} \right) \end{cases} \quad (3.34)$$

После подстановки в (3.18) коэффициентов заполнения, равных $\gamma = 1, 0,75, 0,5, 0,25$ и 0 , при которых амплитуда пульсаций входного равна нулю, определили:

$$t(\gamma = 0) = \frac{\arcsin\left(\frac{U_{\text{outs}}}{\sqrt{2}U_{\text{BX}}}\right)}{\omega}; \quad (3.35)$$

$$t(\gamma = 0,25) = \frac{\arcsin\left(\frac{3U_{\text{outs}}}{4\sqrt{2}U_{\text{BX}}}\right)}{\omega}; \quad (3.36)$$

$$t(\gamma = 0,5) = \frac{\arcsin\left(\frac{U_{\text{outs}}}{2\sqrt{2}U_{\text{BX}}}\right)}{\omega}; \quad (3.37)$$

$$t(\gamma = 0,75) = \frac{\arcsin\left(\frac{U_{\text{outs}}}{4\sqrt{2}U_{\text{BX}}}\right)}{\omega}; \quad (3.38)$$

$$t(\gamma = 1) = 0. \quad (3.39)$$

С учетом (3.1), (3.5), (3.31) - (3.34) получили выражения для расчета верхней и нижней огибающих функции полного входного тока

на участке $0 \leq \gamma < 0,25$:

$$\begin{aligned} & i_{\text{BX } A(n=4)(0 \leq \gamma < 0,25)}^{\text{B}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) + \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \left(7 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{U_{\text{m BX}} |\sin(\omega t)|} \right); \end{aligned} \quad (3.40)$$

$$\begin{aligned} & i_{\text{BX } A(n=4)(0 \leq \gamma < 0,25)}^{\text{H}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) - \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \left(7 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{U_{\text{m BX}} |\sin(\omega t)|} \right), \end{aligned} \quad (3.41)$$

на участке $0,25 \leq \gamma < 0,5$:

$$\begin{aligned} & i_{\text{BX } A(n=4)(0,25 \leq \gamma < 0,5)}^{\text{B}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) + \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \left(5 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{2U_{\text{m BX}} |\sin(\omega t)|} \right); \end{aligned} \quad (3.42)$$

$$\begin{aligned} & i_{\text{BX } A(n=4)(0,25 \leq \gamma < 0,5)}^{\text{H}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) - \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \left(5 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{3U_{\text{outs}}}{2U_{\text{m BX}} |\sin(\omega t)|} \right), \end{aligned} \quad (3.43)$$

на участке $0,5 \leq \gamma < 0,75$:

$$\begin{aligned} & i_{\text{BX } A(n=4)(0,5 \leq \gamma < 0,75)}^{\text{B}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) + \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \times \left(3 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{2U_{\text{m BX}} |\sin(\omega t)|} \right); \end{aligned} \quad (3.44)$$

$$\begin{aligned} & i_{\text{BX } A(n=4)(0,5 \leq \gamma < 0,75)}^{\text{H}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) - \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \times \left(3 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} - \frac{U_{\text{outs}}}{2U_{\text{m BX}} |\sin(\omega t)|} \right), \end{aligned} \quad (3.45)$$

на участке $0,75 \leq \gamma < 1$:

$$\begin{aligned} & i_{\text{BX } A(n=4)(0,75 \leq \gamma < 1)}^{\text{B}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) + \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \left(1 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} \right); \end{aligned} \quad (3.46)$$

$$\begin{aligned} & i_{\text{BX } A(n=4)(0,75 \leq \gamma < 1)}^{\text{H}}(t) = \\ & = I_{\text{m BX}} \sin(\omega t) - \frac{U_{\text{m BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \left(1 - \frac{4U_{\text{m BX}} |\sin(\omega t)|}{U_{\text{outs}}} \right). \end{aligned} \quad (3.47)$$

На интервале от 0 до $T/4$ сетевого напряжения при $Q=100$ кВт, $f_c=1500$ Гц, $U_{BX}=2100$ В, $U_{outs}=4200$ В и $L_1=10$ мГн на рисунке 3.6 представлены сплошной линией - ток $i_{BXb}(t)$, пунктирными линиями с кругами и квадратами – токи $i_{BXA(n=4)}^B(t)$, $i_{BXA(n=4)}^H(t)$ сплошными линиями с кругами и квадратами – токи $i_{BXp+A(n=4)}(t)$ и $i_{BXp-A(n=4)}(t)$.

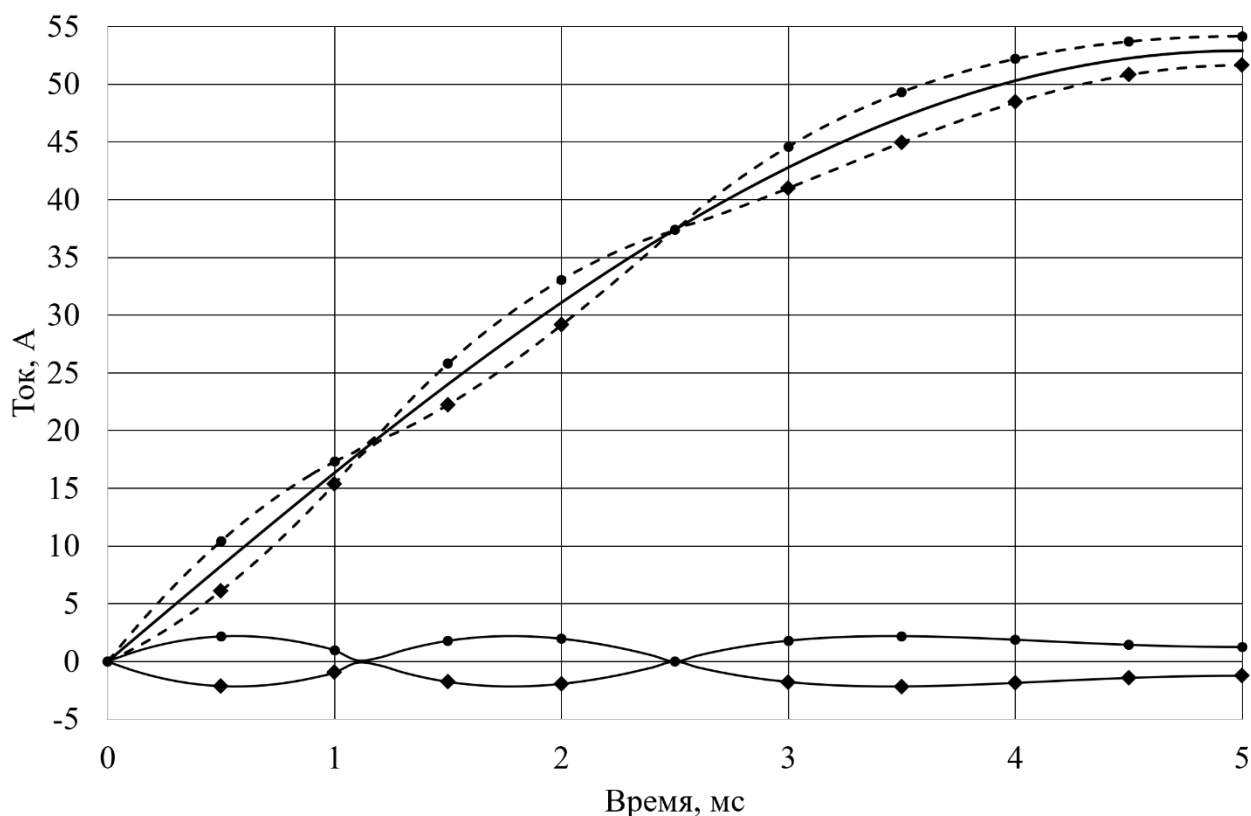


Рисунок 3.6 – Кривые входного тока и его огибающих при четырех входных блоках с асинхронным алгоритмом управления

С учетом (3.1), (3.41), (3.43), (3.45) и (3.47) найдены условия, при которых соблюдается режим неразрывного входного тока (т. е. функция нижней огибающей входного тока $i_{BXA(n=4)}^H(t)$ имеет значения больше нуля) для участка $0 \leq \gamma < 0,25$:

$$I_{m \text{ BX}} \sin(\omega t) - \frac{U_{m \text{ BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \cdot \left(7 - \frac{4U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} - \frac{3U_{outs}}{U_{m \text{ BX}} |\sin(\omega t)|} \right) > 0, \quad (3.48)$$

для участка $0,25 \leq \gamma < 0,5$:

$$I_{m \text{ BX}} \sin(\omega t) - \frac{U_{m \text{ BX}} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \cdot \left(5 - \frac{4U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} - \frac{3U_{outs}}{2U_{m \text{ BX}} |\sin(\omega t)|} \right) > 0, \quad (3.49)$$

для участка $0,5 \leq \gamma < 0,75$:

$$I_{m_BX} \sin(\omega t) - \frac{U_{m_BX} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \cdot \left(3 - \frac{4U_{m_BX} |\sin(\omega t)|}{U_{outs}} - \frac{U_{outs}}{2U_{m_BX} |\sin(\omega t)|} \right) > 0, \quad (3.50)$$

и для участка $0,75 \leq \gamma \leq 1$:

$$I_{m_BX} \sin(\omega t) - \frac{U_{m_BX} \sin(\omega t)}{8L_1 f_{cA(n=4)}} \cdot \left(1 - \frac{4U_{m_BX} |\sin(\omega t)|}{U_{outs}} \right) > 0. \quad (3.51)$$

После подстановки (3.7) в (3.52) - (3.55) определены граничные частоты коммутации силовых транзисторов, которые соответствуют режиму непрерывного входного тока, для участка $0 \leq \gamma < 0,25$:

$$f_{cA(n=4)} > \frac{\eta U_{m_BX}^2}{16QL_1} \left(7 - \frac{4U_{m_BX} |\sin(\omega t)|}{U_{outs}} - \frac{3U_{outs}}{U_{m_BX} |\sin(\omega t)|} \right), \quad (3.52)$$

для участка $0,25 \leq \gamma < 0,5$:

$$f_{cA(n=4)} > \frac{\eta U_{m_BX}^2}{16QL_1} \left(5 - \frac{4U_{m_BX} |\sin(\omega t)|}{U_{outs}} - \frac{3U_{outs}}{2U_{m_BX} |\sin(\omega t)|} \right), \quad (3.53)$$

для участка $0,5 \leq \gamma < 0,75$:

$$f_{cA(n=4)} > \frac{\eta U_{m_BX}^2}{16QL_1} \left(3 - \frac{4U_{m_BX} |\sin(\omega t)|}{U_{outs}} - \frac{U_{outs}}{2U_{m_BX} |\sin(\omega t)|} \right), \quad (3.54)$$

и для участка $0,75 \leq \gamma \leq 1$:

$$f_{cA(n=4)} > \frac{\eta U_{m_BX}^2}{16QL_1} \left(1 - \frac{4U_{m_BX} |\sin(\omega t)|}{U_{outs}} \right). \quad (3.55)$$

Из (3.52) – (3.55) определили минимальную частоту коммутации транзисторов входных блоков, выше которой поддерживается режим непрерывного входного тока:

$$f_{\min cA(n=4)} = \frac{\eta U_{m_BX}^2}{16QL_1}. \quad (3.56)$$

В общем случае, для силовой схемы, которая содержит N входных блоков, минимальная частота коммутации транзисторов, выше которой поддерживается режим непрерывного входного тока, определяется как:

$$f_{\min c} = \frac{\eta U_{m \text{ вх}}^2}{4NQL_1} \quad (3.57)$$

3.5 Мощность динамических потерь в транзисторах и диодах в режиме повышения качества входного переменного тока

С целью улучшения гармонического состава входного тока рассматриваемого ВП необходимо иметь малую разницу между верхней и нижней огибающими входного тока, принято допущение:

$$i_{\text{вх} S(n=1)}^B(t) = i_{\text{вх} S(n=1)}^H(t) = i_{\text{вх} b}(t).$$

Кривая тока, протекающего через транзистор в ВП с одним входным блоком и синхронным алгоритмом управления представлена на рисунке 3.7.

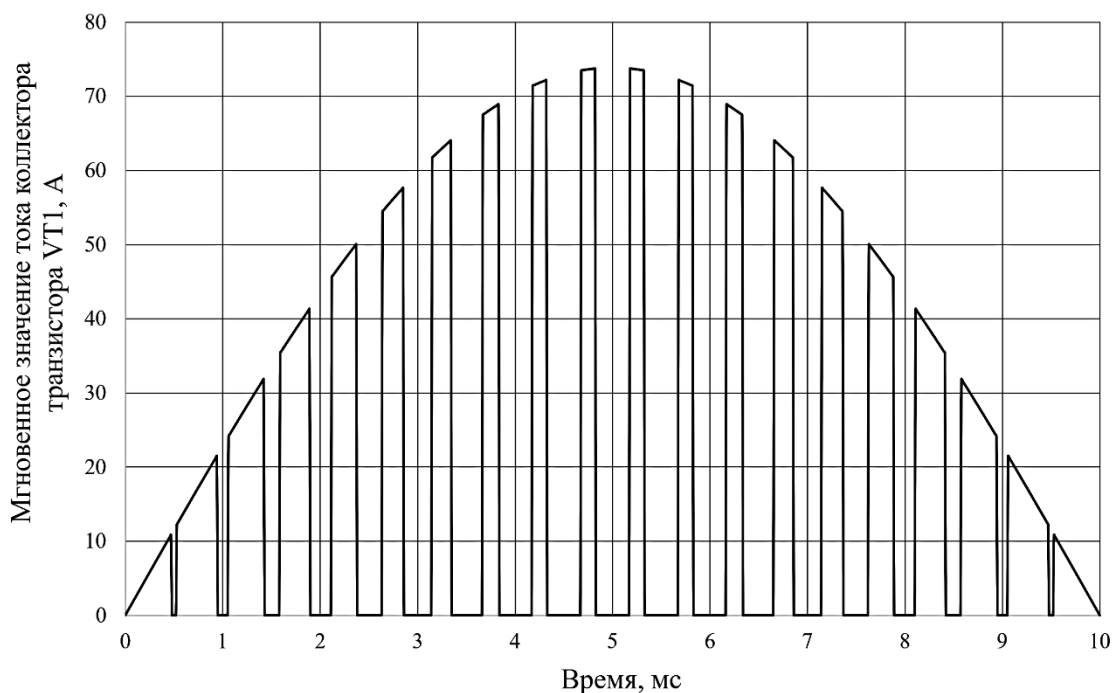


Рисунок 3.7 – Кривая тока, протекающего через транзистор в ВП с одним входным блоком и синхронным алгоритмом управления

Кривая напряжения коллектор-эмиттер транзистора в ВП с одним входным блоком и синхронным алгоритмом управления приведена на рисунке 3.8.

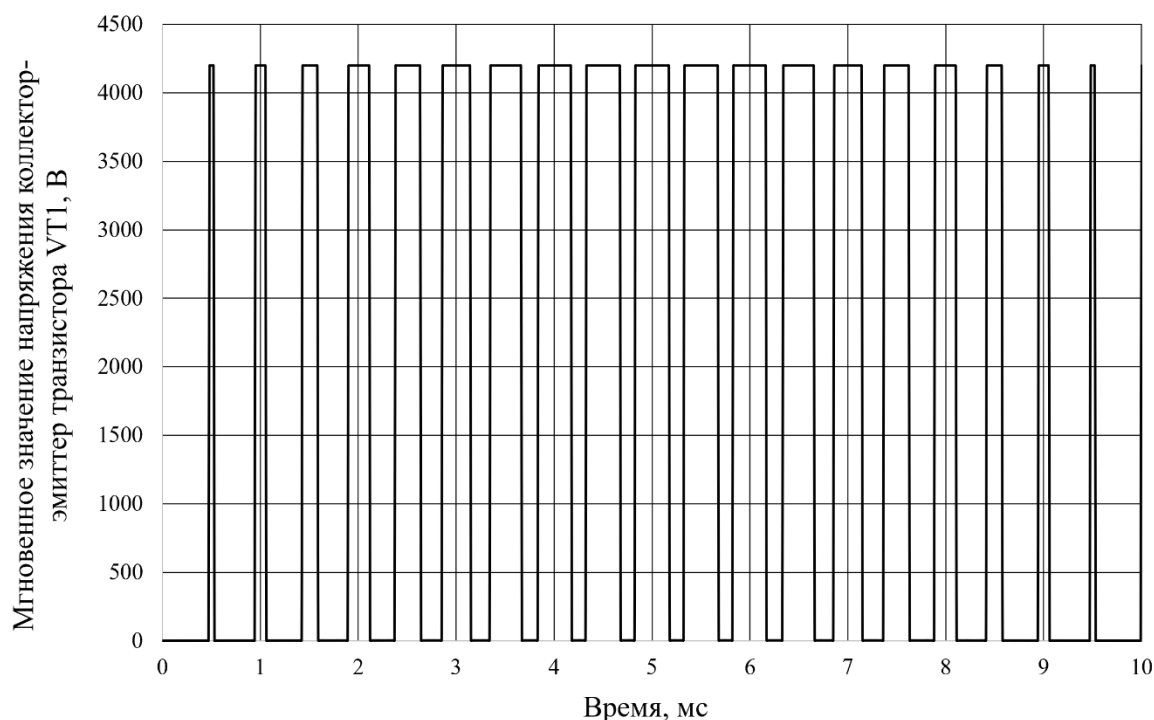


Рисунок 3.8 – Кривая напряжения коллектор-эмиттер транзистора VT1 в ВП с одним входным блоком и синхронным алгоритмом управления

С учетом исследований, проведенных в главе 2, мощность динамических потерь в транзисторах и диодах в ВП, содержащем N входных блоков с любым типом алгоритма управления, определяются как:

$$P_{SUM(n=N)} = \frac{NU_{outs}}{T_c V_{CC}} \int_0^{T_n} (E_{on\ VT}(|i_{bx}(t_j)|, V_{CC\ VT}) +$$

$$+ E_{off\ VT}(|i_{bx}(t_m)|, V_{CC\ VT}) + E_{off\ VD}(|i_{bx}(t_j)|, V_{CC\ VD})) dt,$$

где $E_{on\ VT}(|i_{bx}(t_j)|, V_{CC\ VT})$ – энергия потерь в выбранном типе транзистора при справочном значении напряжения $V_{CC\ VT}$ и входном токе по модулю в момент времени t_j при замыкании прибора;

$E_{off\ VT}(|i_{bx}(t_m)|, V_{CC\ VT})$ – энергия потерь в выбранном типе транзистора при справочном значении напряжения $V_{CC\ VT}$ и входном токе по модулю в момент времени t_m при размыкании прибора;

$E_{\text{off } VD}(|i_{\text{BX}}(t_j)|, V_{\text{CC}} - V_T)$ – энергия потерь в выбранном типе диода при справочном значении напряжения $V_{\text{CC}} - V_T$ и входном токе по модулю в момент времени t_j при замыкании прибора;

$j = 1, 2, \dots J$ – номер момента времени замыкания транзистора, при этом $J \approx T \cdot f_c$;

$m = 1, 2, \dots M$ – номер момента времени замыкания транзистора, при этом $M \approx T \cdot f_c$.

Для упрощения расчета выражения (3.58), рассмотрены возможные способы замены решетчатых функций $E_{\text{on } VT}(|i_{\text{BX}}(t_j)|, V_{\text{CC}} - V_T)$, $E_{\text{off } VT}(|i_{\text{BX}}(t_m)|, V_{\text{CC}} - V_T)$, $E_{\text{off } VD}(|i_{\text{BX}}(t_j)|, V_{\text{CC}} - V_T)$ на непрерывные.

Приняты следующие допущения:

- ввиду высокой частоты коммутации силовых транзисторов f_c , форма входного тока представляет собой гладкую синусоиду, а разница между верхней и нижней огибающими входного тока стремится к нулю, т.е. пульсации во входном токе пренебрежимо малы;

- с учетом периодичности функции входного тока, расчет ведется на четверти периода сетевого напряжения T_n ;

- функция вида $I_{m \text{ BX}} \sin(\omega t)$ на участке кривой от 0 до $\frac{T_n}{4}$ равна функции $I_{m \text{ BX}} |\sin(\omega t)|$;

- функции зависимостей энергий потерь $E_{\text{on } VT}(i_{\text{BX}})$, $E_{\text{off } VT}(i_{\text{BX}})$ и $E_{\text{off } VD}(i_{\text{BX}})$ линейны в диапазоне от 0 до $I_{m \text{ BX}}$;

- частота f_c ШИМ транзистора кратна частоте f сетевого тока.

Мощность динамических потерь при включении транзистора ВП с одним входным блоком и синхронным режимом работы, в соответствии с (3.58) вычисляется по следующему выражению:

$$P_{VTon S(n=1)} = \frac{U_{\text{outs}}}{T_n V_{\text{CC}}} \int_0^{T_n} (E_{\text{on } VT}(|i_{\text{BX}}(t_j)|, V_{\text{CC}} - V_T) dt. \quad (3.59)$$

В случае аппроксимации входного тока ВП амплитудно-импульсно модулированной функцией с разбиением на интервале времени от 0 до $\frac{T_n}{4}$ на К участков, с равным шагом и амплитудой, равной срединному значению функции $I_{m \text{ вх}} \sin(\omega t)$ на этих участках (рисунке 3.9), выражение (3.59) принимает вид:

$$\begin{aligned}
 P_{VTon S(n=1)} &= \frac{f_c 4U_{outs}}{T_n V_{CC}} \left(\int_0^{\frac{T_n}{4K}} E_{on \text{ вТ}} \left(i_{\text{вх}} \left(\frac{T_n}{8K} \right), V_{CC \text{ вТ}} \right) dt + \right. \\
 &\quad + \int_{\frac{T_n}{4K}}^{\frac{T_n}{2K}} E_{on \text{ вТ}} \left(i_{\text{вх}} \left(\frac{3T_n}{8K} \right), V_{CC \text{ вТ}} \right) dt + \dots \\
 &\quad \left. \dots + \int_{\frac{T_n(K-1)}{4K}}^{\frac{T_n}{4}} E_{on \text{ вТ}} \left(i_{\text{вх}} \left(\frac{T_n(2K-1)}{8K} \right), V_{CC \text{ вТ}} \right) dt \right) = \\
 &= \frac{f_c 4U_{outs}}{T_n V_{CC}} \sum_{l=1}^K \int_{\frac{T_n(l-1)}{4K}}^{\frac{lT_n}{4K}} E_{on \text{ вТ}} \left(i_{\text{вх}} \left(\frac{T_n}{8K} (2l-1) \right), V_{CC \text{ вТ}} \right) dt,
 \end{aligned} \tag{3.60}$$

где $l=1, 2 \dots K$ – номер участка разбиения четверти периода синусоидального входного тока.

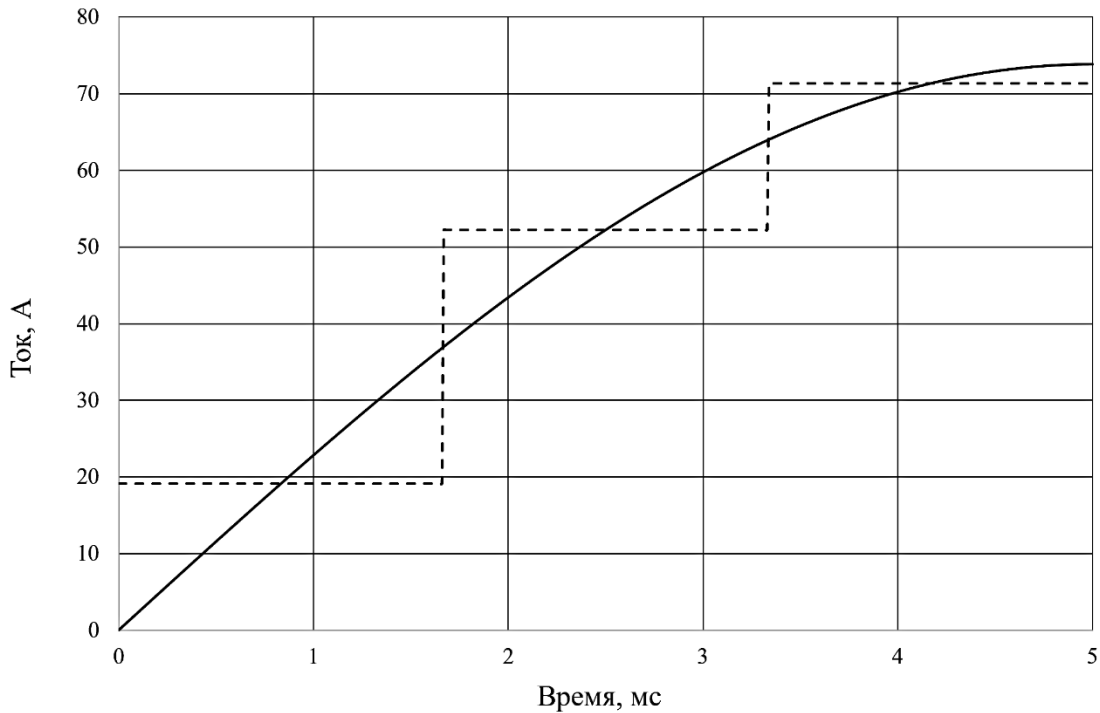


Рисунок 3.9 – Амплитудно-импульсная модулированная функция

С учетом принятого четвертого допущения выражение (3.60) принимает следующий вид:

$$P_{VTon S(n=1)} = \frac{f_c U_{outs}}{V_{CC}} \left(d_{65VTon} + \frac{c_{65VTon}}{K} \sum_{l=1}^K i_{BX} \left(\frac{T_n}{8K} (2l - 1) \right) \right) \quad (3.61)$$

где c_{65VTon} и d_{65VTon} - постоянные величины, полученные при линеаризации характеристики $E_{on VT}(i_{BX}(t))$ транзистора вблизи значения рабочего тока.

При выборе $K=1$ мощность динамических потерь при включении транзистора определяется как:

$$P_{VTon S(n=1)} = \frac{f_c U_{outs}}{V_{CC}} \cdot (d_{65VTon} + c_{65VTon} \cdot I_{cp BX}), \quad (3.62)$$

или:

$$P_{VTon S(n=1)} = \frac{f_c U_{outs}}{V_{CC}} \cdot (d_{65VTon} + c_{65VTon} \cdot \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}) \quad (3.63)$$

где $I_{cp BX}$ - среднее значение входного тока за половину периода сетевого напряжения (средневыпрямленное значение).

Результаты вычислений мощности динамических потерь при включении транзистора типа FZ200R65KF1 ($d_{65VTon} = 0,150$, $c_{65VTon} = 0,0072$) при выходной мощности ВП, равной 25 кВА, 50 кВА, 75 кВА и 100 кВА, действующем входном напряжении 1560 В, 2120 В, 2800 В и частоте коммутации транзистора $f_c=2000$ Гц, полученных из (3.61) при K , равному 3 и 5, из (3.63) и компьютерного моделирования в программе Matlab Simulink, приведены в таблице 3.1,

где $P_{VTon S(n=1)1}$ - мощность динамических потерь при включении транзистора, рассчитанная при помощи выражения (3.63);

$P_{VTon S(n=1)3}$ и $P_{VTon S(n=1)5}$ - мощность динамических потерь при включении транзистора, рассчитанные при помощи выражения (3.61) для K , равному 3 и 5;

$P_{VTon S(n=1)M}$ - мощность динамических потерь при включении транзистора, рассчитанная посредством компьютерного моделирования;

$$\delta_1 = \left| 1 - \frac{P_{VTon S(n=1)1}}{P_{VTon S(n=1)M}} \right| \cdot 100\% ; \quad \delta_3 = \left| 1 - \frac{P_{VTon S(n=1)3}}{P_{VTon S(n=1)M}} \right| \cdot 100\% \quad \text{и}$$

$$\delta_5 = \left| 1 - \frac{P_{VTon S(n=1)5}}{P_{VTon S(n=1)M}} \right| \cdot 100\% \quad - \quad \text{относительные погрешности вычисления}$$

мощности динамических потерь при включении транзистора относительно результатов компьютерного моделирования.

Таблица 3.1 – Результаты вычисления и компьютерного моделирования динамических потерь при включении транзистора

Q, кВт	U _{вх} , В	P _{VTon S(n=1)1} , Вт	P _{VTon S(n=1)3} , Вт	P _{VTon S(n=1)5} , Вт	P _{VTon S(n=1)M} , Вт	δ ₁ , %	δ ₃ , %	δ ₅ , %
25	1560	619,2	622,4	620,4	619,6	0,060	0,456	0,135
	2120	548,1	550,5	549,0	548,4	0,052	0,377	0,109
	2800	500,0	501,8	500,7	500,2	0,040	0,316	0,094
50	1560	888,5	894,9	890,9	889,2	0,083	0,636	0,188
	2120	746,2	750,9	748,0	746,8	0,077	0,553	0,161
	2800	650,0	653,6	651,3	650,4	0,062	0,486	0,145
75	1560	1158,0	1167,0	1161,0	1159,0	0,086	0,690	0,173
	2120	944,3	951,4	947,0	945,2	0,091	0,655	0,191
	2800	800,0	805,3	802,0	800,6	0,075	0,592	0,177
100	1560	1427,0	1440,0	1432,0	1428,0	0,070	0,840	0,280
	2120	1142,0	1152,0	1146,0	1144,0	0,175	0,699	0,175
	2800	950,0	957,1	952,7	950,8	0,084	0,665	0,198

Результаты, представленные в таблице 3.1, показывают, что относительная погрешность вычисления мощности динамических потерь при включении транзистора блока входного с использованием (3.61) при K=3 не превышает 0,84 % и при K=5 не превышает 0,28 %, а с использованием (3.63) не превышает значения 0,175%. Таким образом, расчет по (3.63) обеспечивает достаточную инженерную точность.

Аналогичным образом, получено выражение для расчета мощности динамических потерь при выключении транзистора с одним входным преобразователем и синхронным алгоритмом управления:

$$P_{VToff\ S(n=1)} = \frac{f_c U_{outs}}{V_{CC}} \left(d_{65VToff} + c_{65VToff} \cdot \frac{0,9 \cdot Q}{\eta \cdot U_{BX}} \right) \quad (3.64)$$

где $c_{65VToff}$ и $d_{65VToff}$ - постоянные величины, полученные при линеаризации характеристики $E_{offVT}(i_{BX}(t))$ транзистора вблизи значения рабочего тока.

При этом мощность динамических потерь при выключении диода будут определяться выражением:

$$P_{VDoff\ S(n=1)} = \frac{f_c U_{outs}}{V_{CC}} \left(d_{65VDoff} + c_{65VDoff} \cdot \frac{0,9 \cdot Q}{\eta \cdot U_{BX}} \right) \quad (3.65)$$

где $c_{65VDoff}$ и $d_{65VDoff}$ - постоянные величины, полученные при линеаризации характеристики $E_{offVD}(i_{BX}(t))$ диода вблизи значения рабочего тока.

С учетом (3.63) – (3.65) суммарная мощность динамических потерь в транзисторе и диоде в ВП с одним входным блоком и синхронным алгоритмом управления вычисляется как:

$$P_{SUM\ S(n=1)} = \frac{f_c U_{outs}}{V_{CC}} (d_{65VTon} + d_{65VToff} + d_{65VDoff} + \\ + \frac{0,9 \cdot Q}{\eta \cdot U_{BX}} \times (c_{65VTon} + c_{65VToff} + c_{65VDoff})). \quad (3.66)$$

В ВП с двумя входными блоками и синхронным алгоритмом управления мощность динамических потерь в транзисторе при включении:

$$P_{VTon\ S(n=2)} = \frac{f_c U_{outs}}{2V_{CC}} \cdot (d_{33VTon} + c_{33VTon} \cdot \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.67)$$

при выключении:

$$P_{VToff\ S(n=2)} = \frac{f_c U_{outs}}{2V_{CC}} \cdot (d_{33VToff} + c_{33VToff} \cdot \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.68)$$

в диоде при выключении:

$$P_{VDoff\ S(n=2)} = \frac{f_c U_{outs}}{2V_{CC}} \cdot (d_{33VDoff} + c_{33VDoff} \cdot \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}). \quad (3.69)$$

С учетом (3.67) – (3.69) суммарная мощность динамических потерь в транзисторах и диодах ВП с двумя входными блоками и синхронным алгоритмом управления определяется как:

$$P_{SUM S(n=2)} = \frac{f_c U_{outs}}{V_{CC}} (d_{33VTon} + d_{33VToff} + d_{33VDoft} + \frac{0,9Q}{\eta U_{BX}} \times (c_{33VTon} + c_{33VToff} + c_{33VDoft})). \quad (3.70)$$

В ВП с четырьмя входными блоками и синхронным алгоритмом управления мощность динамических потерь в транзисторе при включении:

$$P_{VTon S(n=4)} = \frac{f_c U_{outs}}{4V_{CC}} \cdot (d_{17VTon} + c_{17VTon} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.71)$$

при выключении:

$$P_{VToff S(n=4)} = \frac{f_c U_{outs}}{4V_{CC}} \cdot (d_{17VToff} + c_{17VToff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.72)$$

в диоде при выключении:

$$P_{VDoft S(n=4)} = \frac{f_c U_{outs}}{4V_{CC}} \cdot (d_{17VDoft} + c_{17VDoft} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}). \quad (3.73)$$

С учетом (3.71) – (3.73) суммарная мощность динамических потерь в транзисторах и диодах ВП с четырьмя входными блоками и синхронным алгоритмом управления вычисляется как:

$$P_{SUM S(n=4)} = \frac{f_c U_{outs}}{V_{CC}} d_{17VTon} + d_{17VToff} + d_{17VDoft} + \frac{0,9Q}{\eta U_{BX}} \times (c_{17VTon} + c_{17VToff} + c_{17VDoft}). \quad (3.74)$$

В ВП с N-входными блоками и синхронным алгоритмом управления мощность динамических потерь в транзисторе при включении:

$$P_{VTon S(n=N)} = \frac{f_c U_{outs}}{NV_{CC}} \cdot (d_{VTon} + c_{VTon} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.75)$$

при выключении:

$$P_{VToff S(n=N)} = \frac{f_c U_{outs}}{NV_{CC}} \cdot (d_{VToff} + c_{VToff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.76)$$

в диоде при выключении:

$$P_{VDoff\ S(n=N)} = \frac{f_c U_{outs}}{N V_{CC}} \cdot (d_{VDoff} + c_{VDoff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}). \quad (3.77)$$

С учетом (3.75) – (3.77) суммарная мощность динамических потерь в транзисторах и диодах ВП с N–входными блоками и синхронным алгоритмом управления определяется как:

$$P_{SUM\ S(n=N)} = \frac{f_c U_{outs}}{V_{CC}} (d_{VTon} + d_{VToff} + d_{VDoff} + \\ + \frac{0,9Q}{\eta U_{BX}} (c_{VTon} + c_{VToff} + c_{VDoff})). \quad (3.78)$$

В ВП с двумя входными блоками и асинхронным алгоритмом управления мощность динамических потерь в транзисторе при включении:

$$P_{VTon\ A(n=2)} = \frac{f_c U_{outs}}{2V_{CC}} \cdot (d_{33VTon} + c_{33VTon} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.79)$$

при выключении:

$$P_{VToff\ A(n=2)} = \frac{f_c U_{outs}}{2V_{CC}} \cdot (d_{33VToff} + c_{33VToff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.80)$$

в диоде при выключении:

$$P_{VDoff\ A(n=2)} = \frac{f_c U_{outs}}{2V_{CC}} \cdot (d_{33VDoff} + c_{33VDoff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}). \quad (3.81)$$

С учетом (3.79) – (3.81) суммарная мощность динамических потерь в транзисторах и диодах ВП с двумя входными блоками и асинхронным алгоритмом управления вычисляется как:

$$P_{SUM\ A(n=2)} = \frac{f_c U_{outs}}{V_{CC}} (d_{33VTon} + d_{33VToff} + d_{33VDoff} + \\ + \frac{0,9Q}{\eta U_{BX}} (c_{33VTon} + c_{33VToff} + c_{33VDoff})). \quad (3.82)$$

В ВП с четырьмя входными блоками и асинхронным алгоритмом управления мощность динамических потерь в транзисторе при включении:

$$P_{VTon A(n=4)} = \frac{f_c U_{outs}}{4V_{CC}} \cdot (d_{17VTon} + c_{17VTon} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.83)$$

при выключении:

$$P_{VToff A(n=4)} = \frac{f_c U_{outs}}{4V_{CC}} \cdot (d_{17VToff} + c_{17VToff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.84)$$

в диоде при выключении:

$$P_{VDoff S(n=4)} = \frac{f_c U_{outs}}{4V_{CC}} \cdot (d_{17VDoff} + c_{17VDoff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}). \quad (3.85)$$

С учетом (3.83) – (3.85) суммарная мощность динамических потерь в транзисторах и диодах ВП с четырьмя входными блоками и асинхронным алгоритмом управления определяется как:

$$P_{SUM A(n=4)} = \frac{f_c U_{outs}}{V_{CC}} (d_{17VTon} + d_{17VToff} + d_{17VDoff} + \frac{0,9Q}{\eta U_{BX}} \times (c_{17VTon} + c_{17VToff} + c_{17VDoff})). \quad (3.86)$$

В ВП с N – входными блоками и асинхронным алгоритмом управления мощность динамических потерь в транзисторе при включении:

$$P_{VTon A(n=N)} = \frac{f_c U_{outs}}{NV_{CC}} \cdot (d_{VTon} + c_{VTon} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.87)$$

при выключении:

$$P_{VToff A(n=N)} = \frac{f_c U_{outs}}{NV_{CC}} \cdot (d_{VToff} + c_{VToff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}), \quad (3.88)$$

в диоде при выключении:

$$P_{VDoff A(n=N)} = \frac{f_c U_{outs}}{NV_{CC}} \cdot (d_{VDoff} + c_{VDoff} \frac{0,9 \cdot Q}{\eta \cdot U_{BX}}). \quad (3.89)$$

С учетом (3.87) – (3.89) суммарная мощность динамических потерь в транзисторах и диодах ВП с N – входными блоками и асинхронным алгоритмом управления вычисляется как:

$$P_{\text{SUM A}(n=N)} = \frac{f_c U_{\text{outs}}}{V_{\text{CC}}} (d_{\text{VTon}} + d_{\text{VToff}} + d_{\text{VDoff}} + \frac{0,9Q}{\eta U_{\text{BX}}} \times (c_{\text{VTon}} + c_{\text{VToff}} + c_{\text{VDoff}})). \quad (3.90)$$

Как видно из (3.78) и (3.90) тип алгоритма управления напрямую не влияет на мощность динамических потерь в транзисторах и диодах входных блоков ВП. Однако при асинхронном алгоритме управления по сравнению с синхронным при равенстве пульсаций входного тока снижается частота f_c переключения транзисторами и диодами, что существенно оказывает влияние на мощность динамических потерь IGBT приборов.

С целью поддержания режима непрерывного входного тока предложено повышать частоту f_c переключения транзисторов так, чтобы выполнялось условие (3.12). С одной стороны, такое решение увеличивает мощность динамических потерь вследствие повышения частоты f_c . С другой стороны, благодаря присущим для данного случая малым входным токам результирующая мощность динамических потерь не будет превышать номинальных значений и соответственно нагрев силовых полупроводниковых ключей будет штатным.

В таком случае, при повышении частоты f_c переключения транзисторов на уровне, определенном из (3.12), с учетом (3.78) и (3.90) получили выражение для расчета мощности динамических потерь в IGBT приборах входных блоков:

$$P_{\text{SUM } f_{c \min}(n=N)} = \frac{\eta U_{\text{BX}}^2}{2NQL_1} \frac{U_{\text{outs}}}{V_{\text{CC}}} (d_{\text{VTon}} + d_{\text{VToff}} + d_{\text{VDoff}} + \frac{0,9Q}{\eta U_{\text{BX}}} (c_{\text{VTon}} + c_{\text{VToff}} + c_{\text{VDoff}})). \quad (3.91)$$

3.6 Мощность статических потерь в транзисторах и диодах в режиме повышения качества входного переменного тока

Кривая падения напряжения на коллектор-эмиттере транзистора VT1 схемы с одним входным блоком и синхронным алгоритмом управления представлена на рисунке 3.10.

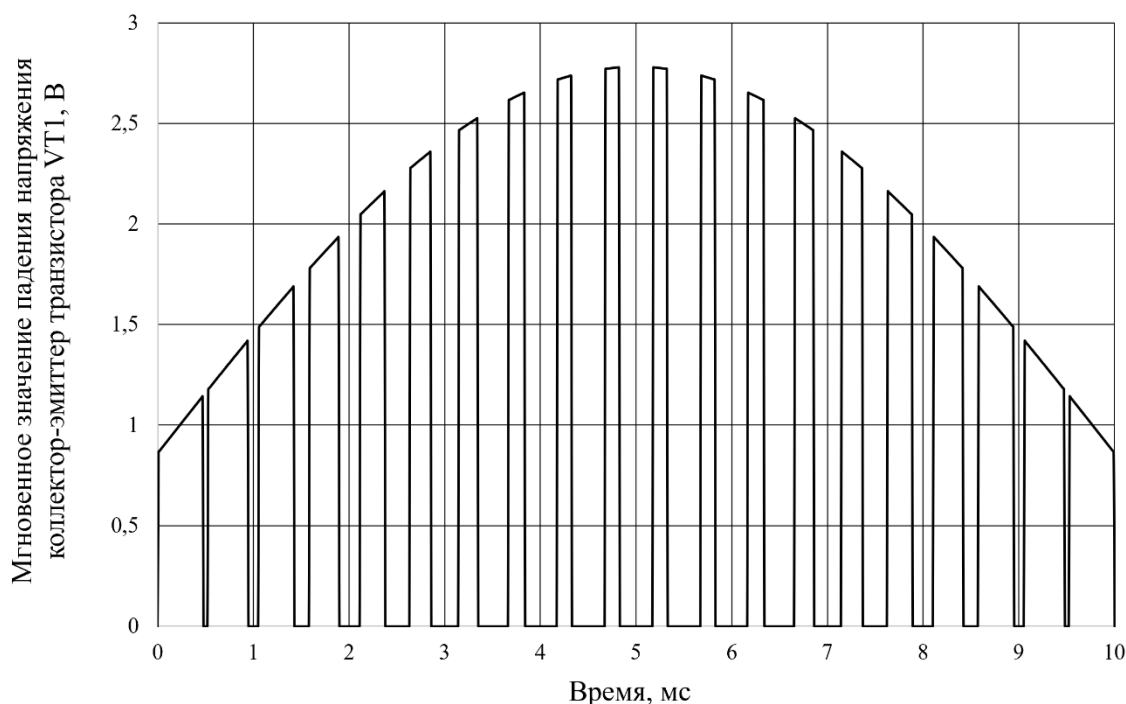


Рисунок 3.10 – Кривая падения напряжения на коллектор-эмиттере транзистора ВП с одним входным блоком и синхронным алгоритмом управления

Мощность статических потерь в транзисторе силовой схемы с одним входным блоком при синхронном алгоритме управления с учетом (2.15) и (3.3) определяется как:

$$\begin{aligned}
 S_{m \text{ SUM } VTS(n=1)} &= \frac{1}{T_n} \int_0^{T_n} (|i_{BX}(t)| V_{CE(SAT)VT_{65}}(|i_{BX}(t)|) \cdot \gamma(t) dt = \\
 &= \frac{1}{T_n} \int_0^{T_n} (|i_{BX}(t)| V_{CE(SAT)VT_{65}}(|i_{BX}(t)|) \left(1 - \frac{U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}}\right) dt.
 \end{aligned} \tag{3.92}$$

С учетом линеаризации вольтамперной характеристики транзистора согласно таблице 2.1, из (3.92) получено выражение для расчета мощности статических потерь в транзисторе:

$S_{\text{SUM VTS}(n=1)} = \frac{Q}{\eta U_{\text{BX}}} \left(1,95 \cdot a_{65} \cdot \frac{Q}{\eta U_{\text{BX}}} \left(0,84 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) + b_{65} \left(0,89 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) \right) \quad (3.93)$
--

Также получены выражения для расчета суммарной мощности статических потерь в транзисторах многоуровневых силовых схем, содержащих два и четыре входных блоков с синхронным и асинхронным алгоритмом управления:

$$S_{\text{SUM VTS}(n=2)} = \frac{2Q}{\eta U_{\text{BX}}} \left(1,95 \cdot a_{33} \cdot \frac{Q}{\eta U_{\text{BX}}} \left(0,84 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) + b_{33} \left(0,89 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) \right); \quad (3.94)$$

$$S_{\text{SUM VTS}(n=4)} = \frac{4Q}{\eta U_{\text{BX}}} \left(1,95 \cdot a_{17} \cdot \frac{Q}{\eta U_{\text{BX}}} \left(0,84 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) + b_{17} \left(0,89 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) \right); \quad (3.95)$$

$$S_{\text{SUM VTA}(n=2)} = \frac{2Q}{\eta U_{\text{BX}}} \left(1,95 \cdot a_{33} \cdot \frac{Q}{\eta U_{\text{BX}}} \left(0,84 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) + b_{33} \left(0,89 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) \right); \quad (3.96)$$

$$S_{\text{SUM VTA}(n=4)} = \frac{4Q}{\eta U_{\text{BX}}} \left(1,95 \cdot a_{17} \cdot \frac{Q}{\eta U_{\text{BX}}} \left(0,84 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) + b_{17} \left(0,89 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) \right). \quad (3.97)$$

В общем виде мощность статических потерь в транзисторах силовых схем с N-м количеством входных блоков вычисляются как:

$$S_{\text{SUM VTA,S}(n=N)} = \frac{NQ}{\eta U_{\text{BX}}} \left(1,95 \cdot a_{\text{VT}} \cdot \frac{Q}{\eta U_{\text{BX}}} \left(0,84 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) + b_{\text{VT}} \left(0,89 - \frac{U_{\text{BX}}}{U_{\text{outs}}} \right) \right), \quad (3.98)$$

где a_{VT} и b_{VT} – коэффициенты линеаризации вольтамперной характеристики применяемого во входных блоках транзистора.

Мощность статических потерь в диоде силовой схемы, содержащей один входной блок с синхронным алгоритмом управления, с учетом (2.17), (3.3) и (3.5) определяется как:

$$S_{m \text{ SUM VDS}(n=1)} = \frac{1}{T_n} \int_0^{T_n} (|i(t)| \cdot V_{FVD_{65}} (1 - \gamma(t))) dt =$$

$$= \frac{1}{T_n} \int_0^{T_n} I_{m \text{ BX}} |\sin(\omega t)| \cdot V_{FVD_{65}} (I_{m \text{ BX}} |\sin(\omega t)|) \left(\frac{U_{m \text{ BX}} |\sin(\omega t)|}{U_{outs}} \right). \quad (3.99)$$

С учетом линеаризации вольтамперной характеристики диода согласно таблице 2.1, из (3.99) получено выражение для расчета мощности статических потерь в диоде:

$$S_{\text{SUM VDS}(n=1)} = \frac{1}{U_{outs}} \cdot \frac{Q}{\eta} \left(\frac{1,2 \cdot c_{65}}{U_{BX}} \cdot \frac{Q}{\eta} + d_{65} \right). \quad (3.100)$$

Также получены выражения для расчета мощности статических потерь в диодах силовых схем, содержащих два и четыре входных блока с синхронным и асинхронным алгоритмами управления:

$$S_{\text{SUM VDS}(n=2)} = \frac{2}{U_{outs}} \cdot \frac{Q}{\eta} \left(\frac{1,2 \cdot c_{33}}{U_{BX}} \cdot \frac{Q}{\eta} + d_{33} \right) \quad (3.101)$$

$$S_{\text{SUM VDS}(n=4)} = \frac{4}{U_{outs}} \cdot \frac{Q}{\eta} \left(\frac{1,2 \cdot c_{17}}{U_{BX}} \cdot \frac{Q}{\eta} + d_{17} \right) \quad (3.102)$$

$$S_{\text{SUM VDA}(n=2)} = \frac{2}{U_{outs}} \cdot \frac{Q}{\eta} \left(\frac{1,2 \cdot c_{33}}{U_{BX}} \cdot \frac{Q}{\eta} + d_{33} \right) \quad (3.103)$$

$$S_{\text{SUM VDA}(n=4)} = \frac{4}{U_{outs}} \cdot \frac{Q}{\eta} \left(\frac{1,2 \cdot c_{17}}{U_{BX}} \cdot \frac{Q}{\eta} + d_{17} \right) \quad (3.104)$$

В общем виде мощность статических потерь в диодах силовых схем с N-м количеством входных блоков вычисляется как:

$$S_{\text{SUM VD A,S}(n=N)} = \frac{N}{U_{outs}} \cdot \frac{Q}{\eta} \left(\frac{1,2 \cdot c_{VT}}{U_{BX}} \cdot \frac{Q}{\eta} + d_{VT} \right) \quad (3.105)$$

где c_{VT} и d_{VT} – коэффициенты линеаризации вольтамперной характеристики применяемого во входных блоках диода.

Выводы:

1 При синхронном и асинхронном алгоритмах управления транзисторами амплитуда пульсаций входного тока не зависит от выходной мощности ВП.

2 При асинхронном алгоритме управления транзисторами применение двух входных блоков в ВП позволяет добиться максимум 4,5-кратного и минимум 2 улучшения амплитуды пульсаций входного тока, а применение четырех входных блоков позволяет добиться максимум 14-кратного и минимум 4,2-кратного улучшения амплитуды пульсаций входного тока по сравнению с одним входным блоком в ВП.

3 Режим непрерывного входного тока ВП определяется индуктивностью входного реактора, входным напряжением, выходной мощностью ВП и частотой коммутации транзисторов.

4 Для поддержания режима непрерывного входного тока предлагается повышать частоту коммутации транзисторов с учетом граничных условий, определяемых из (3.15).

5 ВП, содержащие одинаковое количество входных блоков как с синхронным, так и асинхронным алгоритмом управления, имеют одинаковые мощности статических потерь в транзисторах и диодах.

6 Тип алгоритма управления при одинаковом количестве входных блоков не влияет на мощность динамических потерь в силовых транзисторах.

7 С повышением количества входных блоков мощности статических и динамических потерь повышаются.

4 Исследование применения в высоковольтных преобразователях силовых полупроводниковых ключей различных классов по напряжению

Одной из областей использования рассматриваемых ВП является вторичные источники питания собственных цепей пригородных электропоездов, вагонов метрополитена, электровозов и пассажирских вагонов [90, 91]. Со стороны подвижного состава к таким ВП предъявляются специальные требования [92–94], а именно:

- надежное функционирование ВП при широком диапазоне изменения входного напряжения контактной сети. Например, при входном номинальном напряжении $U_{\text{ном}}$, равном 3000 В постоянного тока, ВП должен функционировать при диапазоне напряжения контактной сети от 2000 до 4000 В, а при $U_{\text{ном}}$, равном 3000 В переменного тока, ВП должен функционировать при диапазоне напряжения контактной сети от 2200 до 3600 В;

- отсутствие отказа ВП при воздействии импульсного перенапряжения с амплитудой, равной $5U_{\text{ном}}$ при $U_{\text{ном}}$ до 1000 В постоянного тока, и импульсного перенапряжения с амплитудой, равной $2500+2,5U_{\text{ном}}$ при $U_{\text{ном}}$ выше 1000 В постоянного тока с длительностью не более 3,55 мс. Например, при номинальном напряжении, равном 3000 В, амплитуда допустимого испытательного напряжения составляет 10 000 В;

- ВП не должны оказывать недопустимое воздействие на работу устройств рельсовых цепей сигнализации;

- с целью обеспечения снижения простоя подвижного состава восстановление ВП после отказа должно быть не более чем за 2 часа;

- ВП должен функционировать при широком диапазоне изменения температуры окружающей среды от минус 50 до +40°C.

Опыт эксплуатации ВП, установленных на электровозах и электропоездах постоянного тока, выявил, что со стороны контактной сети длительности импульсного перенапряжения превышают вышеуказанные допустимые

значения. Был произведен мониторинг напряжения контактной сети постоянного тока с помощью анализаторов типа КС3000, установленных непосредственно в ВП электропоездов серии 2(3)ЭС4К и электропоездов серии ЭП2Д. Измерение напряжения контактной сети производилось посредством датчиков напряжения типа QPSW4200, которые имеют свидетельство об утверждении средств измерений ОС.С.34.158АН76674. В качестве примера на рисунке 4.1 приведена кривая напряжения контактной сети с выявленной амплитудой перенапряжения на уровне 7687 В и длительностью более 40 мс, что было зафиксировано анализатором КС3000, установленном на ВП секции 3 электропоезда ЭЭС4К с заводским номером №063.

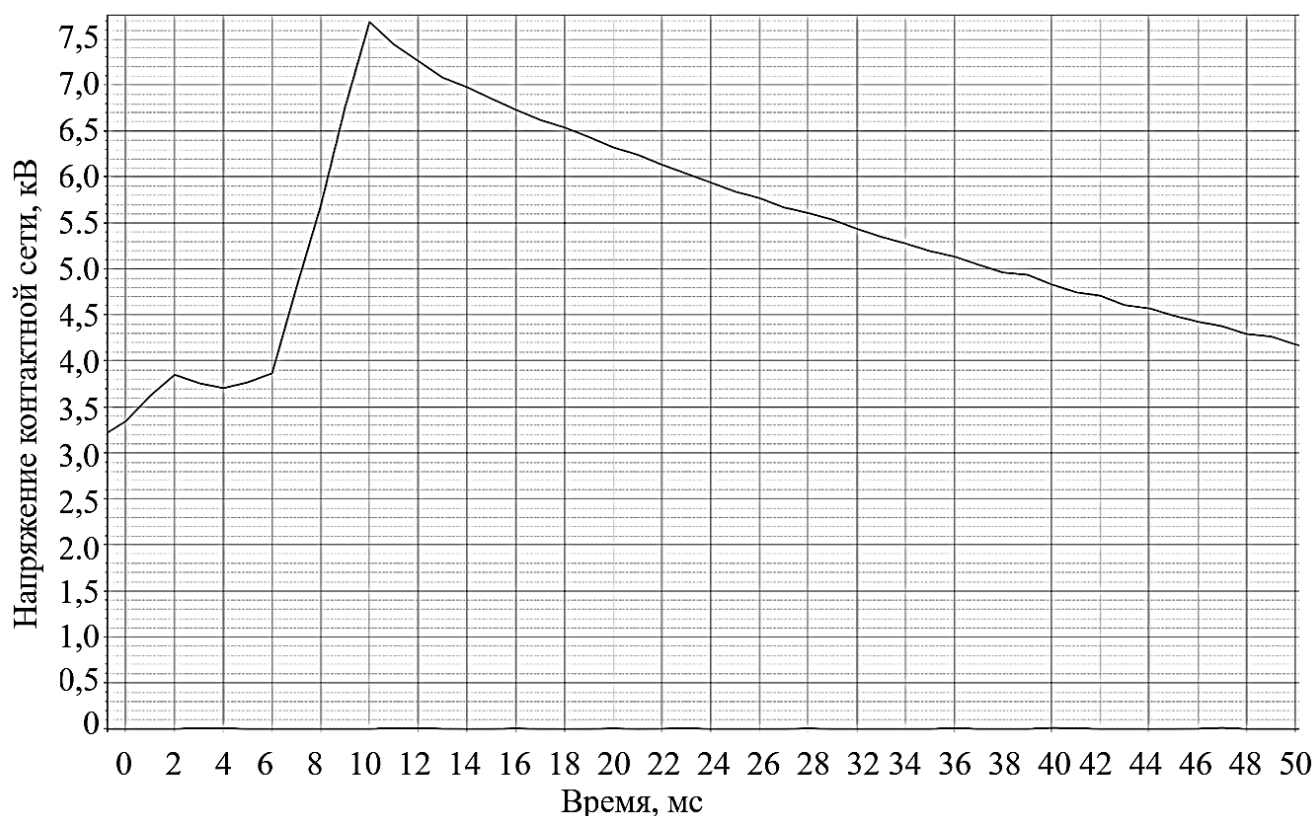


Рисунок 4.1 – Кривая перенапряжения контактной сети постоянного тока

В таблице 4.1 представлены обобщенный результат исследования статистических данных в части выявления перенапряжения выше 4500 В и с длительностью более 10 мс, которые были получены только в течение полугода с помощью анализаторов типа КС3000, установленных на грузовых электропоездах типа ЭЭС4К с заводскими номерами №057, 059, 060, 061, 063, 064 и 076. Как

видно из таблицы 4.1 только за полугодие на 7 электровозах были выявлены 221 случаев недопустимого длительного перенапряжения контактной сети.

Таблица 4.1 - Обобщенные данные по мониторингу перенапряжения контактной сети постоянного тока

Уровень перенапряжения контактной сети	Выше 4500 и ниже 5000 В	Выше 5000 и ниже 5500 В	Выше 5500 и ниже 6000 В	Выше 6000 и ниже 6500 В	Выше 6500 и ниже 7000 В	Выше 7000 и ниже 7500 В	Выше 7500 В
Количество случаев перенапряжений, шт.	92	56	34	19	10	6	4

При этом силовые полупроводниковые ключи входных блоков ВП должны выдерживать в течение 1 минуты испытательное напряжение изоляции с действующим значением, равным 9500 В [92]. Данный фактор существенно ограничивает выбор IGBT приборов. В настоящее время существует IGBT приборы только 17 и 65 класса, которые выполняют вышеуказанное требование по испытательному напряжению изоляции.

Следует отметить, что вышеуказанные импульсные перенапряжения вызывают в изоляции как полупроводниковых приборов, так и в обмотках входного дросселя, частичные разряды. Это приводит к электрическому старению изоляции данных элементов ВП. Частичные разряды постепенно разрушают изоляцию. При каждом частичном разряде часть его энергии уходит на необратимое разрушение молекулярных связей материала и в результате происходит медленное разрушение изоляции. При этом пробой изоляции не наступает мгновенно из-за первого перенапряжения. Процесс этот течет постепенно. Образующие микротрещины накапливаются каждый раз при возникновении очередного импульсного перенапряжения, и лишь в какой-то момент времени это выглядит как выход из строя изоляции либо транзистора, либо обмотки входного дросселя.

Одним из способов снижения эффекта старения изоляции силовых полупроводниковых приборов и соответственно повышения надежности функционирования ВП в условиях наличия ненормированных импульсных

перенапряжений в контактной сети является повышение класса используемых IGBT приборов. Однако современные IGBT приборы более высокого класса из-за своих физических свойств имеют более высокие мощности динамических и статических потерь. В связи с этим были проведены исследования мощности статических и динамических потерь в силовых полупроводниковых ключах, при использовании существующих IGBT приборов различных классов. При этом были рассмотрены ВП с одинаковым построением входной силовой части.

В качестве исследуемого объекта была выбрана входная силовая часть ВП, которая используется во многих высоковольтных преобразователях собственных нужд различного подвижного состава. В частности, она применяется в преобразователях типа ПСН110 У1, установленных на электропоездах типа ЭП2Д, в преобразователях типа ПСН100 У2, эксплуатируемых на пассажирских электровозах ЭП2К, в преобразователях типа ПСН235 У2, установленных на грузовых электровозах ЗЭС4К, в преобразователях типа EVB51, эксплуатируемых на пассажирских вагонах габарита РИЦ и т.п.

Схемотехнически входная силовая часть указанных ВП содержит два последовательно включенных по входу силовых модуля А1, электрическая схема которого представлена на рисунке 4.2, где А2 – блок резонансных силовых конденсаторов С1-С12. Каждый силовой модуль А1 содержит два последовательно включенных входных блока, в которые входят DA1, С1, С3-С5, С9-С11 и DA2, С2, С6-С8, С12-С14 соответственно, две стойки силовых приборов DA3 и DA4 двух полумостовых резонансных однофазных инверторов, два снабберных конденсатора С15, С16 и термодатчик RK1, предназначенный для контроля температуры охладителя устройства.

Входные блоки силового модуля А1 были исследованы в главе 2. В данном случае они используют асинхронный алгоритм управления транзисторами и преобразуют входное напряжение на частоте 1500 Гц, обеспечивая требуемое качество входного тока и стабилизацию напряжения на уровне 1100 В в двух промежуточных звеньях постоянного тока, которые образуют силовые конденсаторы С3-С5, С9-С11 и С6-С8, С12-С14 соответственно.

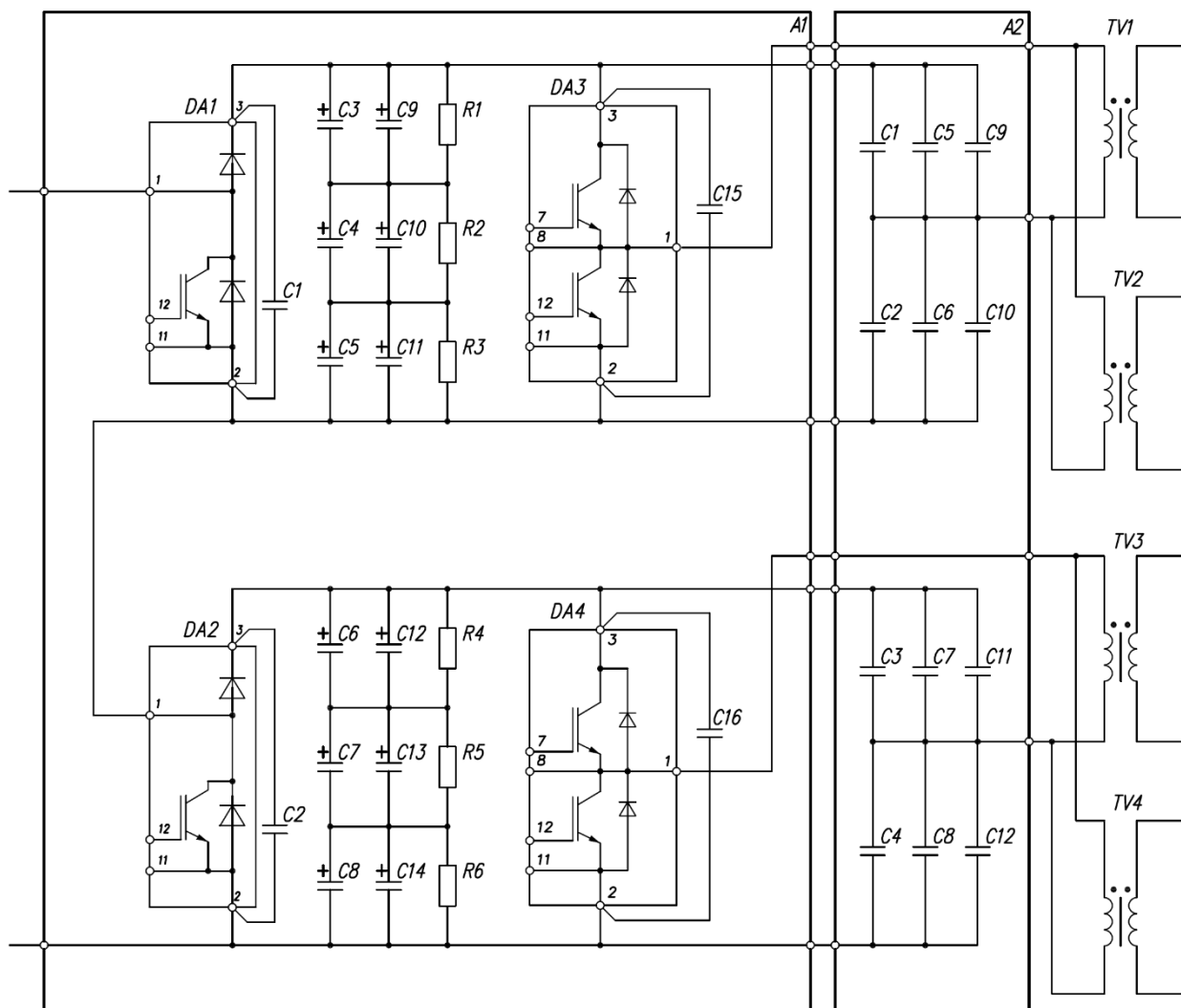


Рисунок 4.2 – Электрическая схема входного модуля

Две стойки приборов DA3 и DA4 совместно с резонансными силовыми конденсаторами C1, C2, C5, C6, C9, C10 и C3, C4, C7, C8, C11, C12 образуют полумостовые резонансные инверторы, выходы которых соединены с силовыми трансформаторами TV1-TV4. Каждый прибор DA3 и DA4 согласно принципу действия резонансного преобразователя [1, 5, 71, 95-99] функционирует в режиме безтоковой коммутации транзисторов на частоте 13500 Гц.

Силовые трансформаторы TV1-TV4 обеспечивают гальваническую развязку между входным высоковольтным и выходным относительно низковольтным напряжениями, а также согласование требуемого уровня выходного напряжения путем преобразования электрической энергии на повышенной частоте.

Таким образом в рассматриваемых силовых модулях А1 преобразование электрической энергии происходит на повышенной частоте, что обеспечивает малые габариты и массу ВП.

Известно, что использование высокочастотного принципа преобразования электрической энергии является эффективным и привлекательным средством для любых статических преобразователей. Это дает преимущество в снижении их веса и габаритов, что важно при использовании на подвижных объектах. Однако увеличение рабочей частоты переключения транзисторов ведет к повышению мощности динамических потерь в силовых полупроводниковых приборах [60, 71, 72, 81, 100–105]. Особенно это проявляется в IGBT приборах, которые из-за физических свойств имеют повышенные динамические потери при замыкании и размыкании. В связи с этим наибольшее распространение в ВП получили IGBT приборы 17 класса типа SKM400GB172DL3 (Semikron, ФРГ).

С целью повышения надежности входной части ВП посредством снижения эффекта старения изоляции силовых транзисторов было предложено использование IGBT приборов 25 класса типа FF500R25KF1 (Eupes, ФРГ). Следует отметить, что конструктивной особенностью прибора FF500R25KF1 является меньшее испытательное напряжение изоляции (на уровне 5000 В), чем у SKM400GB172DL3. Последний фактор требует введения в конструкцию дополнительной изоляции между подложкой IGBT прибора FF500R25KF1 и охладителем устройства. Такое достаточно сложное дополнительное изменение в конструкции устройства необходимо при применении всех серийно выпускаемых в настоящее время IGBT приборов 25-го и 33-го классов. В отличие от них IGBT приборы типа SKM400GB172DL3 были специально разработаны с испытательным напряжением изоляции на уровне 9500 В.

Основные технические характеристики приборов типа FF500R25KF1 и SKM400GB172DL3 представлены в таблице 4.2.

Таблица 4.2 - Основные технические характеристики приборов типа FF500R25KF1 и SKM400GB172DL3

Параметр	Значение	
Тип транзистора	SKM400GB172DL3	FF500R25KF1
Класс транзистора	17	25
Напряжение насыщения перехода коллектор-эмиттер $V_{sat \text{ ин sat}}$ при 100 А, В	1,42	1,88
Падение напряжения на диоде $V_{F \text{ ин}}$ при токе 100 А, В	1,20	1,19
Энергия потерь при замыкании тока 100 А и напряжения 1100 В, $E_{on \text{ ин}}$, Дж	0,043	0,121
Энергия потерь при размыкании тока 100 А и напряжении 1100 В, $E_{off \text{ ин}}$, Дж	0,032	0,106
Испытательное напряжение изоляции в течение 1 минуты, $V_{is \text{ ин}}$, В	9500	5000
Тепловое сопротивление «кристалл транзистора – корпус» $R_{VTj-c \text{ ин}}$, К/Вт	0,09	0,024
Тепловое сопротивление «кристалл диода – корпус» $R_{VDj-c \text{ ин}}$, К/Вт	0,09	0,048
Тепловое сопротивление «корпус – охладитель» $R_{c-h \text{ ин}}$, К/Вт	0,038	0,006
Максимальная температура перехода $T_{Vj \text{ ин}}$, °С	150	150
Габаритные размеры (длина, ширина, высота), мм	106x514x538	160x130x38

Для рассматриваемой входной части ВП были проведены исследования мощности динамических и статических потерь в выбранном IGBT приборе 25-го класса по сравнению с широко применяемом IGBT прибором 17-го класса при выходной мощности, равной 235 кВА.

При расчете мощности динамических и статических потерь в транзисторах и диодах рассматриваемых входных блоков были использованы (2.31), (2.32), (2.92), (2.93), предложенные в 2-й главе.

По принципу действия рассматриваемого ВП переключение в транзисторах DA3 и DA4 полумостового резонансного инвертора силового модуля A1 (рисунок 4.1) происходит попеременно с частотой 13500 Гц и

длительностью открытого состояния 27 мкс (рисунок 4.3), где $i_{ин}$ – ток, протекающий через транзисторы DA3 и DA4; $u_{ин}$ – напряжение, прикладываемое к транзисторам DA3 и DA4. При этом через каждый транзистор протекает полуволна резонансного тока $i_{ин}$ с длительностью 22 мкс.

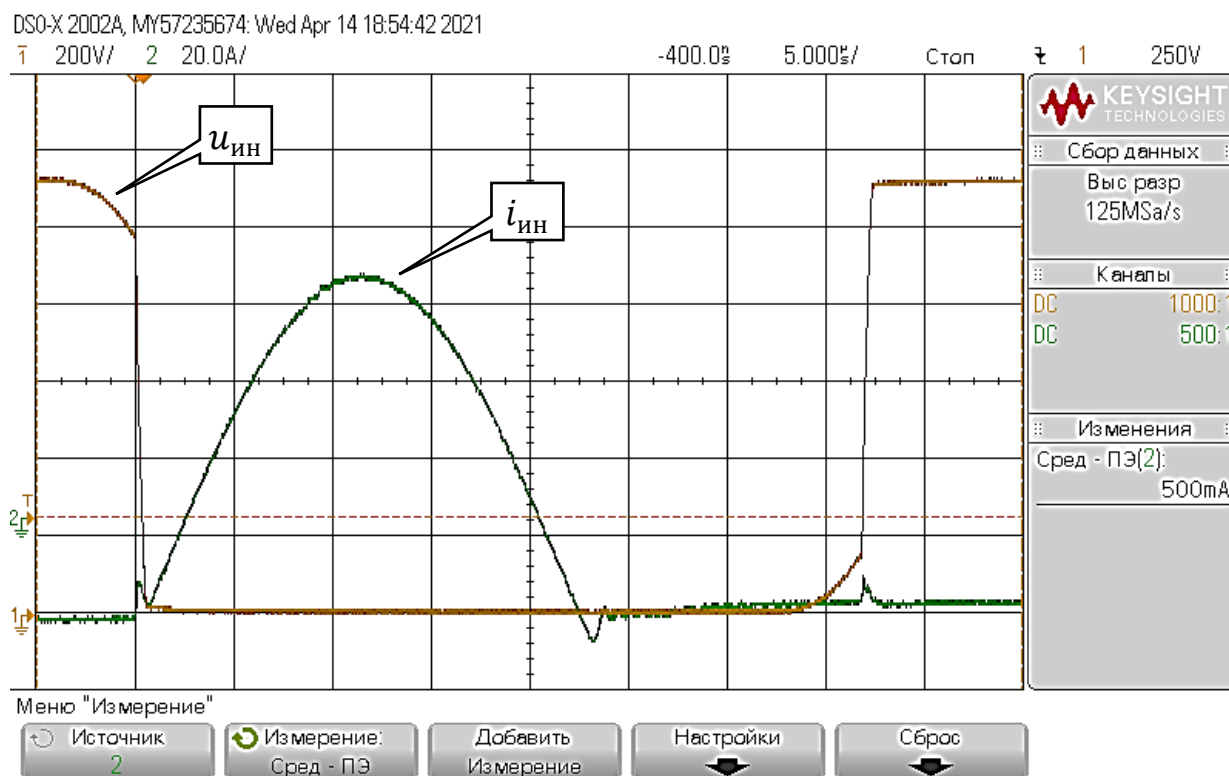


Рисунок 4.3 – Осциллограммы тока $i_{ин}$ и напряжения $u_{ин}$

По принципу действия в транзисторах резонансного полумостового инвертора [1, 5, 71, 95-99] должны отсутствовать динамические потери, так как переключение должно происходить при нулевых значениях тока $i_{ин}$. Однако в момент замыкания транзистора через него протекает ток, который возникает в противоположном обратном диоде. Этот ток обуславливает динамические потери в транзисторах, которые определяются посредством эксперимента.

В результате проведенных исследований было предложено вычислять мощность статических потерь в любом транзисторе DA3 и DA4 с помощью следующего выражения:

$$S_{ин} = V_{sat ин} I_{ин} \gamma_{ин}, \quad (4.1)$$

где $I_{ин}$ – средний ток, протекающий через транзистор в течение полуволны резонанса; $\gamma_{ин}$ - отношение длительности полуволны резонанса к периоду переключения транзистора.

Полная мощность потерь в транзисторах DA3 и DA4 двух последовательно соединенных силовых модулей A1 определяется как:

$$Q_{ин} = 4(P_{ин} + S_{ин}), \quad (4.2)$$

где $P_{ин}$ – мощность динамических потерь одного транзистора полумостового резонансного инвертора, обусловленная сквозной коммутацией противоположного обратного диода IGBT прибора.

В таблице 4.3 показаны расчетные значения мощности потерь в силовых полупроводниковых элементах рассматриваемой входной части ВП в случае использования выбранных IGBT приборов 17-го и 25-го классов. При этом ВП с номинальной мощностью, равной 235 кВА, имел номинальное входное напряжение, на уровне 3000 В, и КПД, равный 0,9.

Таблица 4.3 - Расчетные значения мощности потерь в силовых полупроводниковых элементах

Параметр	Значение	
Тип транзистора	SKM400GB172DL3	FF500R25KF1
Класс IGBT прибора	17	25
Мощность динамических потерь в транзисторе входного блока, Вт	52,25	192,4
Мощность статических потерь в транзисторе входного блока, Вт	15,6	19,6
Мощность статических потерь в диоде входного блока, Вт	30,6	29,7
Мощность статических потерь в транзисторе и диоде входного блока, Вт	46,2	49,2
Суммарная мощность потерь в транзисторе и диоде в одном входном блоке, Вт	98,4	241,0
Мощность статических потерь в транзисторе полумостового резонансного инвертора, Вт	42,1	55,8

Продолжение таблицы 4.3

Параметр	Значение	
Мощность динамических потерь в транзисторе полумостового резонансного инвертора, Вт	84,0	269,8
Суммарная мощность потерь в транзисторах полумостового резонансного инвертора, Вт	252,2	651,2
Полная мощность потерь во всех IGBT приборах входной части рассматриваемого ВП, Вт	1403	3571

Анализ полученных данных, представленных в таблице 4.3, показывает, что благодаря лучшим динамическим свойствам, IGBT приборы 17-го класса, входные блоки и полумостовые резонансные инверторы рассматриваемых ВП имеют полную мощность потерь в силовых полупроводниковых ключах в 2,55 раз меньше, чем в ВП, которые используют IGBT приборы 25-го класса. Данный фактор определяет достоинства IGBT прибора 17-го класса по сравнению с выбранным IGBT прибором 25-го класса.

Как ранее было отмечено, применение IGBT приборов 25-го класса требует использование дополнительной высоковольтной изоляции, которая будет выдерживать испытательное напряжение на уровне 9500 В. Одним из возможных вариантов является применение Blue Technology компании Austerlitz Electronic (Австрия). Было принято условие, что температура кристаллов IGBT прибора 25-го класса должна быть равна температуре кристаллов IGBT прибора 17-класса. С учетом данного условия, в ходе исследований было выведены выражения для расчета допустимой полной мощности потерь IGBT прибора 25-го класса входного блока и полумостового резонансного инвертора:

$$Q_{\text{доп вб25}} = Q_{\text{вб17}} \cdot \frac{R_{17j-c} + 2R_{17c-s} + 2R_{s-a}}{R_{25j-c} + 2R_{25c-s} + 2R_{\text{ди}} + 2R_{s-a}} \quad (4.3)$$

$$Q_{\text{доп ин25}} = Q_{\text{ин17}} \cdot \frac{R_{17j-c} + 2R_{17c-s} + 2R_{s-a}}{R_{25j-c} + 2R_{25c-s} + 2R_{\text{ди}} + 2R_{s-a}} \quad (4.4)$$

где $Q_{в617}$ – полная мощность потерь транзистора 17-го класса входного блока; R_{17j-c} – тепловое сопротивление «кристалл транзистора – корпус» транзистора 17-го класса; R_{17c-s} – тепловое сопротивление «корпус – охладитель» транзистора 17-го класса; R_{s-a} – тепловое сопротивление «охладитель – окружающая среда»; R_{25j-c} – тепловое сопротивление «кристалл транзистора – корпус» транзистора 25-го класса; R_{25c-s} – тепловое сопротивление «корпус – охладитель» транзистора 25-го класса; $R_{ди}$ – тепловое сопротивление дополнительной высоковольтной изоляции транзистора 25-го класса; $Q_{ин17}$ – полная мощность потерь транзистора 17-го класса полумостового резонансного инвертора.

Были исследованы зависимости мощности потерь в IGBT-приборах от частоты переключения транзисторов во входных блоках и в полумостовых резонансных инверторах. На рисунках 4.4 и 4.5 приведены полученные зависимости (сплошные линии) мощности потерь в IGBT-приборах 25-го класса от частоты коммутации IGBT-приборов. Одновременно на этих рисунках штриховой линией (расчетные значения) показаны мощности потерь в IGBT-приборах 17-го класса при одной используемой частоте коммутации 1500 Гц во входных блоках и одной используемой частоте коммутации 13500 Гц в резонансном инверторе входной части применяемого прототипа ВП.

Из рисунков 4.4 и 4.5 видно, что мощность потерь в IGBT приборах 25-го класса, становится равной мощности потерь в IGBT приборах 17-го класса при частоте переключения транзисторов, равной 380 и 3500 Гц, применительно к входным блокам и полумостовым резонансным инверторам ВП соответственно. Данный фактор при соблюдении условия равенства нагрева кристаллов силовых ключей обуславливает необходимость снижения рабочей частоты переключения в IGBT приборах 25-го класса, что приводит к повышению массы и габаритов как входного дросселя L1, так и силовых трансформаторов TV1-TV4 [5, 71, 105-111], и соответственно к ухудшению массогабаритных показателей ВП.

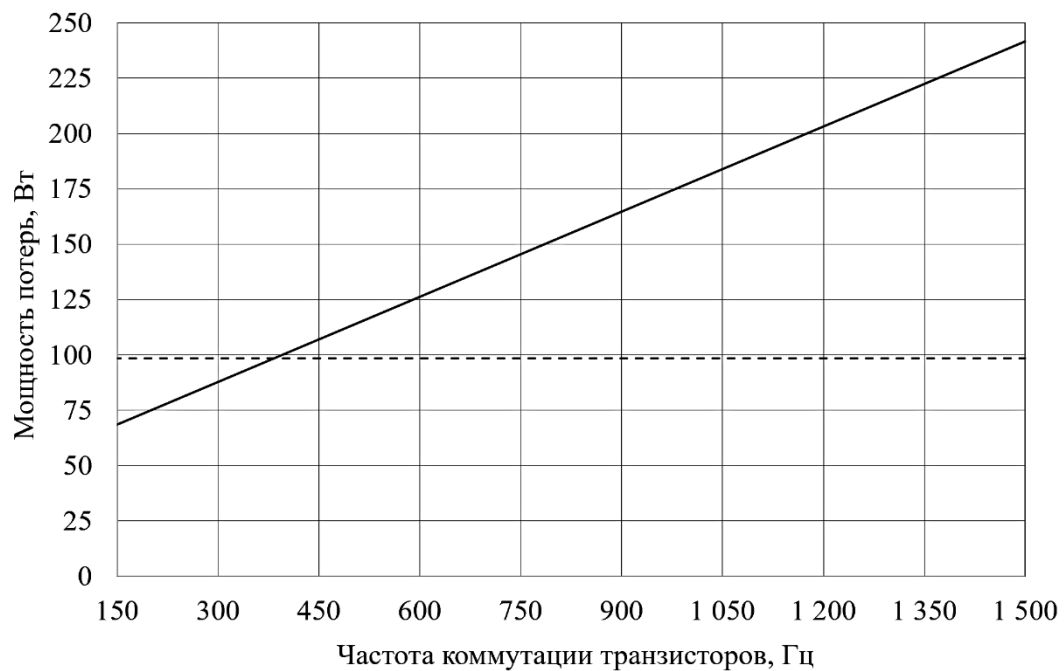


Рисунок 4.4 – Мощность потерь в транзисторах входных блоков

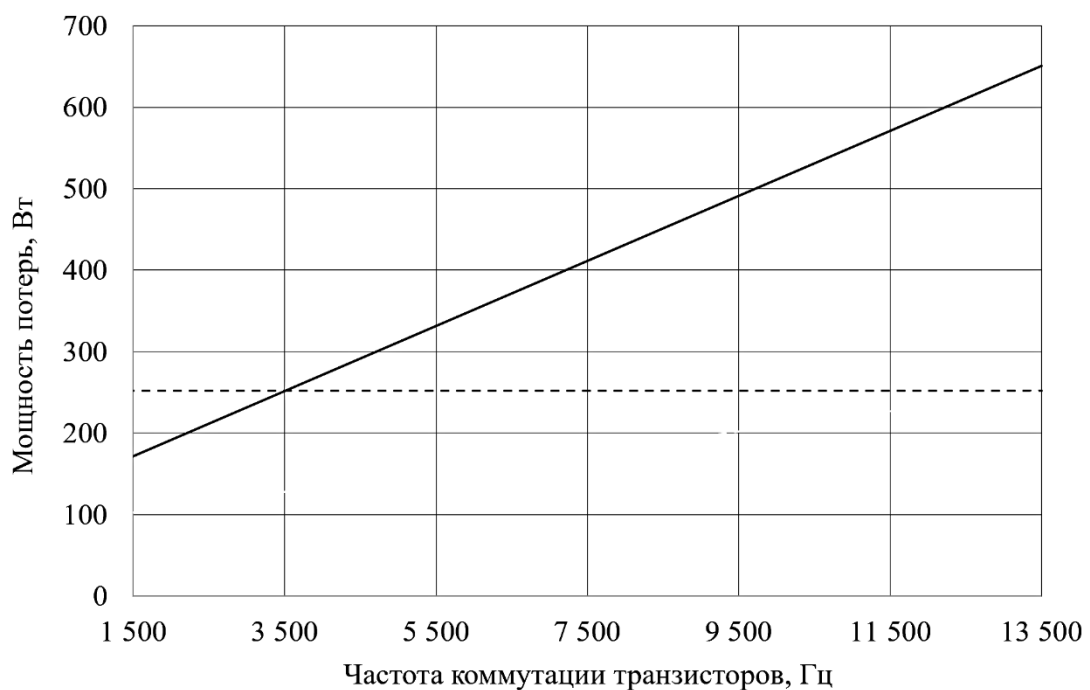


Рисунок 4.5 – Мощность потерь в транзисторах полумостового резонансного инвертора

Также были исследованы мощности потерь во входных блоках и полумостовых резонансных инверторах ВП при использовании IGBT приборов 65-го класса. В этом случае, благодаря высокому классу транзисторов, ВП содержит только один силовой модуль А1 (рисунок 4.2). Следует отметить, что

ВП с одним силовым модулем А1, согласно полученным результатам главы 2 при одной и той же частоте переключения транзисторов входных блоков имеет амплитуду пульсаций входного тока в 4 раза больше по сравнению с предыдущим ВП, что является негативным фактором.

В таблице 4.4 показаны расчетные значения мощности потерь в силовых полупроводниковых ключах рассматриваемой входной части ВП при использовании IGBT приборов 17-го и 65-го классов.

Таблица 4.4

Параметр	Значение	
	SKM400GB172DL3	FZ200R65KE3
Тип транзистора	SKM400GB172DL3	FZ200R65KE3
Класс IGBT прибора	17	65
Мощность динамических потерь в транзисторе входного блока, Вт	52,25	680,2
Мощность статических потерь в транзисторе входного блока, Вт	15,6	28,8
Мощность статических потерь в диоде входного блока, Вт	30,6	43,0
Мощность статических потерь в транзисторе и диоде входного блока, Вт	46,2	71,9
Суммарная мощность потерь в транзисторах и диоде в одном входном блоке, Вт	98,4	752,0
Мощность динамических потерь в транзисторе полумостового резонансного инвертора, Вт	42,1	1440
Мощность статических потерь в транзисторе полумостового резонансного инвертора, Вт	84,0	78,0
Суммарная мощность потерь в транзисторах полумостового резонансного инвертора, Вт	252,2	3038
Полная мощность потерь во всех IGBT приборах входной части ВП, Вт	1403	4542

При этом ВП также имел номинальную мощность, равную 235 кВА, номинальное входное напряжение, на уровне 3000 В, и КПД, равный 0,9. Как и в предыдущем случае, транзисторы входных блоков и полумостового

резонансного инвертора переключались на той же частоте, а именно на 1500 и 13500 Гц соответственно.

Анализ данных, приведенных в таблице 4.4 показывает, что мощность потерь в IGBT приборах 65-го класса превышает значения мощности потерь в IGBT приборах 17-го класса при одних и тех же частотах переключения транзисторов, как во входном блоке, так и в полумостовом резонансном инверторе. Особенно это проявляется в полумостовом резонансном инверторе, в котором они превышают в 12 раз мощность потерь в IGBT приборах 17-го класса.

На рисунках 4.6 и 4.7 представлены полученные зависимости (сплошные линии) мощности потерь в IGBT-приборах 65-го класса от частоты коммутации IGBT-приборов. Одновременно на этих рисунках штриховой линией (расчетные значения) показаны мощности потерь в IGBT-приборах 17-го класса при одной используемой частоте коммутации 1500 Гц во входных блоках и одной используемой частоте коммутации 13 500 Гц в полумостовом резонансном инверторе входной части применяемого прототипа ВП.

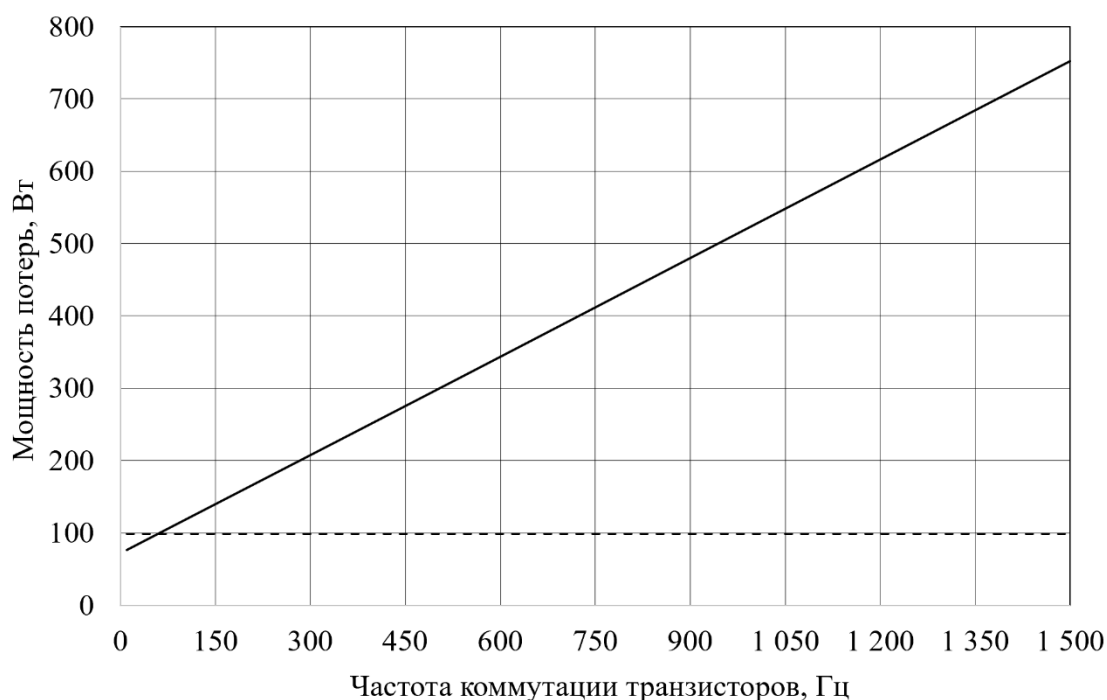


Рисунок 4.6 – Мощность потерь в транзисторах входного блока

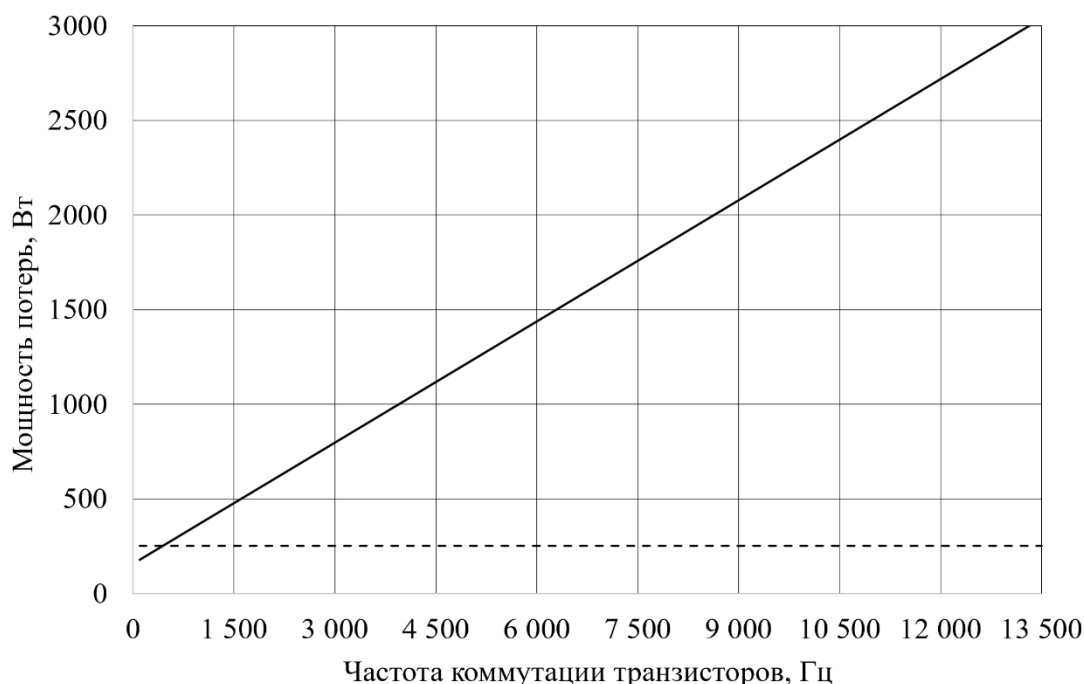


Рисунок 4.7 – Мощность потерь в транзисторах полумостового резонансного инвертора

Анализ данных рисунков 4.6 и 4.7 показал, что мощность потерь в IGBT приборах 65-го класса, становится равной мощности потерь в IGBT приборах 17-го класса при частоте переключения транзисторов, равной 70 и 550 Гц, применительно к входным блокам и полумостовым резонансным инверторам рассматриваемого ВП. Данный фактор при соблюдении условия равенства нагрева кристаллов силовых полупроводниковых ключей обуславливает необходимость снижения рабочей частоты переключения IGBT приборов 65-го класса, что приводит к повышению массы и габаритов как входного дросселя L1, так и силовых трансформаторов TV1-TV4 [5, 71, 105-111], и соответственно к ухудшению массогабаритных показателей ВП.

Выводы:

1 Благодаря лучшим динамическим свойствам современных IGBT приборов 17-го класса входные блоки и полумостовые резонансные инверторы рассматриваемых ВП имеют полную мощность потерь в силовых

полупроводниковых ключах в 2,55 раз меньше, чем ВП, которые используют IGBT приборы 25-го класса.

2 Выполнение условия равенства нагрева кристаллов силовых полупроводниковых ключей обуславливает необходимость снижения рабочей частоты переключения IGBT приборов 25-го класса по сравнению с IGBT приборами 17-го класса, что приводит к повышению массы и габаритов как входного дросселя L1, так и трансформаторов TV1-TV4, и соответственно к ухудшению массогабаритных показателей ВП.

3 При одних и тех же частотах переключения транзисторов, из-за худших динамических свойств, мощность потерь в современных IGBT приборах 65-го класса полумостовых резонансных инверторов ВП более чем в 12 раз превышает значения мощности потерь в IGBT приборах 17-го класса. При этом в случае необходимости равенства максимальной амплитуды пульсаций тока потребления требуется повышение индуктивности дросселя L1 при работе входной части ВП с асинхронным алгоритмом управления с двумя входными блоками, использующие IGBT-приборами 65-го класса, по сравнению с четырьмя входными блоками, использующие IGBT-приборы 17-го класса.

4 Выполнение условия равенства тепловых режимов силовых полупроводниковых ключей обуславливает необходимость снижения рабочей частоты в IGBT приборах 65-го класса по сравнению с IGBT приборами 17-го класса, что приводит к повышению массы и габаритов как входного дросселя L1, так и трансформаторов TV1-TV4, и соответственно к ухудшению массогабаритных показателей ВП.

5 Проведенные исследования показали, что современные IGBT приборы 17-го класса являются наиболее предпочтительными для применения в рассматриваемых ВП.

5 Результаты компьютерных и экспериментальных исследований

Для подтверждения полученных аналитических результатов были разработаны имитационные модели (ИМ) силовых схем ВП с одним, двумя и четырьмя входными блоками с применением интерактивной компьютерной программы CASPOC [112–114]. В качестве примера на рис. 5.1 показана ИМ силовой схемы ВП постоянного тока с четырьмя входными блоками, где V1 – источник, имитирующий напряжение контактной сети; R1-R4 – эквивалентная нагрузка ПЗПТ входных блоков; SIGNAL1-SIGNAL4 – блоки, формирующие требуемые значения амплитуды, частоты, фазы и коэффициента заполнения напряжения управления соответствующих транзисторов G1-G4.

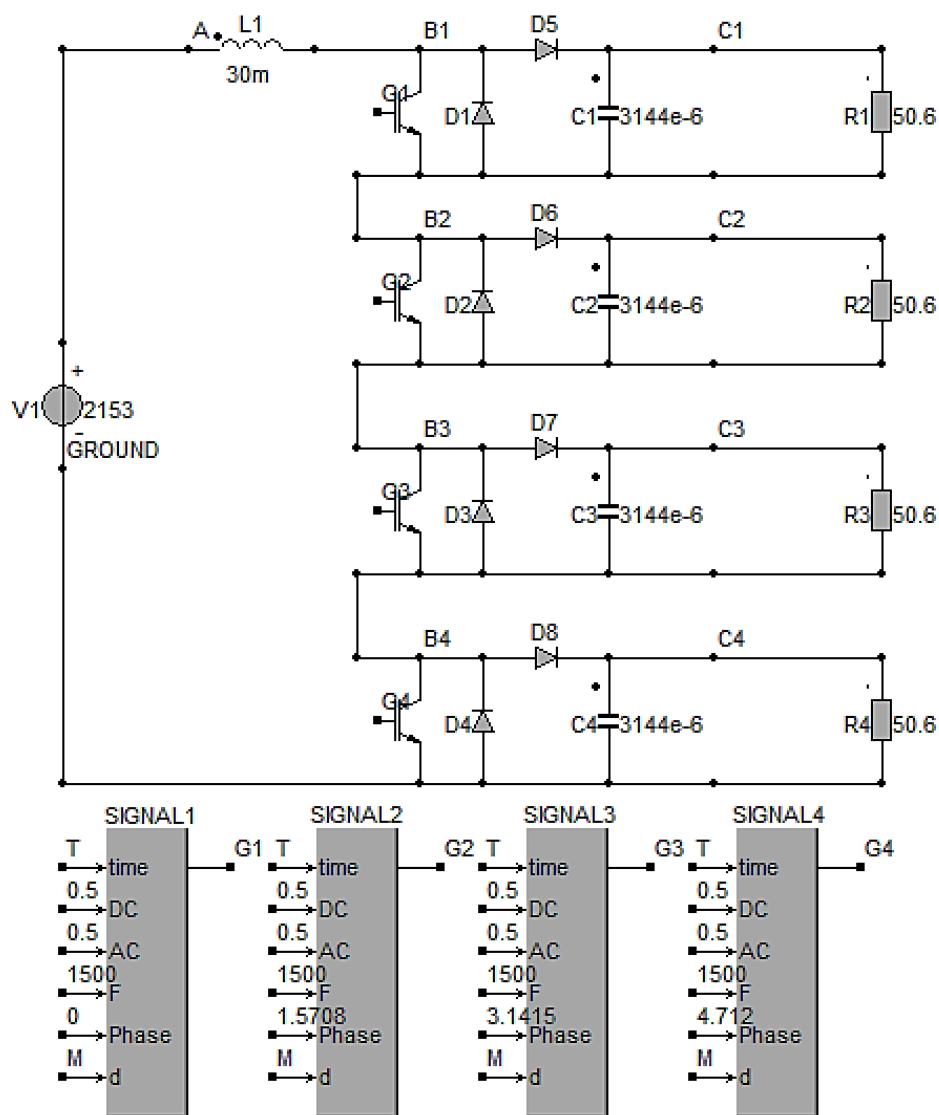


Рисунок 5.1 – Имитационная модель силовой схемы с четырьмя входными блоками

Для определения требуемого значения коэффициента заполнения γ с учетом (2.4) была предложена ИМ, представленная на рисунке 5.2, где DIV, MUL и ADD – элементы, выполняющие операции деления, умножения и суммирования; VIN и VOUT – элементы, задающие входное напряжение ВП и суммарное напряжение U_{outs} ПЗПТ входных блоков, SCOPE10 – блок, который визуализирует результаты вычисления коэффициента заполнения γ .

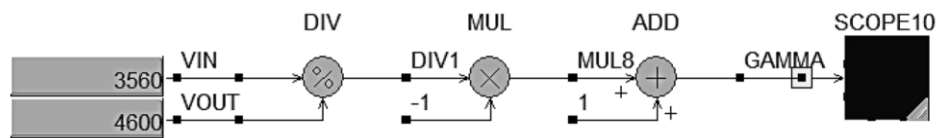


Рисунок 5.2 – ИМ вычисления коэффициента заполнения

Также была разработана ИМ для расчета мощности статических потерь в транзисторе входного блока с использованием (2.15), показанная на рисунке 5.3, где POW – блок, выполняющий операцию возведения в степень; AVERAGE – блок, выполняющий усреднение сигнала на заданном периоде; SCOPE3 – блок, который визуализирует результаты вычисления; SCOPE4 и SCOPE6 – блоки, отображающие промежуточные переменные.

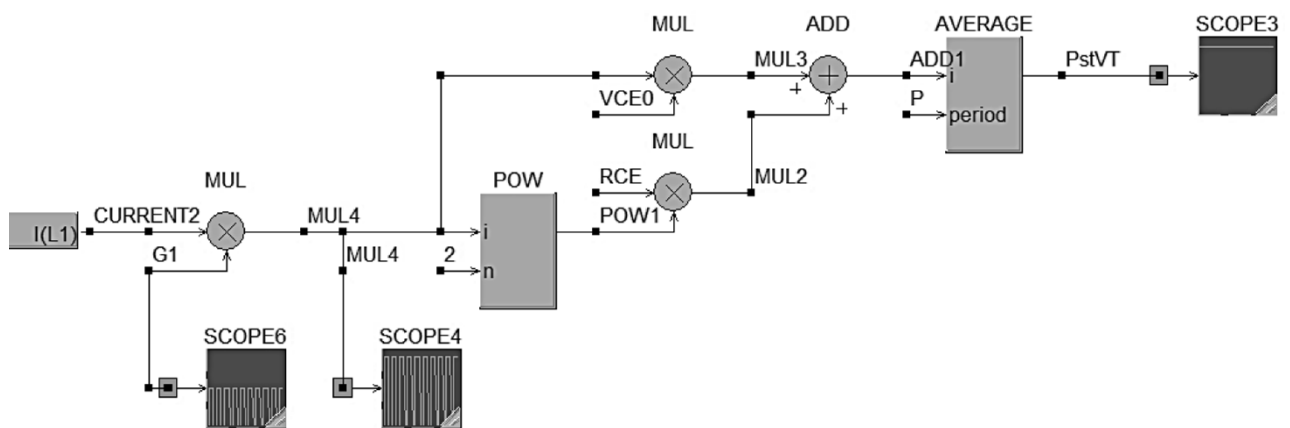


Рисунок 5.3 – ИМ определения мощности статических потерь в транзисторе

На рисунке 5.4 приведена предложенная ИМ для расчета мощности статических потерь в силовом диоде с учетом (2.17), где NOT – элемент, выполняющий инвертирование сигнала; SCOPE8 – блок, отображающий промежуточную переменную; SCOPE9 – блок, который визуализирует результаты вычисления.

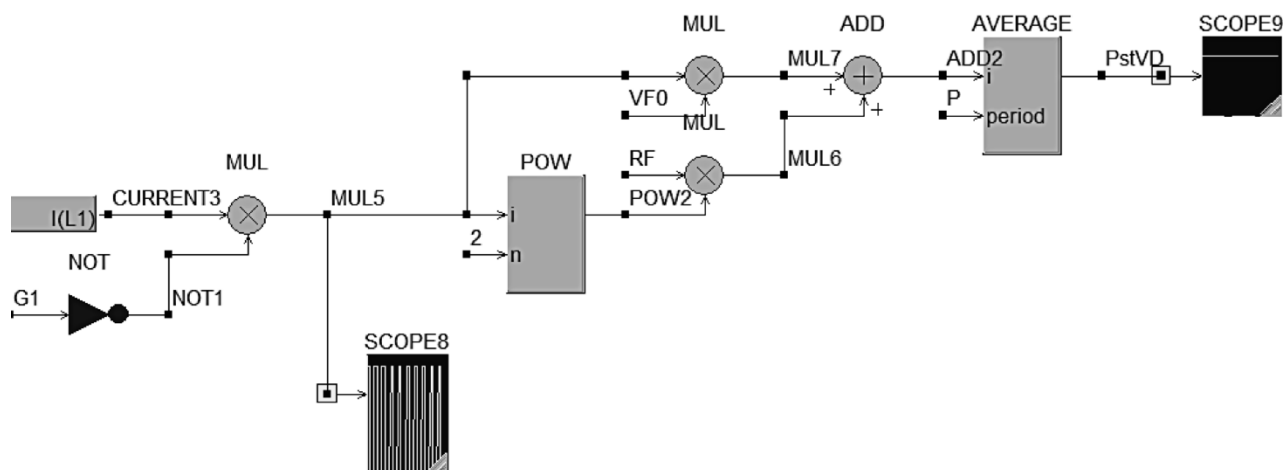


Рисунок 5.4 – ИМ вычисления мощности статических потерь в диоде

Была разработана ИМ для определения мощности динамических потерь в транзисторе входного блока с использованием (2.16), показанная на рисунке 5.5, где EDGENP и EDGEPN – блоки, выполняющие функции обнаружения перехода порогового уровня с положительным и отрицательным наклоном; SPL – блок, выполняющий функцию выборки и захвата значения сигнала; DELAY – блок, выполняющий функцию задержки сигнала на заданное время; SCOPE14 - блок, который визуализирует результаты вычисления.

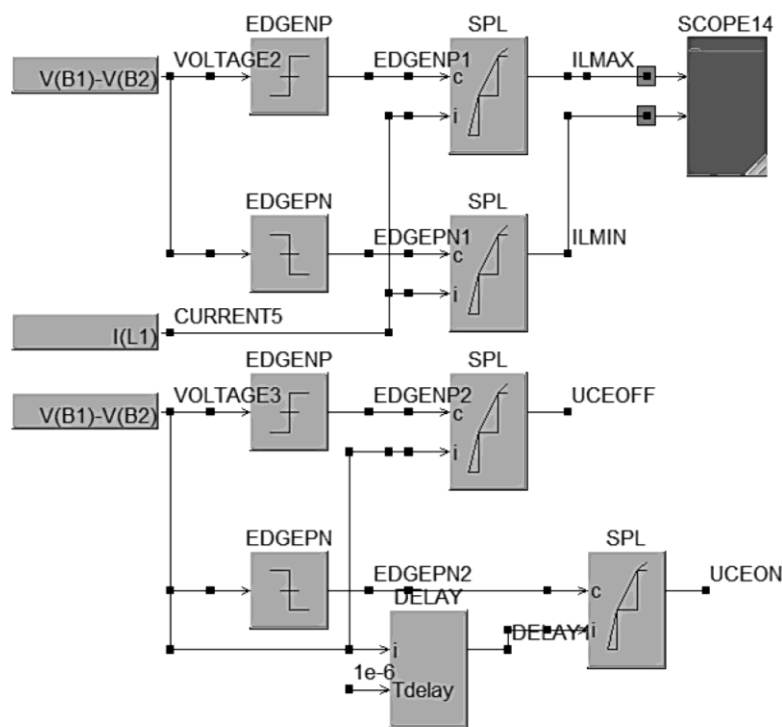


Рисунок 5.5 – ИМ расчета мощности динамических потерь в транзисторе

Экспериментальная проверка результатов теоретических исследований, полученных в диссертационной работе, была проведена на преобразователе собственных нужд EVB51 У1 (в дальнейшем именуемом EVB), предназначенном для спальных вагонов габарита РИЦ (рисунок 5.6). Данный ВП разработан с использованием [115–118], в основу которых были положены результаты проведенных исследований. Разработанный EVB способен напряжения электрической магистрали поезда, как переменного тока: 1~16,7 Гц 1000 В; 1~50 Гц 1000 В; 1~50 Гц 1500 В; 1~50 Гц 3000 В, так и постоянного тока: $U=1500$ В; $U=3000$ В, преобразовывать в требуемые напряжения 3~50 Гц 380 В и $U=110$ В, необходимые для питания электрических потребителей переменного и постоянного тока вагона. Кроме того, EVB формирует электропитание высоковольтного отопления вагона.

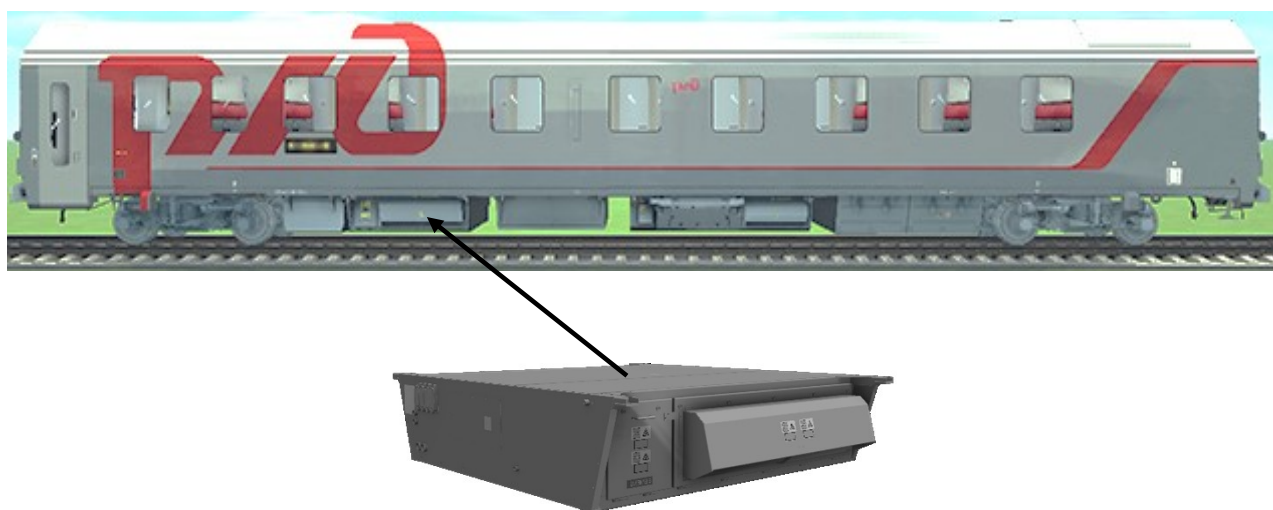


Рисунок 5.6 – EVB и место установки под спальным вагоном

Силовая схема входной части EVB содержит четыре входных блока. По принципу действия благодаря штатному коммутирующему устройству входные блоки могут соединяться как по два (рисунок 2.3), так и по четыре (рисунок 2.5) последовательно, что обеспечивает эффективное функционирование ВП как при входном высоковольтном напряжении на уровне 1000-1500 В, так и при 3000 В. В таком преобразователе используется асинхронный алгоритм управления транзисторами входных блоков.

Были проведены экспериментальные исследования электромагнитных процессов в EVB при использовании одного, двух и четырех входных блоков с синхронным и асинхронным алгоритмами управления транзисторами. При этом исследовались электромагнитными процессы в зависимости от уровня входного напряжения и выходной мощности ВП. При аналогичных условиях были исследованы электромагнитные процессы с помощью разработанных ИМ и осуществлено сравнение с расчетными значениями, вычисленными с помощью полученных в диссертационной работе аналитических выражений.

В частности, были исследованы зависимости амплитуды и частоты пульсаций входного тока EVB от входного напряжения на уровне от 1100 до 4000 В при выходной суммарной мощности 50, 75, 100 кВА. На рисунке 5.7 приведена осциллограмма кривой пульсаций входного тока EVB при последовательном соединении четырех входных блоков с асинхронным алгоритмом управления. Указанная осциллограмма была получена при входном напряжении 4000 В постоянного тока и выходной суммарной мощности 50 кВА.

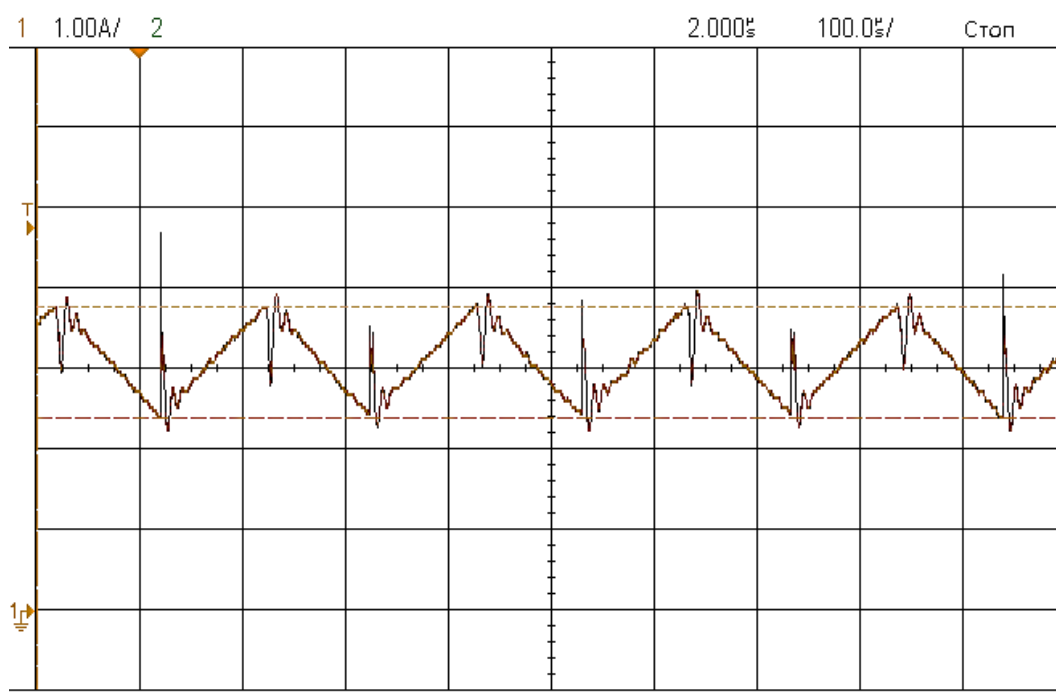


Рисунок 5.7 – Осциллограмма пульсаций входного тока EVB при входном напряжении 4000 В и выходной мощности 50 кВА

Как видно из рисунка 5.7, частота пульсаций входного тока EVB равна 4800 Гц, что в 4 раза превышает частоту переключения транзистора входного

блока ВП, которая равна 1200 Гц. Это подтверждает выводы, полученные во второй главе.

На рисунке 5.8 показана зависимость измеренных значений амплитуды пульсаций входного тока от выходной мощности преобразователя при входном напряжении 4000 В.

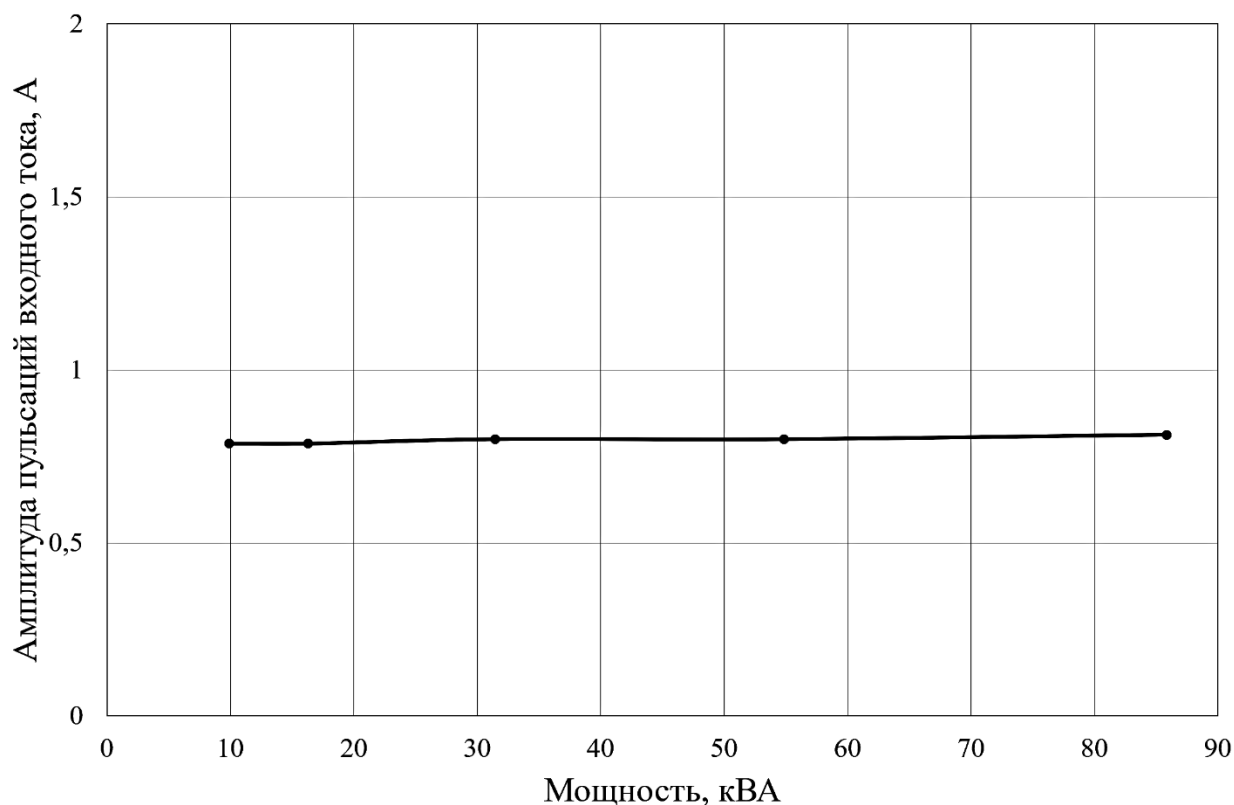


Рисунок 5.8 – Измеренные значения амплитуды пульсаций входного тока

Следует отметить, что из-за конструктивных особенностей и возможностей используемых IGBT приборов, имеющих 17 класс по напряжению, рассматриваемый ВП не может функционировать с одним входным блоком. В связи с этим в EVB с одним входным блоком было проведено только аналитическое и компьютерное исследования при входных напряжениях от 1100 до 4000 В, с допущением, что IGBT приборы якобы могут работать при таких напряжениях. По тем же причинам EVB с двумя входными блоками может функционировать только при входных напряжениях от 1100 до 1900 В, а с четырьмя входными блоками может штатно работать только при входных

напряжениях от 2200 до 4000 В. С учетом данных особенностей были проведены аналитические, компьютерные и экспериментальные исследования.

В таблице 5.1 представлены результаты аналитических расчетов и компьютерного моделирования амплитуды пульсации входного тока EVB с одним входным блоком.

Таблица 5.1 – Амплитуды пульсаций входного тока при одном входном блоке

Параметр	Полученные результаты								
Входное напряжение, В	2200			3100			4000		
Выходная суммарная мощность, кВА	50	75	100	50	75	100	50	75	100
Расчетное значение амплитуды пульсаций тока, А	12,49	12,49	12,49	10,72	10,72	10,72	4,94	4,94	4,94
Амплитуда пульсации тока, полученная при компьютерном моделировании, А	12,49	12,49	12,39	10,73	10,69	10,65	4,94	4,92	4,84

Результаты, приведенные в таблице 5.1, подтверждают теоретические положения диссертационной работы, что амплитуда пульсаций входного тока не зависит от суммарной выходной мощности ВП и снижается с повышением входного напряжения.

В качестве примера в таблицах 5.2 и 5.3 представлены результаты аналитических расчетов, компьютерного моделирования и экспериментальных исследований амплитуды пульсации входного тока на EVB с двумя и четырьмя входными блоками, которые функционируют с асинхронным алгоритмом управления транзисторами.

Таблица 5.2 – Амплитуды максимальных значений пульсаций входного переменного тока при двух входных блоках

Параметр	Полученные результаты								
Входное напряжение, В	1100			1500			1900		
Выходная суммарная мощность, кВА	50	75	100	50	75	100	50	75	100
Расчетное значение амплитуды пульсаций тока, А	3,123	3,123	3,123	2,778	2,778	2,778	1,642	1,642	1,642
Амплитуда пульсации тока, полученная при компьютерном моделировании, А	3,115	3,105	3,115	2,775	2,775	2,770	1,640	1,630	1,630
Амплитуда пульсации тока, полученная при измерении в преобразователе, А	3,143	3,134	3,130	2,770	2,795	2,655	1,690	1,650	1,637

Таблица 5.3 – Амплитуды максимальных значений пульсаций входного переменного тока при четырех входных блоках

Параметр	Полученные результаты								
Входное напряжение, В	2200			3100			4000		
Выходная суммарная мощность, кВА	50	75	100	50	75	100	50	75	100
Расчетное значение амплитуды пульсаций тока, А	0,134	0,134	0,134	0,584	0,584	0,584	0,774	0,774	0,774
Амплитуда пульсации тока, полученная при компьютерном моделировании, А	0,131	0,130	0,137	0,583	0,583	0,581	0,771	0,771	0,774
Амплитуда пульсации тока, полученная при измерении в преобразователе, А	0,137	0,136	0,135	0,591	0,589	0,574	0,761	0,773	0,775

На рисунке 5.9 представлены результаты вычислений и измеренных значений амплитуды пульсаций входного тока преобразователя с четырьмя входными блоками и асинхронным алгоритмом управления в диапазоне входного напряжения постоянного тока от 2200 до 4100 В, где сплошной линией

показаны результаты вычислений амплитуды пульсаций входного тока по выражениям (2.82) - (2.85), пунктирной линией показаны измеренные значения.

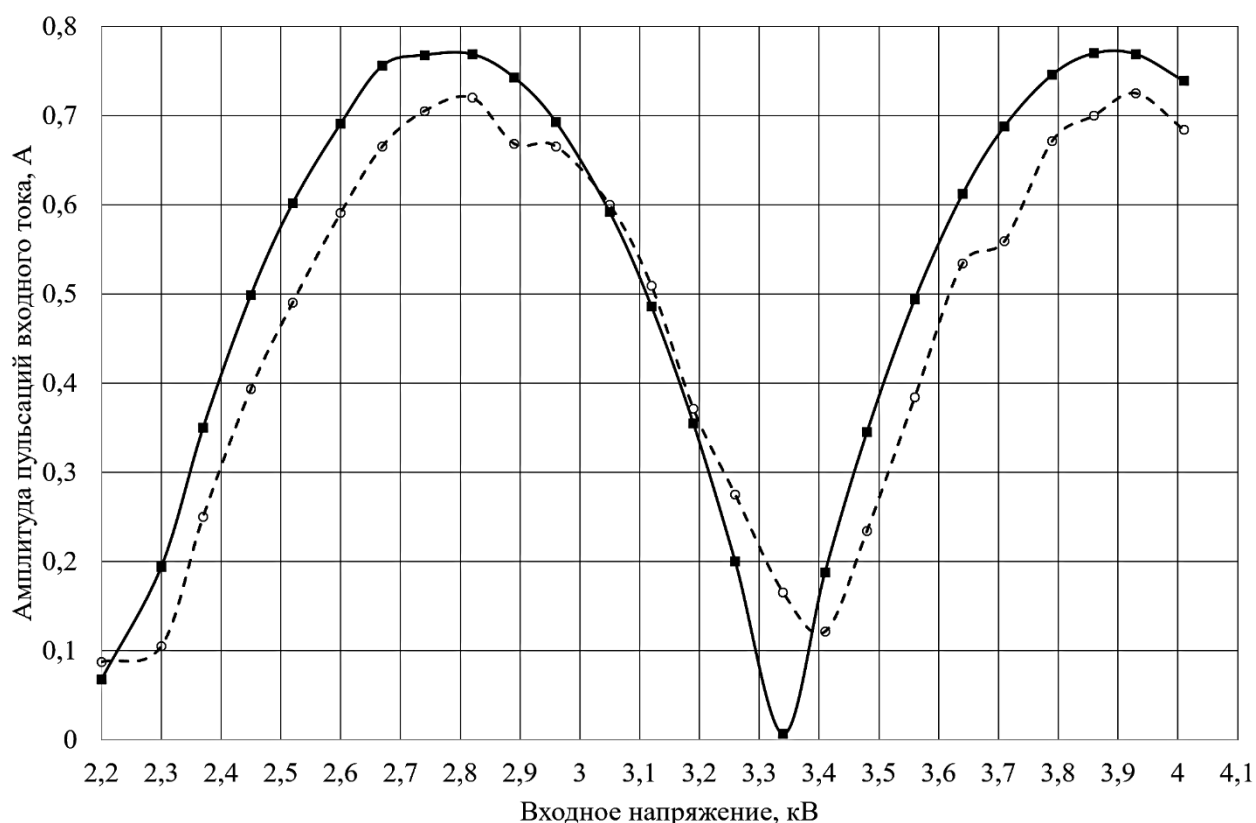
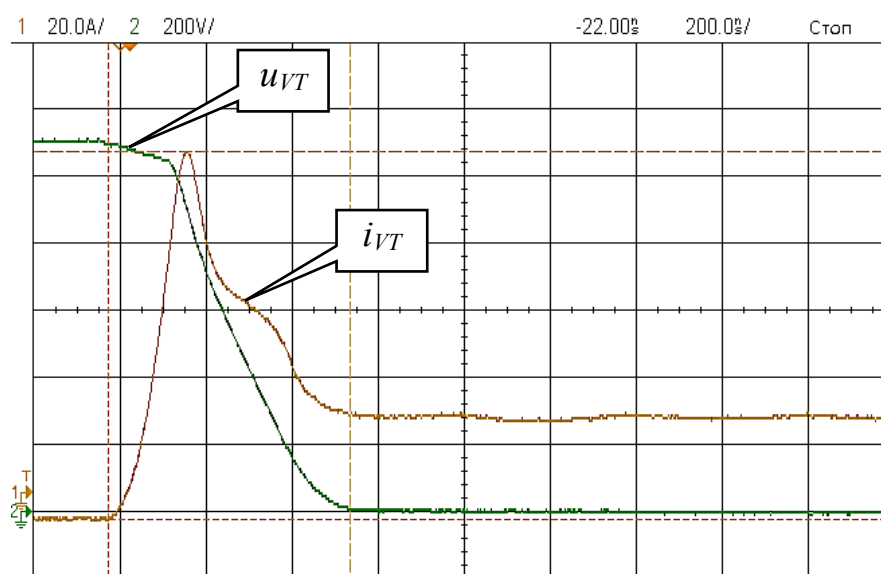


Рисунок 5.9

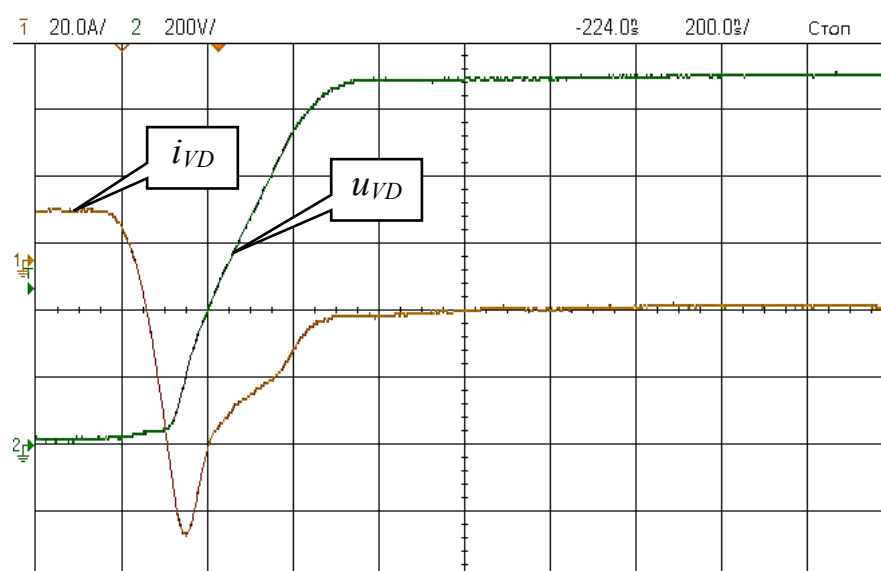
Проведенные исследования показали, что значения амплитуды пульсаций входного тока ВП, полученные в результате аналитического расчета, компьютерного моделирования и экспериментальных исследований, имеют разницу не более 6,7 %. Разность показаний между измеренными значениями амплитуды пульсаций входного тока на EVB и полученными в результате аналитического расчета и компьютерного моделирования объясняется наличием погрешности измерительных приборов и погрешностью, вносимой за счет работы системы управления ВП. При этом вычисленная частота пульсаций входного тока совпадает с результатами компьютерного моделирования и экспериментальных исследований с точностью лучше 1 %.

При аналогичных условиях были исследованы зависимости мощности динамических и статических потерь в IGBT приборах входных блоков EVB от входного напряжения и выходной суммарной мощности. В качестве

характерных примеров на рисунках 5.10 и 5.11 показаны осциллограммы, полученные в случаях замыкания и размыкания транзистора IGBT прибора соответственно, где i_{VT} и i_{VD} – ток, протекающий через транзистор и диод; u_{VT} и u_{VD} – падение напряжения на выводах коллектор-эмиттер транзистора и на диоде. Указанные осциллограммы были сняты на EVB с четырьмя входными блоками, которые использовали асинхронный алгоритм управления транзисторами при входном напряжении 3100 В постоянного тока и выходной мощности 93 кВА.

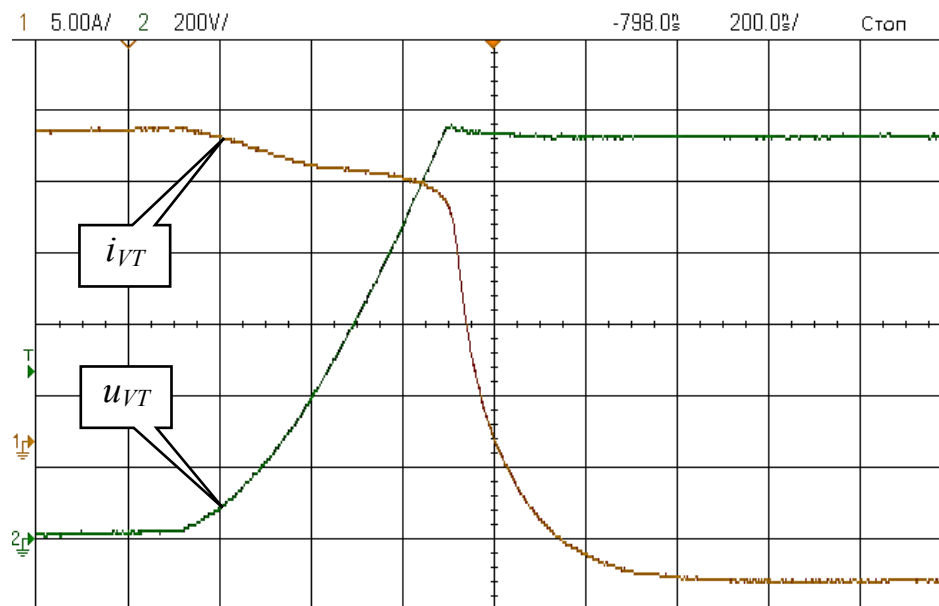


а)

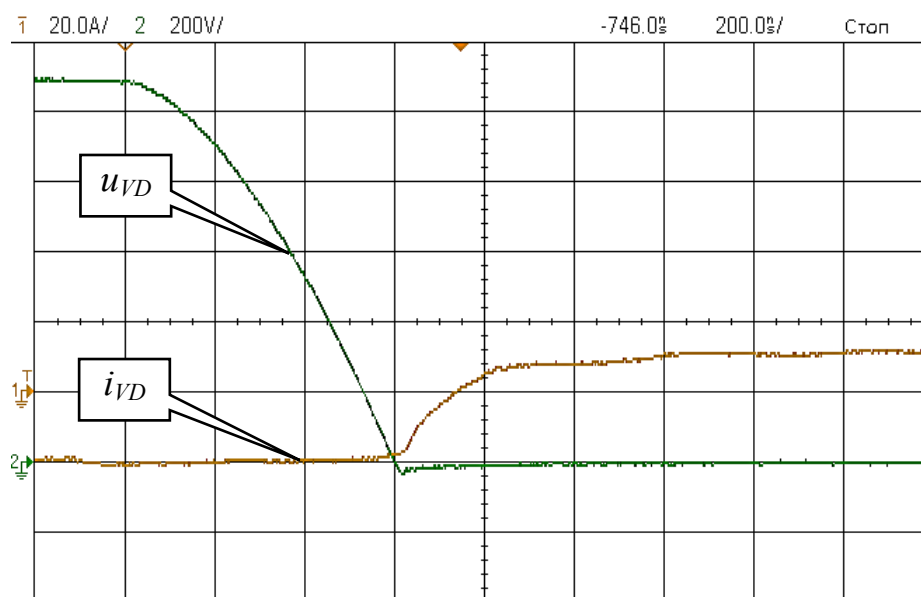


б)

Рисунок 5.10 – Осциллограммы тока и напряжения полупроводниковых элементов входного блока EVB при замыкании транзистора: а) Осциллограмма тока и напряжения транзистора; б) Осциллограмма тока и напряжения диода



а)



б)

Рисунок 5.11 – Осциллограммы тока и напряжения полупроводниковых элементов входного блока EVB при размыкании транзистора: а) Осциллограмма тока и напряжения транзистора; б) Осциллограмма тока и напряжения диода

Потери мощности при компьютерном моделировании определялись с помощью разработанных ИМ, представленных на рисунках 5.3-5.5, а при экспериментальных исследованиях они вычислялись с учетом (3.86), (3.97), (3.104) и посредством использования цифровых осциллограмм кривых тока, протекающего через коллектор транзистора и через диод, и падения напряжения на коллектор-эмиттере транзистора и на диоде IGBT прибора. По полученным из осциллограмм массивам цифровых данных значений токов i_{VT} , i_{VD} и напряжений u_{VT} , u_{VD} с помощью программы Mathcad и с учетом (3.97), (3.104) рассчитывались мощности динамических потерь при замыкании и размыкании IGBT приборов. Аналогичным образом определялись мощности статических потерь в транзисторах и диодах, а затем после суммирования находилась общая мощность потерь в полупроводниковых приборах входных блоков EVB.

В результате вышеуказанных действий были получены зависимости мощности потерь в IGBT приборах входных блоков EVB от входного напряжения и выходной суммарной мощности ВП. В качестве наглядного примера на рисунке 5.12 показаны зависимости суммарной мощности потерь в IGBT приборах EVB с четырьмя входными блоками и асинхронным алгоритмом управления от входного напряжения переменного тока при выходной мощности рассматриваемого ВП, равной 45 кВА, которые были вычислены по предложенным аналитическим выражениям (сплошная линия), рассчитаны с помощью разработанных ИМ (пунктирная линия) и получены в ходе экспериментальных исследований (обозначенные ромбом).

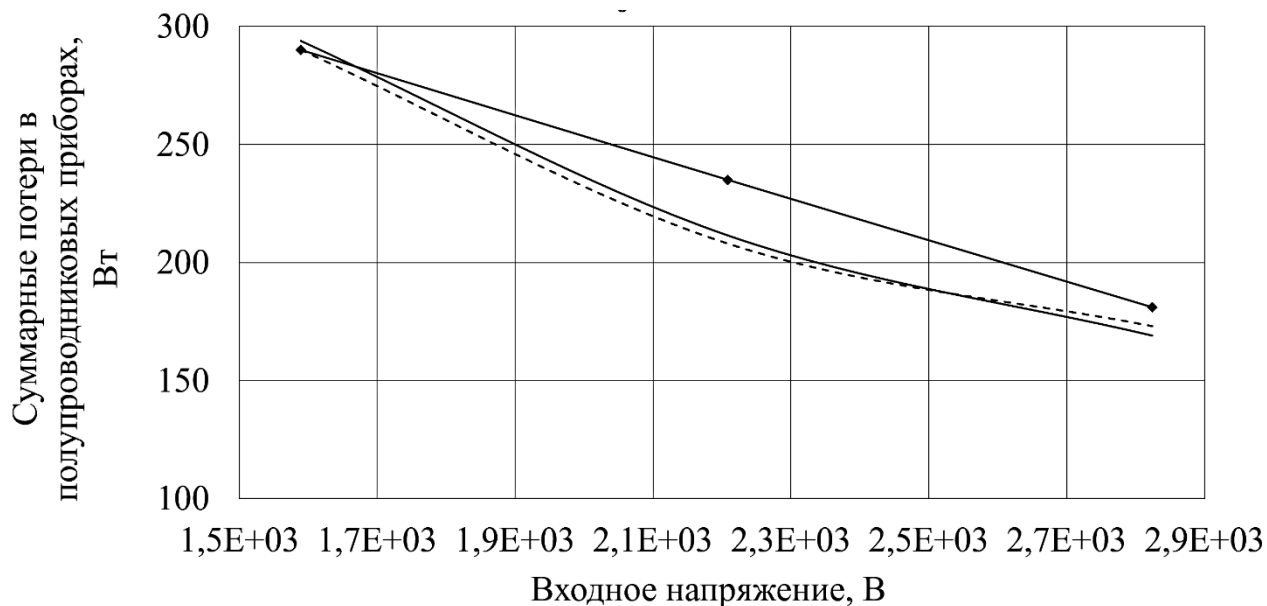


Рисунок 5.12 – Результаты исследования суммарной мощности потерь в IGBT приборах входных блоков

На рисунке 5.13 показаны зависимости суммарной мощности потерь в IGBT приборах EVB с четырьмя входными блоками и асинхронным алгоритмом управления от выходной мощности ВП при входном напряжении 2200 В переменного тока, которые были вычислены по предложенным аналитическим выражениям (сплошная линия), рассчитаны с помощью разработанных ИМ (пунктирная линия) и получены в ходе экспериментальных исследований (обозначенные ромбом).

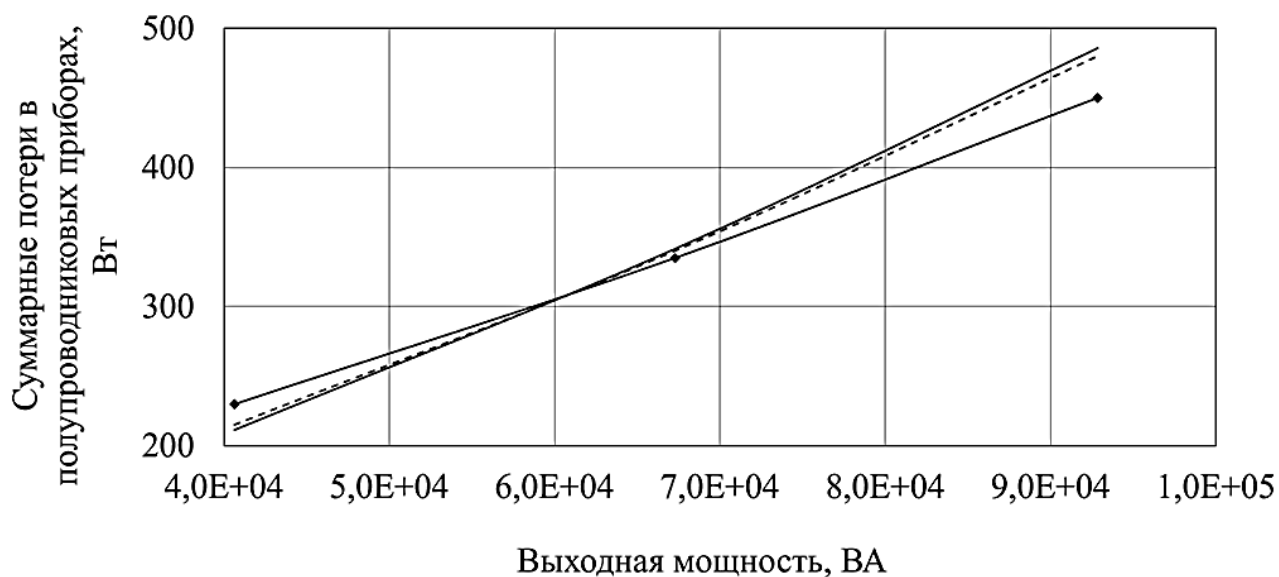


Рисунок 5.13 – Результаты исследования суммарной мощности потерь в IGBT приборах входных блоков

Проведенные исследования показали, что значения суммарной мощности потерь в IGBT приборах входных блоков EVB, полученные в результате аналитического расчета, компьютерного моделирования и экспериментальных исследований, имеют разницу не более 5,7 %. Они подтвердили выводы, полученные в диссертационной работе, о том, что тип алгоритма управления при одинаковом количестве входных блоков не влияет, как на мощность динамических, так статических потерь в силовых транзисторах IGBT приборов. При этом мощности статических и динамических потерь повышаются с увеличением количества входных блоков в ВП.

Также были проведены исследования зависимости коэффициента искажений нелинейности входного тока EVB от входного напряжения переменного тока и выходной суммарной мощности ВП. В качестве примеров на рисунках 5.14 и 5.15 представлены зависимости коэффициента искажений нелинейности входного тока EVB с четырьмя входными блоками и асинхронным алгоритмом управления от выходной мощности при входном напряжении на уровне 2200 и 2800 В переменного тока, которые были вычислены по предложенным аналитическим выражениям (сплошная линия), рассчитаны с помощью разработанных ИМ (пунктирная линия) и получены в ходе экспериментальных исследований (обозначенные квадратами).

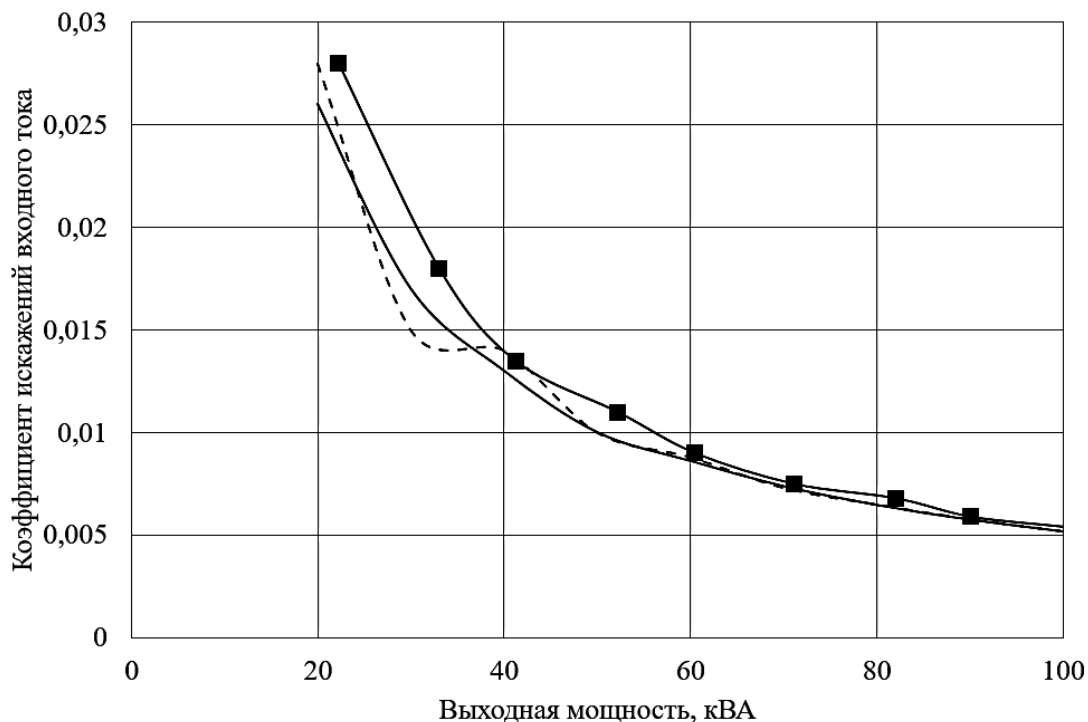


Рисунок 5.14 – Результаты исследования коэффициента искажений нелинейности входного тока при входном напряжении 2200 В

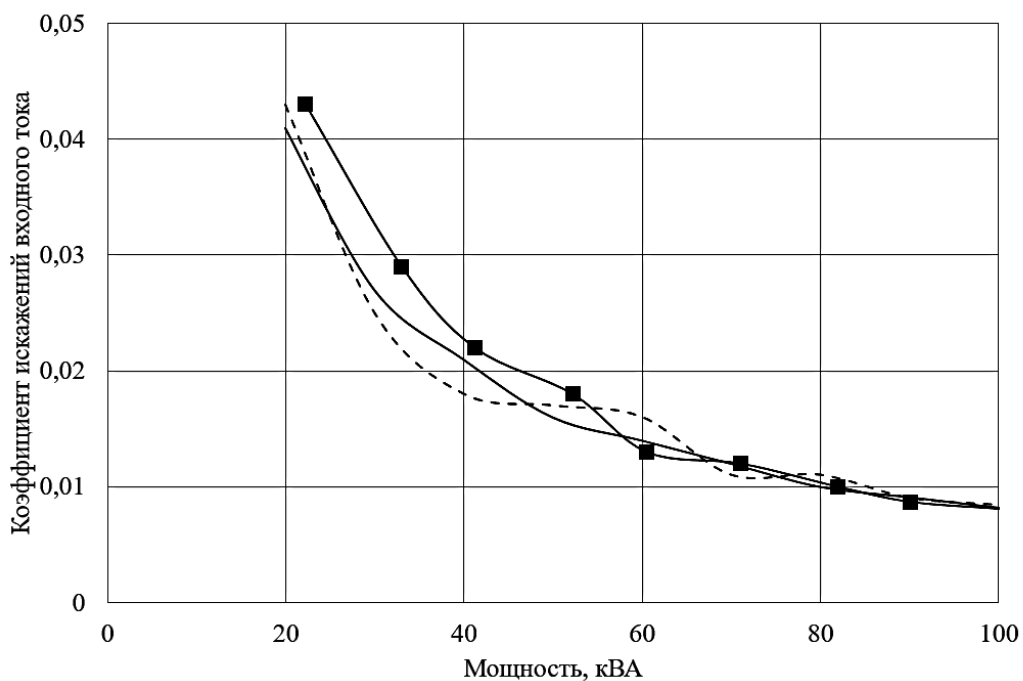


Рисунок 5.15 – Результаты исследования коэффициента искажений нелинейности входного тока при входном напряжении 2800 В

Анализ выявил, что значения коэффициента искажений нелинейности входного тока ВП, полученные в результате аналитического расчета, компьютерного моделирования и экспериментальных исследований, имеют разницу не более 7,9 %. Он подтвердил вывод, полученные в диссертационной

работе, о том, что при использовании двух и более входных блоков с асинхронным алгоритмом управления транзисторами коэффициент искажений несинусоидальности входного тока ВП практически не зависит от величины входного напряжения. При этом коэффициент искажения синусоидальности входного тока снижается обратно пропорционально повышению выходной суммарной мощности ВП.

Было выявлено, что результаты компьютерных и экспериментальных исследований при определении коэффициента заполнения γ , при котором входной ток EVB достигает нуля, отличаются от экспериментальных результатов не более чем на 7,3%.

Основные положения диссертационной работы были использованы при проектировании преобразователей типа ПСН235 У2 (рисунок 5.14) для грузовых электровозов серии 2(3)ЭС4К и типа ПСН100 У2 (рисунок 5.15) для пассажирских электровозов ЭП2К.



Рисунок 5.14 – Преобразователь ПСН235 У2 и электровоз 2(3)ЭС4К



Рисунок 5.15 – Преобразователь ПСН100 У1 и электровоз ЭП2К

Указанные преобразователи предназначены для питания компрессоров, вентиляторов системы охлаждения, климатических установок и прочих вспомогательных цепей соответствующих электровозов при номинальном напряжении контактной сети 3000 В постоянного тока. В настоящее время выпущено и эксплуатируются более 500 шт. преобразователей типа ПСН235 У2 и 350 шт. преобразователей типа ПСН100 У2 (приложение А).

Результаты диссертационной работы были использованы при разработке преобразователей собственных нужд типа ПСН80 У1 для электропоездов серии ЭД4МКМ–АЭРО и типа ПСН110 У1 (рисунок 5.16) для электропоездов серии ЭП2Д и ЭП2ДМ [90]. В настоящее время на железных дорогах РФ эксплуатируются более 1200 шт. таких преобразователей (приложение Б).



Рисунок 5.16 – Преобразователь ПСН110 У1 и электропоезд ЭП2Д

Результаты диссертационной работы могут найти эффективное применение при проектировании систем электроснабжения постоянного тока для газо- и нефтепроводов [119], ветренных электростанций [120], а также при разработке перспективных полностью электрических самолетов и космических аппаратов с повышенным напряжением (500–900 В) постоянного тока.

Полученные положения диссертационной работы были задействованы при проектировании источников питания бортовых типа ИП3 М1 и ИП9 М1 (рисунок 5.17) океанических глубоководных аппаратов [121]. Разработанные источники питания обеспечивают требуемыми напряжениями бортовое электрооборудование соответствующих океанических аппаратов при входном напряжении 2700 В постоянного тока.

Результаты диссертационной работы были изложены в [7, 42, 44, 47, 77, 79, 90, 91, 101, 103, 114, 115, 116, 117, 118, 119 - 123].



Рисунок 5.17 – Источник типа ИП9 М1 и океанический глубоководный аппарат

Выводы

1 Наибольшая разница между результатами, полученными в ходе аналитических расчетов и компьютерного моделирования, выявлена при определении потерь мощности в IGBT приборах входных блоков. При этом она не превышает 1,7 % и связана с неточностью линеаризации вольтамперной характеристики транзисторов и диодов выбранных IGBT приборов.

2 Максимальная разность между аналитическими и экспериментальными результатами, которая не превышает 7,9 %, выявлена при определении коэффициента искажений нелинейности входного тока ВП. Она объясняется наличием погрешности измерительных приборов, неточностью линеаризации вольтамперной характеристики транзисторов и диодов, а также погрешностью, вносимой системой управления EVB.

3 В целом, результаты компьютерных и экспериментальных исследований подтвердили правильность и достоверность выведенных выражений и выводов, полученных в диссертационной работе.

ЗАКЛЮЧЕНИЕ

По результатам диссертационной работы «Входные каскады высоковольтного преобразователя для бортовых электротехнических комплексов» можно сделать следующее заключение:

1 Разработанная на базе проведенного анализа технической литературы классификация позволяет упорядочить и сократить время исследований всей совокупности существующих входных силовых схем высоковольтного преобразователя за счет интегрального анализа типов, видов и подвидов рассматриваемых устройств.

2 Предложенные критерии сравнения обеспечивают выявление предпочтительного типа силовой схемы входного каскада высоковольтного преобразователя при заданных требованиях по применению.

3 Максимальная амплитуда пульсаций входного тока не зависит от количества входных блоков высоковольтного преобразователя при синхронном управлении.

4 При равных условиях, силовые схемы, которые имеют N входных блоков, с асинхронным алгоритмом управления имеют в N^2 раз меньше максимальную амплитуду пульсаций входного тока по сравнению с силовыми схемами с синхронным алгоритмом управления.

5 Силовые схемы с одинаковым количеством входных блоков независимо от алгоритма управления имеют одинаковую суммарную мощность статических потерь, как в транзисторах, так и в диодах.

6 Суммарная мощность статических потерь в транзисторах и диодах силовых схем всегда превышает суммарную мощность статических потерь в соответствующих полупроводниковых приборах силовой схемы с меньшим количеством входных блоков.

7 Суммарная мощность динамических потерь в транзисторах и диодах при асинхронном алгоритме управления значительно ниже суммарной мощности динамических потерь, чем при использовании синхронного алгоритма управления при условии равенства пульсаций входного тока.

8 При синхронном и асинхронном алгоритмах управления транзисторами амплитуда пульсаций входного тока не зависит от выходной мощности высоковольтного преобразователя.

9 При асинхронном алгоритме управления транзисторами применение двух входных блоков в высоковольтном преобразователе позволяет добиться максимум 4,5-кратного и минимум 2-кратного улучшения амплитуды пульсаций входного тока, а применение четырех входных блоков позволяет добиться максимум 14-кратного и минимум 4,2-кратного улучшения амплитуды пульсаций входного тока по сравнению с одним входным блоком.

10 Для поддержания режима непрерывного входного тока предлагается повышать частоту коммутации транзисторов с учетом граничных условий, определяемых из (3.15).

11 С повышением количества входных блоков мощности статических и динамических потерь повышаются.

12 Благодаря лучшим динамическим свойствам современных IGBT приборов 17-го класса входные блоки и полумостовые резонансные инверторы рассматриваемых высоковольтных преобразователей имеют полную мощность потерь в силовых полупроводниковых ключах в 2,55 раз меньше, чем в высоковольтных преобразователях, которые используют IGBT приборы 25-го класса.

13 При одних и тех же частотах переключения транзисторов, из-за худших динамических свойств, мощность потерь в современных IGBT приборах 65-класса полумостовых резонансных инверторов высоковольтных преобразователей более чем в 12 раз превышает значения мощности потерь в IGBT приборах 17-го класса.

14 Проведенные исследования показали, что современные IGBT приборы 17-го класса являются наиболее предпочтительными для применения в рассматриваемых высоковольтных преобразователях.

15 Наибольшая разница между результатами, полученными в ходе аналитических расчетов и компьютерного моделирования, выявлена при

определении потерь мощности в IGBT приборах входных блоков. При этом она не превышает 1,7 % и связана с неточностью линеаризации вольтамперной характеристики транзисторов и диодов, выбранных IGBT приборов.

16 Максимальная разность между аналитическими и экспериментальными результатами, которая не превышает 7,9 %, выявлена при определении коэффициента искажений нелинейности входного тока высоковольтного преобразователя. Она объясняется наличием погрешности измерительных приборов, неточностью линеаризации вольтамперной характеристики транзисторов и диодов, а также погрешностью, вносимой системой управления EVB51.

17 В целом, результаты компьютерных и экспериментальных исследований подтвердили правильность и достоверность выведенных выражений и выводов, полученных в диссертационной работе.

Список работ, опубликованных по теме диссертации

- 1 S. I. Volskiy, Y. Y. Skorokhod and V. V. Shergin. The analysis and simulation of power circuits for high voltage converter/ Proc. CES/IEEE 5th International Power Electronics and Motion Control Conference, Shanghai, China, 2006 – pp. 1–5.
- 2 Skorokhod Y., Volskiy S. The analysis and simulation of power circuits for AC high voltage converter/ Proc. in International Conference on Power Electronics and Drive Systems, Bangkok, Thailand, 2007 – pp. 1741–1747.
- 3 Skorokhod Y. Y. and Volskiy S. I. Development and test of the power multilevel converter for wind turbine systems/ Proc. IEEE International Conference on Sustainable Energy Technologies, Singapore, 2008 – pp. 804–809.
- 4 Скороход Ю. Ю., Петрашевская И. А., Вольский С. И. Моделирование системы электроснабжения постоянного тока газо- и нефтепроводов с высоковольтными преобразователями/ М.: Известия высших учебных заведений. Электромеханика, №3, 2011 – с. 76–78.
- 5 Skorokhod Y., Volsky S., Antushev N. and Volskiy N. Power supply source for the continental shelf bottom exploration system/ Proc. PCIM Europe 2014; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Nuremberg, Germany, 2014 – pp. 1–8.
- 6 Volskiy S., Skorokhod Y., Sorokin D. High-voltage converter for the traction application/ Advances in Power Electronics, vol 2016, Article ID 4705709.
- 7 Вольский С. И., Скороход Ю. Ю., Синявский И. В., Стрельцов А. И. Преобразователь собственных нужд ПСН110 У1 для электропоезда ЭП2Д/ Вестник Всероссийского научно-исследовательского и проектно-конструкторского института электровозостроения, №1 (75), 2017 – с. 12-21.
- 8 Skorokhod Y., Sorokin D., Volskiy S. Development of the control system for three-phase power factor corrector/ Proc. in International Exhibition and Conference for Power Electronics, Intelligent Motion (PCIM2019), Nurnberg, 2019 – p. 1813–1819.

9 Skorokhod Y.Y., Sorokin D.A., Volskiy S.I. Three-phase power factor corrector with direct power control and power supply of the unbalanced industrial network// Proc. in E3S Web of Conferences, International Scientific and Technical Conference Smart Energy Systems 2019 (SES-2019), Vol. 124 (2019), Published online: 10 February 2020, DOI: <https://doi.org/10.1051/e3sconf/201912405017>

10 Sorokin D. A., Volskiy S. I., Skorokhod Y. Y. Power factor corrector for bipolar unbalanced load and asymmetrical three-phase power supply/ Proc. in International Exhibition and Conference for Power Electronics, Intelligent Motion (PCIM2020), Nurnberg 2020 – pp. 1079–1085.

11 Скороход Ю. Ю., Вольский С. И. Анализ бортовых высоковольтных преобразователей однофазного переменного тока с повышенным коэффициентом мощности/ Электричество, №10, 2020 – с. 44–51.

12 Volskiy S., Skorokhod Y. Analysis of high-voltage converters with serial connection units and with input current correction/ Proc. In 21st International Scientific Conference on Electric Power Engineering (EPE2020), Prague, 2020 – pp. 133–137.

13 Skorokhod Y., Sorokin D., Volskiy S. Analysis of the influence of error amplifier factors on total harmonic distortion of converter input current/ Proc. in the 8th International Conference on Electrical and Electronics Engineering (ICEEE-2021), Ankara, 2021 – pp. 174–179.

14 Volskiy S., Skorokhod Y., Echkilev N. Selecting the switching frequency of the 6500V IGBT High Voltage DC Converter/ Электричество №8, 2021 – с. 21-27.

15 Скороход Ю.Ю., Вольский С.И. Расчет индуктивности дросселя входного фильтра/ Электроника и электрооборудование транспорта, №1, 2021 г. – с. 2-5.

16 Скороход Ю.Ю., Вольский С.И., Корнев А.С., Викулов И.П., «Имитатор импульсных высоковольтных перенапряжений», Электричество №11, 2021 г. – с. 18-27.

17 Вольский С. И., Скороход Ю. Ю., Сорокин Д. А. Применение IGBT и SiC MOSFET приборов в преобразователе постоянного в двухполярный постоянный ток/ Практическая силовая электроника, №3(87), 2022 – с. 9–14.

18 Скороход Ю.Ю., Вольский С.И., Сорокин Д.А., Сухов Д.В., Анализ технических характеристик «быстрых» силовых диодов альтернативных производителей/ Практическая силовая электроника, №2(90), 2023 г. – с. 13-18.

19 Sorokin D., Skorokhod Y., Volskiy S. Universal mathematical model of single-phase DC-DC bridge converter for different control algorithms/ Proc/ in International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Shanghai, China, 2023. – pp. 147-152.

20 Скороход Ю.Ю. Потери мощности в силовых ключах входных блоков высоковольтного преобразователя/ Практическая силовая электроника, №4 (96), 2024 – с. 12-19.

21 Skorokhod Y., Sorokin D., Volskiy S. Power Converter with a Galvanic Isolation and an Increased Efficiency/ Proc in International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Shenzhen, China, 2024. – pp. 500-505.

22 Скороход Ю.Ю. Анализ влияния синхронного и асинхронного способа управления на качество потребляемого тока преобразователя/ Интеллектуальная электротехника, №1, 2025 – с. 81-92.

23 Skorokhod Y., Sorokin D., Volskiy S. Study of Power Circuit Parameters of Three-Phase Grid-Tie Inverter/ Proc. in International Conference on Industrial Engineering, Applications and Manufacturing (ICIEAM), Sochi, Russian Federation, 2025. – pp. 362-366.

Патенты

1 Дякин С. В., Скороход Ю. Ю., Вольский С. И., Сорокин Д. А. Преобразователь электрической энергии/ Патент на полезную модель, RU166998 U1, 20.12.2016.

2 Скороход Ю. Ю., Вольский С. И. Преобразователь собственных нужд с коррекцией входного тока/ Патент на изобретение №2 738 956. Бюл. №36 от 21.12.2020 г.

3 Скороход Ю. Ю., Вольский С. И. Преобразователь собственных нужд/ Патент на изобретение №2750955. Бюл. №19 от 06.07.2021 г.

Список используемых источников

- 1 Зиновьев Г. С. Силовая электроника/ Изд-во: Юрайт. 2017 – 667 с.
- 2 ГОСТ32145-2013. Электрическая энергия. Совместимость технических средств электромагнитная. Контроль качества электрической энергии в системах электроснабжения общего назначения/ Изд-во: Стандартинформ, 2013 – 27 с.
- 3 Лизан И. Я., Маренич К. Н., Ковалев И. В. Теоретические основы электротехники/ Изд-во: ИнфаИнженерия, 221 – 628 с.
- 4 Еременко В., Рабочий А. А., Фисун А.П. Основы электротехники и электроники/ Изд-во: ФГБОУ ВПО «Госуниверситет – УНПК», 2012 – 529 с.
- 5 Pollefliet J. Electronic power control. Volume 1: Power Electronics/ Academia Press, 2011 – 504 p.
- 6 Кабышев А. В. Компенсация реактивной мощности в электроустановках промышленных предприятий/ Изд-во: Томский политехнический университет, 2012 – 234 с.
- 7 Скороход Ю. Ю., Вольский С. И. Анализ бортовых высоковольтных преобразователей однофазного переменного тока с повышенным коэффициентом мощности/ Электричество, №10, 2020 – с. 44–51.
- 8 Основы современной энергетики. Под редакцией Аметисов Е.В./ Изд-во: Издательский дом МЭИ, Т2, 2008 – 632 с.
- 9 Покровский Д. С. Компенсация реактивной мощности как метод повышения качества электрической энергии и сокращения потерь на примере данных АО «РЭС»/ Вестник магистратуры, №5–6, 2021 – с. 44–46.
- 10 Качество энергии и его решение Singh B., Chandra A., Al-Haddad K. Power quality problems and mitigation techniques/ John Wiley and Sons Ltd, 2015 – p. 579.
- 11 Тимофеев А. С. Компенсация реактивной мощности/ Изд-во: Новокузнецк СибГИУ, 2010 – 67 с.
- 12 Akagi H., Watanabe E.W., Aredes M. Instantaneous power theory and applications to power conditioning/ Wiley-IEEE Press, 2017 – 472 p.

- 13 Singh B., Al-Haddad K., Chandra A. A review of active filters for power quality improvement/ IEEE Transactions on Industrial Electronics, vol. 46, no. 5, 2009 – pp. 960–971.
- 14 Lascau C., Asiminoaei L., Boldea I. and Blaabjerg F. High performance current controller for selective harmonic compensation in active power filters/ IEEE Transactions on Power Electronics, vol. 22, no. 5, 2007 – pp. 1826–1835.
- 15 Daftary D. and Shah M. T. Design and analysis of hybrid active power filter for current harmonics mitigation/ IEEE 16th India Council International Conference (INDICON), Rajkot, India, 2019 – pp. 1–4.
- 16 Tangtheerajaronwong W., Hatada T., Wada K. and Akagi H. Design and performance of a transformerless shunt hybrid filter integrated into a three-Phase diode rectifier/ IEEE Transactions on Power Electronics, vol. 22, no. 5, 2007 – pp. 1882–1889.
- 17 Горбачевский Н. И., Сидоров С. Н., Ганиев Р. Н. Активный корректор коэффициента мощности на основе демпфирующих конденсаторов/ Вестник Чувашского университета, №1, 2018 – с. 36–41.
- 18 Gruundbau R., Utleryd J. Grid flexibility/ ABB Review, v.4, 2005 – pp. 21–24.
- 19 Кочкин В. И., Нечаев О. П. Применение статических компенсаторов реактивной мощности в электрических сетях энергосистем и предприятий/ Изд-во: НЦ ЭНАС, 2003 – 248 с.
- 20 Xu Y., Xiao X., Liu H. and Wang H. Parallel operation of hybrid active power filter with passive power filter or capacitors/ Proc. in IEEE/PES Transmission & Distribution Conference & Exposition: Asia and Pacific, Dalian, China, 2005 – pp. 1–6.
- 21 Panda G., Dash S. K. and Sahoo N. Comparative performance analysis of shunt active power filter and hybrid active power filter using FPGA-based hysteresis current controller/ Proc. in IEEE 5th India International Conference on Power Electronics (IICPE), Delhi, India, 2012 – pp. 1–6.

- 22 Вагин Г. Я., Головкин Н. Н., Юртаев С. Н. К вопросу о применении синхронных генераторов для компенсации реактивной мощности/ Актуальные проблемы электроэнергетики. Изд-во: НГТУ, 2008 – с. 99–104.
- 23 Веницкий Ю. Д., Кузьмичев В. А. Перспективы применения синхронных компенсаторов в энергосистемах с возобновляемыми источниками энергии/ Энергия единой сети, №1 (62), Изд-во: АО «Россети Научно-технический центр», 2022 – с. 53–57.
- 24 Pérez-Tarragona M., Sarnago H., Lucía Ó., Burdío J. M. Active power factor corrector for high power domestic induction heating appliances/ Proc. in 43rd Annual Conference of the IEEE Industrial Electronics Society (IECON 2017), Beijing, China, 2017 – pp. 3779–3784.
- 25 Garg R.K., Ray S., Gupta N. Reactive power compensation and power factor improvement using fast active switching technique/ Proc. in 1st International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES), Delhi, 2016 – pp. 1–5.
- 26 Климаш С.В., Власьевский С.В., Способ и устройство подключения конденсаторов к регулируемой системе компенсации реактивной мощности трансформаторных подстанций/ Омский научный вестник, ОМГУ, №12, 2016 – с. 9-12.
- 27 Шалыгин К.А., Нос О.В. Активные силовые фильтры в задачах повышения качества электрической энергии/ Научный вестник НГТУ, №4 (53), 2013 – с. 191–202.
- 28 Wanjari R. A., Savakhande V. B., Chewale M. A., Sonawane P. R. and Khobragade R. M. A review on UPQC for power quality enhancement in distribution system/ Proc. in International Conference on Current Trends towards Converging Technologies (ICCTCT), Coimbatore, India, 2018 – pp. 1–7.
- 29 Cheng P.-T., Chen W.-T., Chen Y.-H., Ni C.-L. and Lin J. A transformer inrush mitigation method for series voltage sag compensators/ IEEE Transactions on Power Electronics, vol. 22, no. 5, 2007 – pp. 1890–1899.

30 Нос О. В., Востриков А. С., Штанг А. А., Малявко Е. Ю. Повышение энергоэффективности производства за счет применения силовых фильтров высших гармоник/ Изд-во: Известия Томского политехнического университета. Инжиниринг георесурсов, т. 330, №12, 2019 – с. 28–36.

31 Лукин А. В., Кастров М.Ю., Малышков Г. М., Герасимов А. А., Макаров В. В., Парфенов А. Н. Преобразователи напряжения силовой электроники/ Изд-во: Радио и связь, 2005 – 416 с.

32 Рощупкин Г. В., Шевцов Д. А., Новиков М. А. Спецификация и классификация силовых каскадов однофазных корректоров коэффициента мощности/ Практическая силовая электроника. № 3 (75). 2019 – с. 8–19.

33 Powniker S., Shelar S. Development of active power factor correction controller using boost converter/ Proc. in International WIE Conference on Electrical and Computer Engineering (WIECON-ECE), Pune, India, 2016 – pp. 212–216.

34 Дмитриков В.Ф., Сергеев В. В., Самылин И.Н. Повышение эффективности преобразовательных и радиотехнических устройств/ Изд-во: Горячая линия - Телеком, 2016 – 423 с.

35 Huber L, Jang Y. and Jovanovic M.M. Performance evaluation of bridgeless PFC boost rectifiers/ IEEE Transactions on Power Electronics, vol. 23, no. 3, 2008 – pp. 1381–1390.

36 Zhao B., Ma R., Abramovitz A. and Smedley K. Bridgeless buck-boost PFC rectifier with a bidirectional switch/ Proc. in 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia), Hefei, China, 2016 – pp. 2747–2751.

37 Hao Z., Yuan Z., and Xikui M., Distortion behavior analysis of general pulse-width modulated zeta PFC converter operating in continuous conduction mode/ IEEE Trans. Power Electron., vol. 27, no. 10, 2012 – pp. 4212–4223.

38 Ortiz-Castrillón J. R., Mejía-Ruíz G. E., Muñoz-Galeano N., López-Lezama J. M., Saldarriaga-Zuluaga S. D. PFC single-phase AC/DC boost converters: bridge, semi-bridgeless, and bridgeless topologies/ Applied sciences, no. 11, 7651, 2021.

- 39 Yungtaek J., Jovanovic M.M. A bridgeless PFC boost rectifier with optimized magnetic utilization/ IEEE Trans. Power Electron., vol. 24, no. 1, 2009 – pp. 85–93.
- 40 Kong P., Wang S., Lee F. C. Common mode EMI noise suppression for bridgeless PFC converters/ IEEE Trans. Power Electron., vol. 55, no. 2, 2008 – pp. 969–972.
- 41 Durrani Y., Aeloiza E., Palma L., Enjeti P. An integrated silicon carbide (SiC) based single phase rectifier with power factor correction/ Proc. in 36th Power Electronics Specialists Conference, Dresden, Germany, 2005 – pp. 2810–2816.
- 42 Skorokhod Y., Sorokin D., Volskiy S. Development of the control system for three-phase power factor corrector/ Proc. in International Exhibition and Conference for Power Electronics, Intelligent Motion (PCIM2019), Nurnberg, 2019 – p. 1813–1819.
- 43 Shreelakshmi M. P., Agarwal V. Novel high gain topologies for ac-dc conversion with power factor correction and dc link capacitor reduction/ Proc. in International Conference on Power Electronics, Drives and Energy Systems (PEDES2016), Trivandrum, India, 2016 – pp. 1–6.
- 44 Sorokin D. A., Volskiy S. I., Skorokhod Y. Y. Power factor corrector for bipolar unbalanced load and asymmetrical three-phase power supply/ Proc. in International Exhibition and Conference for Power Electronics, Intelligent Motion (PCIM2020), Nurnberg 2020 – pp. 1079–1085.
- 45 Hual C., Chuang C., Lee H-C., Chuang C., Niu C-M. Research on a bridgeless interleaved PFC boost converter with voltage doubler feature/ Journal of Robotics, Networking and Artificial Life, vol. 7(1), 2020 – pp. 7–11.
- 46 Краснов И.Ю., Черемисин В.Н. Проектирование активного корректора коэффициента мощности и имитационное моделирование его работы/ Изд-во: Изв. Томского политехнического университета, №4, 2009 – с. 92–97.

- 47 Skorokhod Y., Sorokin D., Volskiy S. Analysis of the influence of error amplifier factors on total harmonic distortion of converter input current/ Proc. in the 8th International Conference on Electrical and Electronics Engineering (ICEEE-2021), Ankara, 2021 – pp. 174–179.
- 48 Hua C-C., Chuang C-C., Lee H-C., Chuang C-W., Niu C-M. Research on a bridgeless interleaved PFC boost converter with voltage doubler feature/ Journal of Robotics, Networking and Artificial Life, vol. 7(1), 2020 – pp. 7–11.
- 49 Hu J., Xiao W., Zhang B., Qiu D. and Ho C. N. M. A single-phase hybrid interleaved parallel boost PFC converter/ Proc. in IEEE Energy Conversion Congress and Exposition (ECCE), Portland, OR, USA, 2018 – pp. 2855–2859.
- 50 Firmansyah E., Abe S., Shoyama M., Tomioka S., Ninomiya T. A critical-conduction-mode bridgeless interleaved boost power factor correction/ Proc. in Power Electron. Drive Systems (PEDS), 2009 – pp. 109–114.
- 51 Bin S., Zhengyu L. An interleaved totem-pole boost bridgeless rectifier with reduced reverse-recovery problems for power factor correction/ IEEE Trans. Power Electron., vol. 25, no. 6, 2010 – pp. 1406–1415.
- 52 Wang C.-M. A novel soft-switching single-phase AC–DC–AC converter using new ZVS–PWM strategy/ IEEE Transactions on Power Electronics, vol. 22, no. 5, 2007 – pp. 1941–1948.
- 53 Park M.-H., Baek J., Jeong Y. and Moon G.-W., An interleaved totem-pole bridgeless boost PFC converter with soft-switching capability adopting phase-shifting control/ IEEE Transactions on Power Electronics, vol. 34, no. 11, 2019 – pp. 10610–10618.
- 54 Chen Z., Davari P. and Wang H. Single-phase bridgeless PFC topology derivation and performance benchmarking/ IEEE Transactions on Power Electronics, vol. 35, no. 9, 2020 – pp. 9238–9250.
- 55 Sun Y., Liu Y., Su M., Xiong W., Yang J. Review of active power decoupling topologies in single-phase systems/ IEEE Transactions on Power Electronics, vol. 31, no. 7, 2016 – pp. 4778–4794.

56 Li Z., Zhang Y., Fan S. and Zhang H. Predictive deadbeat power control of PWM rectifier/ Proc. in International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM2014), Nuremberg, Germany, 2014 – pp. 294–301.

57 Valipour H., Mahdavi M. and Ordonez M. Resonant bridgeless AC/DC rectifier with high switching frequency and inherent PFC capability/ IEEE Transactions on Power Electronics, vol. 35, no. 1, 2020 – pp. 232–246.

58 Карзов Б.Н., Кастров М.Ю. Схемы коррекции коэффициента мощности с учетом фильтрации сетевого напряжения/ Практическая силовая электроника, № 2(34), 2009 – с. 2–7.

59 Чаплыгин Е. Е. Однофазные корректоры коэффициента мощности и их модели/ Изд-во: МЭИ, 2006 – 42 с.

60 Xu H., Chen D., Xue F. and Li X. Optimal design method of interleaved boost PFC for improving efficiency from switching frequency, boost inductor, and output Voltage/ IEEE Transactions on Power Electronics, vol. 34, no. 7, 2019 – pp. 6088–6107.

61 Huang C.-M., Liang T.-J., Lin R.-L. and Chen J.-F. A novel constant power control circuit for HID electronic ballast/ IEEE Transactions on Power Electronics, vol. 22, no. 3, 2007 – pp. 854–862.

62 Schafmeister F., Hufnagel M., Ide P. Resistor less precharging of boost PFCs by phase angle control of thyristors/ Proc. in International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM2014), Nuremberg, Germany, 2014 – pp. 841–848.

63 Liu X., Xu D., Hu C. et al. A high-efficiency single-phase AC/DC converter with enabling window control and active input bridge/ IEEE Transactions on Power Electronics, vol. 27, no. 6, 2012 – pp. 2912–2924.

64 Maqueda E., Rodas J., Toledo S., Gregor R., Caballero D., Gavilan F., Rivera M. Design and implementation of a modular bidirectional switch using SiC-MOSFET for power converter applications/ Active and Passive Electronic Components, Published by Wiley, 2018 – pp.1–9.

65 Tanvir Hossain M.R., Abedin A.H., Choudhury M.A. True three-phase bidirectional switch based AC-AC buck-boost converter topology/ Proc. In Applied Electrical Engineering and Computing Technologies (AEECT), Amman, 2013 – pp. 1–6.

66 Babaei E. A cascade multilevel converter topology with reduced number of switches/ IEEE Transactions on Power Electronics, vol. 23, no. 6, 2008 – pp. 2657–2664.

67 ГОСТ 33436.3-1 - 2015. Совместимость технических средств электромагнитная. Системы и оборудование железнодорожного транспорта. Часть 3-1 железнодорожный подвижной состав требования и методы испытаний. Введ. 1.07.2017/ М.: Стандартинформ, 2015 – 26 с.

68 ГОСТ 32144 – 2013. Электрическая энергия. Совместимость технических средств электромагнитная. Нормы качества электрической энергии в системах электроснабжения общего назначения. Введ. 1.07.2014/ М.: Стандартинформ, 2013 – 16 с.

69 Skorokhod Y., Volskiy S. The analysis and simulation of power circuits for AC high voltage converter/ Proc. in International Conference on Power Electronics and Drive Systems, Bangkok, Thailand, 2007 – pp. 1741–1747.

70 IEC 62236-3-1. Railway applications. Electromagnetic compatibility. Part 3-1: Rolling stock. Train and complete vehicle/ February 2008. International electrotechnical commission, 2008 – 63 p.

71 Мелешин В. Транзисторная преобразовательная техника/ М.: Техносфера, 2006 – 632 с.

72 Makarov S. N., Stephen R. L., Bitar J. Practical Electrical Engineering/ Washington: Worcester Polytechnic Institute, USA, 2019 – 664 p.

73 Гельман М.В., Дубкин М.М., Преображенский К.А., Возмилов А.Г., Сидоренко Б.Ю., Преобразовательная техника/ Издательский центр ЮУрГУ, 2009 – 425 с.

74 Попков О.З. Основы преобразовательной техники/ М.: Электротехника, 2010 – 200 с.

- 75 Розанов Ю.К., Рябчицкий М.В., Кваснюк А.А. Силовая электроника/ М.: МЭИ, 2022 – 506 с.
- 76 Hanini W., Ayadi M. Comparison of IGBT switching losses modeling based on the datasheet and an experimental study/ Proc. in 19th International Conference on Sciences and Techniques of Automatic Control and Computer Engineering (STA2019), 2019 - pp. 382-387.
- 77 Volskiy S., Skorokhod Y., Echkilev N. Selecting the switching frequency of the 6500V IGBT High Voltage DC Converter/ Электричество №8, 2021 – с. 21-27.
- 78 Delaram H., Dastfan A., Norouzi M. Optimal thermal placement and loss estimation for power electronic modules/ IEEE Transactions on Components, Packaging and Manufacturing Technology, 2018 – pp. 236–243.
- 79 Вольский С. И., Скороход Ю. Ю., Сорокин Д. А. Применение IGBT и SIC MOSFET приборов в преобразователе постоянного в двухполярный постоянный ток/ Практическая силовая электроника, №3(87), 2022 – с. 9–14.
- 80 Bouzida A., Abdelli R., Ouadah M. Calculation of IGBT power losses and junction temperature in inverter drive/ Proc. in the 8th International Conference on Modelling, Identification and Control (ICMIC2016), 2016 – pp. 768–773.
- 81 Erickson R.W., Maksimovic D. Fundamentals of power electronics/ Springer Nature Switzerland AG, 2020 – p. 1081.
- 82 Fujii K., Koellensperger P., Doncker R. W. Characterization and comparison of high blocking voltage IGBTs and IEGTs under hard- and soft-switching conditions/ IEEE Transactions on Power Electronics, vol. 23, no. 1, 2008 – pp. 172–179.
- 83 Hiraki E., Nakaoka M., Horiuchi T. and Sugawara Y. Practical power loss simulation analysis for soft switching and hard switching PWM inverters/ Proc. in Power Conversion Conference-Osaka 2002 (Cat. No.02TH8579), Osaka, Japan, vol.2, 2002 – pp. 553–558.
- 84 Rozanov Y., Ryvkin S., Chaplygin E., Voronin P. Power electronics basics: operating principles: design, formulas and applications / CRC Press, 2015–489p.

- 85 Учебное пособие по курсу. Вычислительные методы для инженеров / Амосов А. А., Дубинский Ю. А., Копченкова Н. В./ М. Высш. шк., 1994 – 544 с.
- 86 ГОСТ 13109-97. Группа Е02. Межгосударственный стандарт Электрическая энергия. Совместимость технических средств электромагнитная. Нормы качества электрической энергии в системах электроснабжения общего назначения. Введ. 1 января 1999/ М.: ИПК Издательство стандартов, 1999 – 35 с.
- 87 Белецкий А. Ф. Теория линейных электрических цепей: учебник/ СПб: Лань, 2022 – 544 с.
- 88 Демирчян К.С., Нейман Л.Р., Коровкин Н.В., Чечурин В.Л. Теоретические основы электротехники: учебник/ СПб.: Питер, 2003 – 463 с.
- 89 Бессонов Л.А. Теоретические основы электротехники. Электрические цепи/ М.: Юрайт, 2020 – 831 с.
- 90 Вольский С. И., Скороход Ю. Ю., Синявский И. В., Стрельцов А. И. Преобразователь собственных нужд ПСН110 У1 для электропоезда ЭП2Д/ Вестник Всероссийского научно-исследовательского и проектно-конструкторского института электровозостроения, №1 (75), 2017 – с. 12-21.
- 91 Volskiy S., Skorokhod Y. Analysis of high-voltage converters with serial connection units and with input current correction/ Proc. In 21st International Scientific Conference on Electric Power Engineering (EPE2020), Prague, 2020 – pp. 133–137.
- 92 ГОСТ33726-2016. Преобразователи статические не тяговые для подвижного железнодорожного подвижного состава. Общие технические условия. Введ. 1 ноября 2016/ М.: Стандартиформ, 2016 – 26 с.
- 93 ГОСТ6962-75. Транспорт электрифицированный с питанием от контактной сети. Ряд напряжений. Введ. 14 ноября 1975/ М.: Издательство стандартов, 2017 – 3 с.
- 94 ГОСТ 55434-2013. Электропоезда. Общие технические требования. Введ. 21 мая 2013/ М.: Стандартиформ, 2014 – 57 с
- 95 Choi H.-S. Design consideration of half-bridge LLC resonant converter/ J. Power Electron, vol. 7, no. 1, 2007 – pp. 13–20.

96 Кириллов В. Ю., Машуков Е. В., Резников С. Б., Харченко И. А., Вольский С. И. Силовые полупроводниковые ключи для импульсных преобразователей электроэнергии с модульно-масштабируемой архитектурой/ Электротехника, №2, 2019 – с. 10–17.

97 Majid A., Kotte H. B., Saleem J., Ambatipudi R., Haller S. and Bertilsson K. High frequency half-bridge converter using multilayered coreless printed circuit board step-down power transformer/ Proc. in 8th International Conference on Power Electronics (ECCE Asia), Jeju, Korea (South), 2011 – pp. 1177–1181.

98 Fu D., Liu Ya., Lee F. C., Xu M. An improved novel driving scheme of synchronous rectifiers for LLC resonant converters/ Proc. in Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition, Austin, TX, USA, 2008 – pp. 510–516.

99 Yazdani A., Iravani R. DC/AC half-bridge converter. Voltage-Sourced Converters in Power Systems: Modeling, Control, and Applications/ Wiley-IEEE Press, 2010 – pp. 21–47.

100 Sepehr A., Saradarzadeh M., Farhangi S. High-voltage isolated multioutput power supply for multilevel converters/ Turkish Journal of Electrical Engineering and Computer Science, vol. 25(4), 2017 – pp. 3319–3333.

101 Volskiy S., Skorokhod Y., Sorokin D. High-voltage converter for the traction application/ Advances in Power Electronics, vol 2016, Article ID 4705709.

102 Shigeeda H., Morimoto H., Ito K., Fujii T., Morishima N. Feeding-loss reduction by higher-voltage DC railway feeding system with DC-to-DC converter/ Proc. in International Power Electronics Conference (IPEC2018), Niigata, ECCE Asia, 2018 – pp. 2540–2546.

103 Volskiy S., Skorokhod Y., Echkilev N. Selecting the switching frequency of the 6500V IGBT High Voltage DC Converter/ Электричество №8, 2021 – с. 21-27.

104 Beinarys R. and Vu T. T. Practical switching frequency control for improved efficiency in CCM boost PFC converters at light load/ Proc. in IEEE Applied

Power Electronics Conference and Exposition (APEC), Houston, TX, USA, 2022 – pp. 1464–1469.

105 März A., Bakran Mark-M. Designing a low weight low loss auxiliary converter for railway application/ Proc. in International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM2014), Nuremberg, Germany, 2014 – pp. 744–751.

106 McLyman Wm. T. Transformer and inductor design/ Изд-во: DМК, 2016 – 475 p.

107 Shea J.J. Transformer and Inductor Design. Handbook, 3rd Ed/ Publisher: IEEE, 2005 – 547.

108 Choi J., Kim J.-S., Lee G., Kim K.-D., Kang F.-S. Cascaded DC-to-DC converter employing a tapped-inductor for high voltage boosting ratio/ Proc. in 41st Annual Conference of the IEEE Industrial Electronics Society (IECON 2015), 2015 – pp. 932–937.

109 Хныков А.В. Теория и расчет трансформаторов источников вторичного электропитания/ М.: Солон-Пресс, 2004 - 128 с.

110 Тихонов А.И., Стулов А.В., Еремин И.В., Плаксин А.В. Разработка конструкции и методики проектирования высокочастотных трансформаторов с сердечником из аморфных сплавов/ Вестник ИГЭУ, №6, 2018 – с. 57–65.

111 Стародубцев Ю.Н. Теория и расчет трансформаторов малой мощности/ М.: ИП РадиоСофт, 2012 – 320 с.

112 Dehbi A., Wondrak W., Rudnyi E. B., Killat U., Duijsen P. Efficient electrothermal simulation of power electronics for hybrid electric vehicle/ Proc in EuroSimE 2008 - International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Micro-Systems, Freiburg in Breisgau, Germany, 2008 – pp. 1–7.

113 Caspoc, <http://www.caspoc.com>.

114 S. I. Volskiy, Y. Y. Skorokhod and V. V. Shergin. The analysis and simulation of power circuits for high voltage converter/ Proc. CES/IEEE 5th

International Power Electronics and Motion Control Conference, Shanghai, China, 2006 – pp. 1–5.

115 Скороход Ю. Ю., Вольский С. И. Преобразователь собственных нужд с коррекцией входного тока/ Патент на изобретение №2 738 956. Бюл. №36 от 21.12.2020 г.

116 Скороход Ю. Ю., Вольский С. И. Преобразователь собственных нужд/ Патент на изобретение №2750955. Бюл. №19 от 06.07.2021 г.

117 Дякин С. В., Скороход Ю. Ю., Вольский С. И., Сорокин Д. А. Преобразователь электрической энергии/ Патент на полезную модель, RU166998 U1, 20.12.2016.

118 Шергин В. Е., Скороход Ю. Ю., Вольский С. И. Преобразователь постоянного напряжения/ Патент на полезную модель №92582, 25.12.2009.

119 Скороход Ю. Ю., Петрашевская И. А., Вольский С. И. Моделирование системы электроснабжения постоянного тока газо- и нефтепроводов с высоковольтными преобразователями/ М.: Известия высших учебных заведений. Электромеханика, №3, 2011 – с. 76–78.

120 Skorokhod Y. Y. and Volskiy S. I. Development and test of the power multilevel converter for wind turbine systems/ Proc. IEEE International Conference on Sustainable Energy Technologies, Singapore, 2008 – pp. 804–809.

121 Skorokhod Y., Volsky S., Antushev N. and Volskiy N. Power supply source for the continental shelf bottom exploration system/ Proc. PCIM Europe 2014; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Nuremberg, Germany, 2014 – pp. 1–8.

122 Скороход Ю.Ю. Потери мощности в силовых ключах входных блоков высоковольтного преобразователя/ Практическая силовая электроника, №4 (96), 2024 – с. 12-19.

123 Скороход Ю.Ю. Анализ влияния синхронного и асинхронного способа управления на качество потребляемого тока преобразователя/ Интеллектуальная электротехника, №1, 2025 – с. 81-92.

Приложение А (Справочное)

ООО «ТРАНСКОНВЕРТЕР»

ул. Малая Калужская, д.15, строение 17, Москва, 119071,
Тел./факс (495) 955-93-70

« 13 » ноября 2020 г.

г. Москва

А К Т №1/20

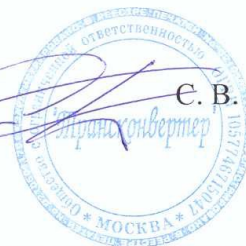
о практическом использовании результатов диссертационной
работы Скорохода Юрия Юрьевича «Входные каскады высоковольтного
преобразователя для бортовых электротехнических комплексов»
на предприятии ООО «Трансконвертер»

Подтверждаем, что при разработке и освоении производства преобразователя собственных нужд EVB51, предназначенного для вагонов локомотивной тяги модели 61-4476 RIC (производства Siemens AG, г. Вена), были использованы результаты диссертационной работы Скорохода Юрия Юрьевича «Входные каскады высоковольтного преобразователя для бортовых электротехнических комплексов», которые касаются разработанных теоретических положений и математического описания рабочих процессов силовой части, схемотехнического решения, алгоритма расчета и выбора основных силовых элементов, а также компьютерного моделирования данного устройства.

Внедрение результатов диссертационной работы Скорохода Ю. Ю. внесло существенный вклад в успешный серийный выпуск впервые в России пяти системного преобразователя собственных нужд EVB51, предназначенного для эксплуатации как на российских, так и на европейских железных дорогах. К настоящему времени, 200 шт. изготовленных преобразователей собственных нужд EVB51, эксплуатируются на вагонах локомотивной тяги модели 61-4476 RIC.

Первый заместитель генерального директора

С. В. Васильев



ZERT Система менеджмента качества сертифицирована на соответствие
требованиям ISO 9001:2015 Zertifiziert D-ZM-16083-01-00-ISO9001-2014-0002-002

Приложение Б (Справочное)

ООО «ТРАНСКОНВЕРТЕР»

119071, г. Москва, ул. Малая Калужская 15, стр.17, Э 2, пом. Х, комн. 16,
тел.: +7 (495) 955-93-70, факс: +7 (499) 753-93-70
Р/с 407 028 101 000 300 052 10 в ПАО «ВТБ» г. Москва, к/с 301 018 107 000 000 001 87,
БИК 044525187, ИНН 7733541959, КПП 772501001, ОКПО 77451428, ОГРН 1057746715047

« 17 » декабря 2024 г.

г. Москва

А К Т №2/24

о практическом использовании результатов диссертационной работы
Скорохода Юрия Юрьевича «Входные каскады высоковольтного
преобразователя для бортовых электротехнических комплексов» на
предприятии ООО «Трансконвертер»

Подтверждаем, что при разработке и освоении серийного производства преобразователей собственных нужд типа ПСН110 У1 для электропоездов серии ЭП2Д (производство АО «ДМЗ», д. Демихово), типа ПСН100 У2 для пассажирских электровозов серии ЭП2К (производство АО «Коломенский завод», г. Коломна), типа ПСН235 У2 для грузовых электровозов серий 2(3)ЭС4К (производство ООО «ПК «НЭВЗ», г. Новочеркасск) и типа Desiro Rus JVA5E37091108 для электропоездов серии «ЭГЭ» «Ласточка» (производство ООО «Уральские Локомотивы», г. Верхняя Пышма), использованы результаты диссертационной работы на соискание степени кандидата технических наук Скорохода Юрия Юрьевича «Входные каскады высоковольтного преобразователя для бортовых электротехнических комплексов», которые касаются разработанных теоретических положений и математического описания рабочих процессов, схмотехнического решения, алгоритма расчета и выбора основных силовых элементов, а также компьютерного моделирования устройства.

Внедрение результатов диссертационной работы Скорохода Ю. Ю. внесло существенный вклад в осуществление успешного серийного выпуска более 2000 шт. преобразователей собственных нужд серий: ПСН235 У2, ПСН100 У2, ПСН110 У1 и Desiro Rus JVA5E37091108, которые эксплуатируются на российских железных дорогах.

Также результаты диссертационной работы Скорохода Ю. Ю. были использованы при разработке источников питания ИПЗ М1 и ИП9 М1 для бортового электропитания океанологических аппаратов.

Первый заместитель
генерального директора



С. В. Васильев

Система менеджмента качества сертифицирована на соответствие требованиям ГОСТ Р ИСО 9001-20015
Сертификат соответствия №ST.RU.001.M0025161

Приложение В (Справочное)



Минобрнауки России

Федеральное государственное
бюджетное образовательное
учреждение высшего образования
«Московский авиационный институт
(национальный исследовательский
университет)» (МАИ)

125993, г. Москва, Волоколамское шоссе, д. 4
тел.: +7 499 158-92-09 | www.mai.ru | e-mail: mai@mai.ru
ОКПО 02066606 | ОГРН 1037739180820 | ИНН 7712038455 | КПП 774301001

15.04.2025

№ 1/310

на №

от

АКТ

о внедрении в учебный процесс кафедры 310 «Электроэнергетические, электромеханические и биотехнические системы» результатов диссертационной работы Скорохода Юрия Юрьевича «Входные каскады высоковольтного преобразователя для бортовых электротехнических комплексов»

Результаты диссертационной работы Скорохода Юрия Юрьевича «Входные каскады высоковольтного преобразователя для бортовых электротехнических комплексов» в частности:

- разработанная классификация и критерии выбора в части построения силовых схем входных каскадов высоковольтного преобразователя для бортовых электротехнических комплексов;
- предложенные алгоритмы управления высоковольтным преобразователем для бортовых электротехнических комплексов с одним, двумя и четырьмя входными каскадами;
- выведенные выражения для расчета потерь в полупроводниковых приборах и определения параметров силовых элементов рассматриваемых высоковольтных преобразователей;
- проведенный анализ влияния синхронного и асинхронного алгоритма управления на рабочие процессы и качество потребления входного тока;
- разработанная компьютерная модель силовой схемы входных каскадов высоковольтного преобразователя, построенная в среде визуального моделирования CASPOC, используются в учебных курсах лекций и практических занятий по дисциплинам: «Преобразовательная техника электротехнических комплексов», «Силовая электроника» и внедрены в курсовое проектирование соответствующих учебных дисциплин для студентов, обучающихся по профилям «Информационные технологии в электроэнергетических и электромеханических системах» и «Электрооборудование летательных аппаратов» на кафедре 310 «Электроэнергетические, электромеханические и биотехнические системы».

Директор дирекции института №3
«Системы управления, информатика и
электроэнергетика»

Заведующий кафедрой 310 «Электроэнергетические,
электромеханические и биотехнические системы»



Следков Ю. Г.

Ковалев К. Л.